Acceso a memoria.

Ejercicio 1.

Se require sumar 2 vectores de 10 elementos, ordenados de forma consecutiva desde la dirección: 01C2 HEX.

$$A[10] + B[10].$$

Cuántos accesos se debe hacer? Cuándo duraria?

- Acceso de tipo S.
- 8 Bloques.
- Entrelazado INF = [POS][MOD]
- Datos empiezan en: 01C2 HEX.

Pasos a seguir:

1) Pasamos de HEX BIN la dirección de inicio.

0 = 0000

1 = 0001

C = 1100

2 = 0010

Dirección de inicio: 0000 0001 1100 0010

2) Cuántos Bloques hay? 8. Cuántos bits necesitamos para direccionar 8 Modulos? log2(8) = 3.

El entrelazado al ser inferior, significa que escogeremos los ultimos 3 bits para direccionar (010), y el resto (0000001110000) para especificar una posicion dentro de cada Modulo.

3) Modulo $010 = N^{\circ} 2 (de \ 0 \ a \ 2)$.

Entonces, nuestros bloques tendrian este aspecto:

	ВО	В1	B2	ВЗ	В4	B5	B6	В7
P1			Α1	A2	АЗ	A4	A 5	A6
P2	Α7	A8	Α9	10	B1	B2	ВЗ	В4
P3	B5	B6	B7	B8	В9	10		

Elvi Mihai Sabau Sabau

4) Accedemos de manera Simultanea como nos dice el ejercicio, accedemos a todos los bloques a la vez, iterando posicion por posicion. Hacemos un esquema.

													RΛ	R1	R2	B3	B4	R5	RA	R7												
												P1		ы			A3															
														Δ.0																		
												P2	_	_	_	_	B1	_	_	В4												
												P3	B5	B6	В7	B8	B9	10														
B0	Se	ac	ced	e, p	ero	esta	a va	cio							A7	,	BF						B5		BF							
B1	Se	ac	ced	e, p	ero	esta	a va	cio							Α8			BF					В6			BF						
B2				P	1				BF						A9				BF				В7				BF					
B2 B3 B4 B5 B6 B7				A	2					BF					A1					BF			В8					BF				
B4				A	3						BF				В1						BF		В9						BF			
B5				A	4							BF			B2							BF	В1	0						BF		
В6				A	5								BF		B3		Se	aco	cede	e. pe	ero		BF	_								
В7				A	6										B4		_						a va	_								
					1T							1	Т		דע						T							1	Т			
	1t	1t	1t		1t	1t	1t	1t	1t	1t	1t			1t	1t	1t	1t	1t	1t			1t	1t	1t	1t	1t	1t			1t	1t	1t
																														1		
																													3	Τу	St	
1t		Fra	acci	ón	de T	_																										
1T																																
•	Se	acı	red	اد د	mo	dule																										
RE					buff																											
יוכ	Lei	CUIL	al a	uel	Dull	CI.																										

5) Cuántos accesos se debe hacer? Cuándo duraria?

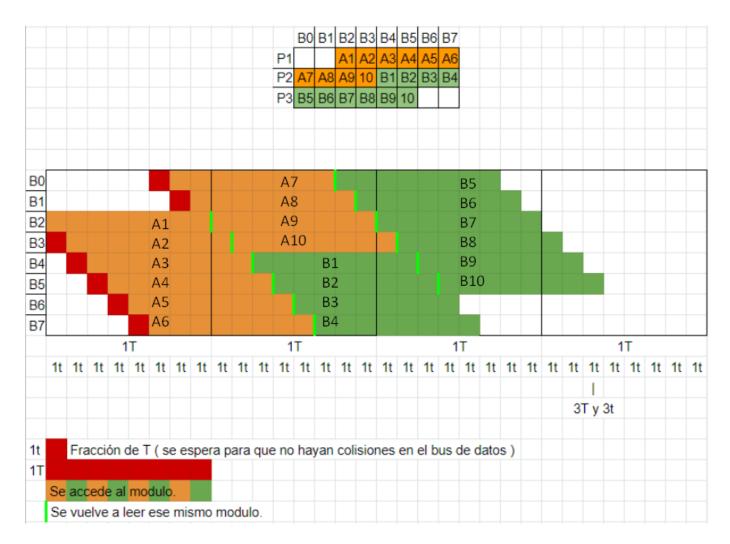
Accesos: Se ha accedido 3 veces a memoria.

Duración: 3T y 6t.

Ejercicio 1 - Parte 2.

Sería mejor usar tipo C? Demuestralo.

4) Accedemos de forma Concurrente. Accedemos a cada modulo de forma concurrente y consecuente (uno detras de otro). Iterando de Modulo a Modulo. Hacemos un esquema.



5) Cuántos accesos se debe hacer? Cuándo duraria?

Accesos: Se ha accedido 3 veces a memoria.

Duración: 3T y 3t.

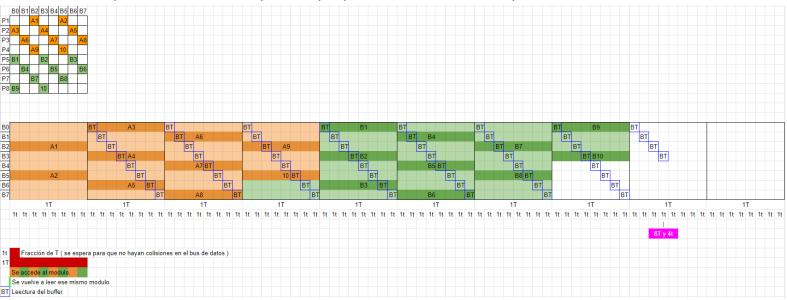
Ejercicio 1 - Parte 3.

Si los elementos de los vectores se almacenan con stride = $\underline{3}$, cual seria el tiempo con $\underline{\text{Tipo }C}$?

2 STRIDEs es la separación DE 1 POS, entre 1 posicion y otra concurrentes de datos, en un bloque.

Stride = 3. B0| B1| B2| B3| B4| B5| B6| B7 A1 P2 Α4 A5 P3 Α6 P4 **A**9 10 P5 B1 **B3** B₂ **B4 B5** P6 **B6** P7 **B7 B8** P8 B9 10

4) Accedemos de manera Simultanea como nos dice el ejercicio, accedemos a todos los bloques a la vez, iterando posicion por posicion. Hacemos un esquema.



Accesos: Se ha accedido 8 veces a memoria.

Duración: 8T y 4t.

El valor de tiempo final no es correcto. debería ser 8Ta + 2t. Si te fijas, en el último acceso a memoria sólo quedan por recuperar 2 posiciones del vector B, que recuperamos de bloques distintos (B0 y B3). Por lo tanto, al terminar el acceso a memoria a dichos bloques, sólo tendremos que leer 2 buffers de salida, por lo que sólo necesitaremos 2t, un t por cada buffer de salida de bloque al que hemos accedido.

Ejercicio 2.

Se dispone de una arquitectura vectorial en la que se utiliza memoria entrelazada con orden inferior y a la que se accede de forma simultánea.

Se quiere evaluar el tiempo de acceso en operaciones de tipo Vector Escalar como: MULTSV V2,F0,V1 que realiza $Vj = f \times Vi$.

La memoria se estructura en 8 bloques y el vector operando V1, de 10 elementos, se encuentra almacenado con un Stride = 3 a partir de la dirección 01C2 HEX.

¿Cuántos accesos a memoria serán necesarios para recuperar el contenido del vector V1?

- Acceso de tipo S.
- 8 Bloques.
- Entrelazado INF.
- Datos empiezan en 01C2 HEX.

Pasamos de HEX BIN la dirección de inicio.

0 = 0000

1 = 0001

C = 1100

2 = 0010

Dirección de inicio: 0000 0001 1100 0010

Cuántos Bloques hay? 8. Cuántos bits necesitamos para direccionar 8 Modulos? log2(8) = 3.

El entrelazado al ser inferior, significa que escogeremos los ultimos 3 bits para direccionar (010), y el resto (00000001110000) para especificar una posicion dentro de cada Modulo.

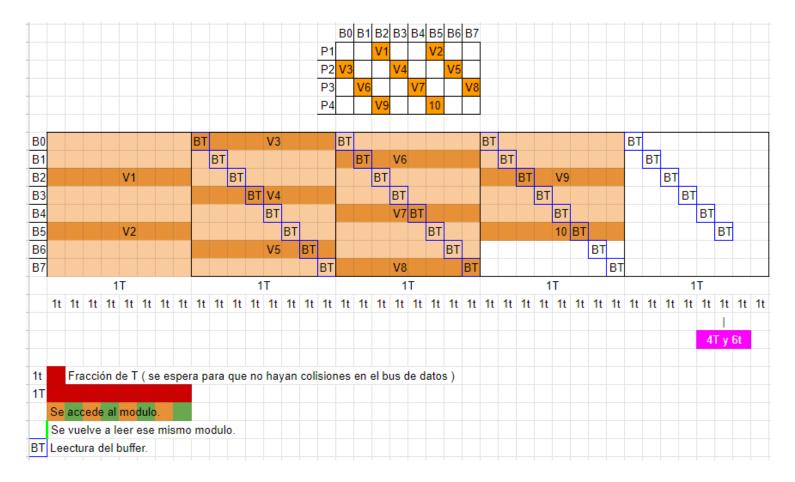
Modulo $010 = N^{\circ} 2 (de \ 0 \ a \ 2)$.

Entonces, nuestros bloques tendrian este aspecto:

	B0	В1	B2	ВЗ	B4	B5	B6	B7
P1			V1			V2		
P2	V 3			٧4			V 5	
P3		V 6			۷7			V8
P4			V 9			10		

Elvi Mihai Sabau Sabau

Accedemos de manera Simultanea como nos dice el ejercicio, accedemos a todos los bloques a la vez, iterando posicion por posicion. Hacemos un esquema.



¿Cuántos accesos a memoria serán necesarios para recuperar el contenido del vector V1?

Accesos: Se ha accedido 4 veces a memoria.

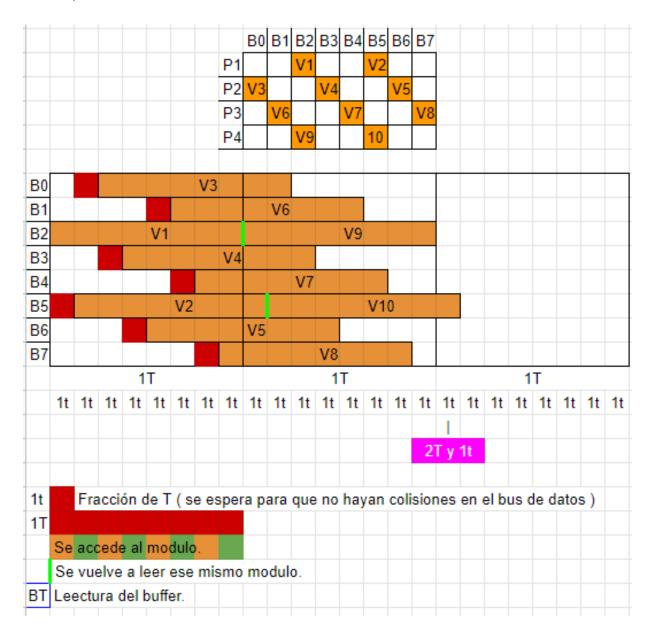
Duración: 4T y 6t.

Ocurre lo mismo que en el anterior, el tiempo final es T= 4Ta + 2t

Ejercicio 2 - Parte 2.

¿Y si el acceso fuera de tipo concurrente?

Accedemos de forma Concurrente. Accedemos a cada modulo de forma concurrente y consecuente (uno detras de otro). Iterando de Modulo a Modulo. Hacemos un esquema.



Accesos: Se ha accedido 2 veces a memoria.

Duración: 2T y 1t.

Ejercicio 2 - Parte 3.

Razonar las implicaciones del cambio de tipo de entrelazado a orden superior.

Si el entrelazado fuera de orden superior, tanto en tipo C como S, en vez de leer una posición en concreto de todos los bloques a la vez, podriamos leer un bloque entero, ya que los datos estarian ordenados de forma consecutiva.

No es correcto. Está bien que hayas razonado como se distribuirían en ese caso las posiciones contiguas de memoria. Sin embargo, lo que dices no se cumple. En el acceso C nunca leeremos una misma posición de todos los bloques a la vez, porque siempre habrá un invertalo "t" entre 2 accessos seguidos. Además, en ningún caso podremos leer un bloque entero a la vez, sea con acceso S o C, por que recuerda que eso supondrían colisiones ya que no podemos realizar 2 accesos al mismo bloque al tiempo. Hay que esperar que acabe uno para que pueda producirse. Para verlo te sugiero que repitas los apartados 1 y 2 pero con la memoria dividad con entrelazado superior.

Por otra parte , en cuanto al formato, en la tabala donde se muestra como están almacenados los vectores en memoria, es útil incluir la parte de la dirección (bits) para direccionar los bloques y las posiciones de memoria dentro de cada bloque.

Ejercicio 2

Latencias:

Cargas: 7 ciclosSumas: 3 ciclos

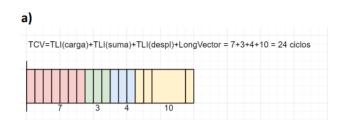
Desplazamientos: 4 ciclos

Código ejemplo:

– V0 = load (mem)

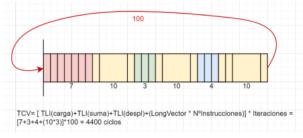
- V2 = V0 + V1

- V3 = V2 << A1

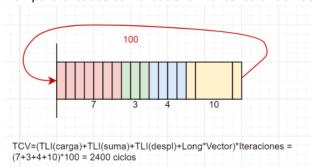


b) Nos piden la ganancia por lo que habrá que estimar el número de ciclos empleado en el caso sin encadenamiento frente al caso en el que sí disponemos de un cauce vectorial con encadenamiento. Se indica que el código anterior están dentro de un bucle que se repetirá en 100 ocasiones por lo que a partir de los TCV iniciales (como el calculado en 2.a) obtendremos los de este caso.

TCV para el cauce sin encadenamiento iterando 100 veces:



TCV para el cauce con encadenamiento iterando 100 veces:



Ganancia:

$$G = \frac{T_0}{T_{enc}} = \frac{4400}{2400} = 1.83$$