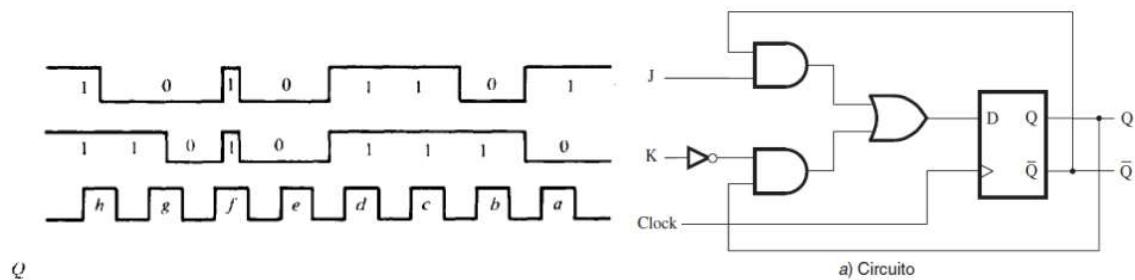


Nombre del alumno: _____ Grupo: 402 Fecha: 30/03/2023

Nota: Todos los ejercicios deberá **implementar en WICUPL** y consiste en agregar el código y la imagen de la simulación de WINSIM o en proteus mediante el diagrama de tiempos.

1--Realizar la simulación en WINCUPPL de un circuito comparador de dos números de 2 bits. **Agregar el código y la simulación en Wincupl**

2--Representar el diagrama de tiempos del siguiente circuito en WINCUPPL. **Agregar el código y la simulación en Wincupl**



```

/* ***** INPUT PINS ***** */
PIN 1 = CLK ; /* */
PIN 2 = J ; /* */
PIN 4 = K ; /* */

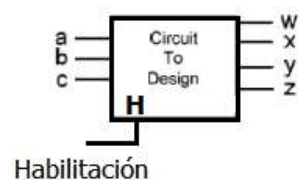
/* ***** OUTPUT PINS ***** */
PIN 14 = Salida_Q ; /* */

/* ***** REPRESENTACION FFD ***** */
Salida_Q.D = (Salida_Q &!K) # (!Salida_Q &J);

```

Nombre del alumno: _____ Grupo: 402 Fecha: 30/03/2023

3.- Representar el diagrama de tiempos e *implementar en WICUPL y la simulación en WINSIM, de la siguiente tabla adicionando la linea e habilitación en bajo.*



H	a	b	c	w	x	y	z
0	0	0	0	0	0	0	1
0	0	1	1	1	1	0	0
0	1	0	1	1	0	1	1
0	1	1	1	1	0	0	1
1	0	0	0	0	0	0	1
1	0	1	0	0	1	1	1
1	1	0	0	0	0	1	0
1	1	1	1	0	0	0	0

```

C:\WICUPL\WICUPL\PROBLEMA3.PLD

/* ***** INPUT PINS ***** */
PIN 2 = a ; /* */
PIN 3 = b ; /* */
PIN 4 = c ; /* */
PIN 5 = h ; /* */

/* ***** OUTPUT PINS ***** */
PIN 13 = w ; /* */
PIN 14 = x ; /* */
PIN 15 = y ; /* */
PIN 16 = z ; /* */

field entradas =[a,b,c,h];
field salidas =[w,x,y,z];

TABLE entradas => salidas {
    'b'0000 => 'b'0001;
    'b'0001 => 'b'1100;
    'b'0010 => 'b'1011;
    'b'0011 => 'b'1001;
    'b'0100 => 'b'0001;
    'b'0101 => 'b'0111;
    'b'0110 => 'b'0010;
    'b'0111 => 'b'0000;
}

```

Nombre del alumno: _____ Grupo: 402 Fecha: 30/03/2023

4.- Representar *en WICUPL* la *máquina de estados* y *represente* el diagrama de tiempos *en WINSIM* ó *proteus*. *De un contador, cuando x=0 tiene la siguiente secuencia (0,3,1,7,6) y se repite; cuando x=1 tiene la siguiente secuencia (0,1,2,4,5) y se repite.*

```
C:\USERS\ADMIN\DESKTOP\PRO4\PROBLEMA4.PLD

/* ***** INPUT PINS ***** */
PIN 1 = CLK ; /* */
PIN 2 = CON1 ; /* */
PIN 3 = CON2 ;

/* ***** OUTPUT PINS ***** */
PIN 14 = q0 ; /* */
PIN 15 = q1 ; /* */
PIN 16 = q2 ;
PIN 17 = q3 ;

%define s0 'b'000
%define s1 'b'001
%define s2 'b'010
%define s3 'b'011
%define s4 'b'100
%define s5 'b'101
%define s6 'b'110
%define s7 'b'111

sequence q0, q1, q2, q3{
    present s0 if CON1 next s3;
    present s3 if CON1 next s1;
    present s1 if CON1 next s7;
    present s7 if CON1 next s6;
    present s6 if CON1 next s0;
}
```

```
sequence q0, q1, q2, q3{
    present s0 if CON2 next s1;
    present s1 if CON2 next s2;
    present s2 if CON2 next s4;
    present s4 if CON2 next s5;
    present s5 if CON1 next s0;
}
```