

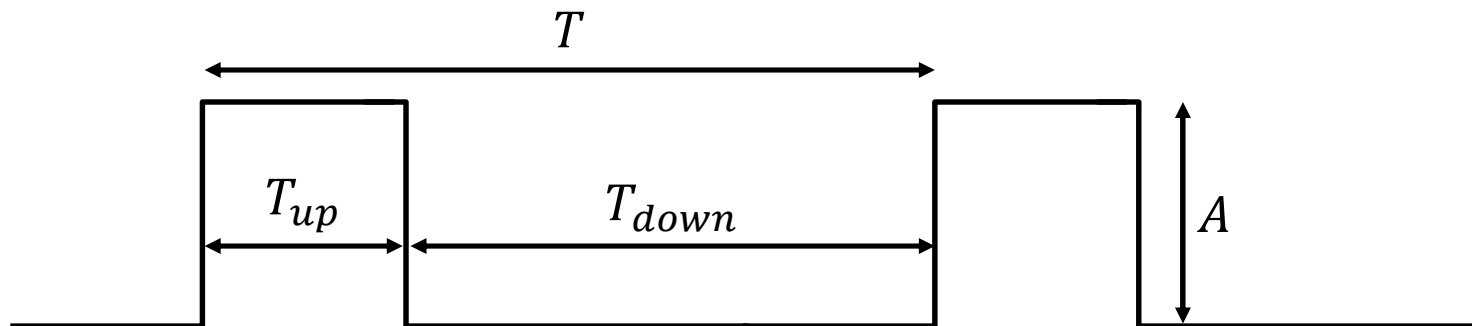
VHDL

PWM - EXE

PWM

Un «**Pulse Width Modulation**» è una modulazione di un segnale digitale che permette di avere un particolare valore medio.

Il «**PWM**» trova grande applicazione nel pilotaggio di carichi elettrici permettendone una facile regolazione della potenza media.



$$frequency = \frac{1}{T}$$

$$duty\ cycle = 100 \cdot \frac{T_{up}}{T}$$

$$mean\ value = A \cdot \frac{T_{up}}{T}$$

Testo

Creare una entity «PWM» con le seguenti porte:

```
entity PWM is
  Port (
    reset    : in std_logic;
    clk      : in std_logic;

    t_on     : in std_logic_vector(8-1 DOWNT0 0); -- UNSIGNED
    t_total  : in std_logic_vector(8-1 DOWNT0 0); -- UNSIGNED

    pwm_out  : out std_logic
  );
end PWM;
```

Testo

I parametri «**t_on**» e «**t_total**» sono riferiti a numero di cicli di clock più uno.

E.g.

$$t_{on} = 10 @ \text{clk} = 100\text{MHz} \Rightarrow T_{on} = (10+1) * 10\text{ns} = 110\text{ns}$$

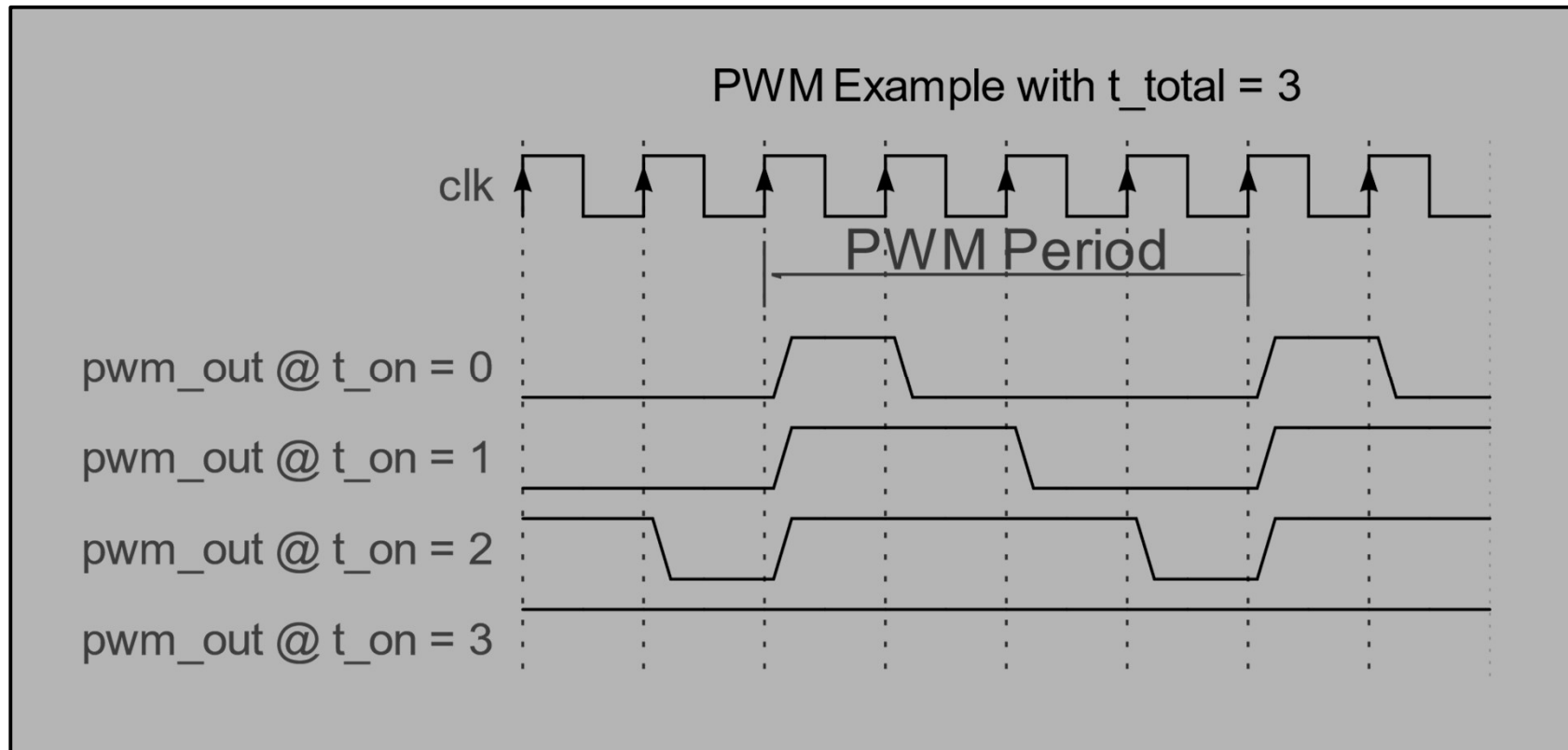
$$t_{total} = 20 @ \text{clk} = 100 \text{ MHz} \Rightarrow T_{total} = (20+1) * 10\text{ns} = 210\text{ns}$$

$$\text{Duty Cycle} = 110\text{ns} / 210\text{ns} \approx 0.524$$

Se i parametri «**t_on**» e «**t_total**» sono uguali allora la modulazione è sempre alta. Quando **t_on** = 0 c'è un impulso all'origine del ciclo PWM largo «**T_clk**».

I parametri «**t_on**» e «**t_total**» non devono influenzare il comportamento dell'attuale ciclo PWM ma entrare a regime solo dal prossimo. Questa è una pratica comune per evitare «**glitch**» e comportamenti involontari delle macchine di generazione PWM.

Esempio Waveform



Note

Note:

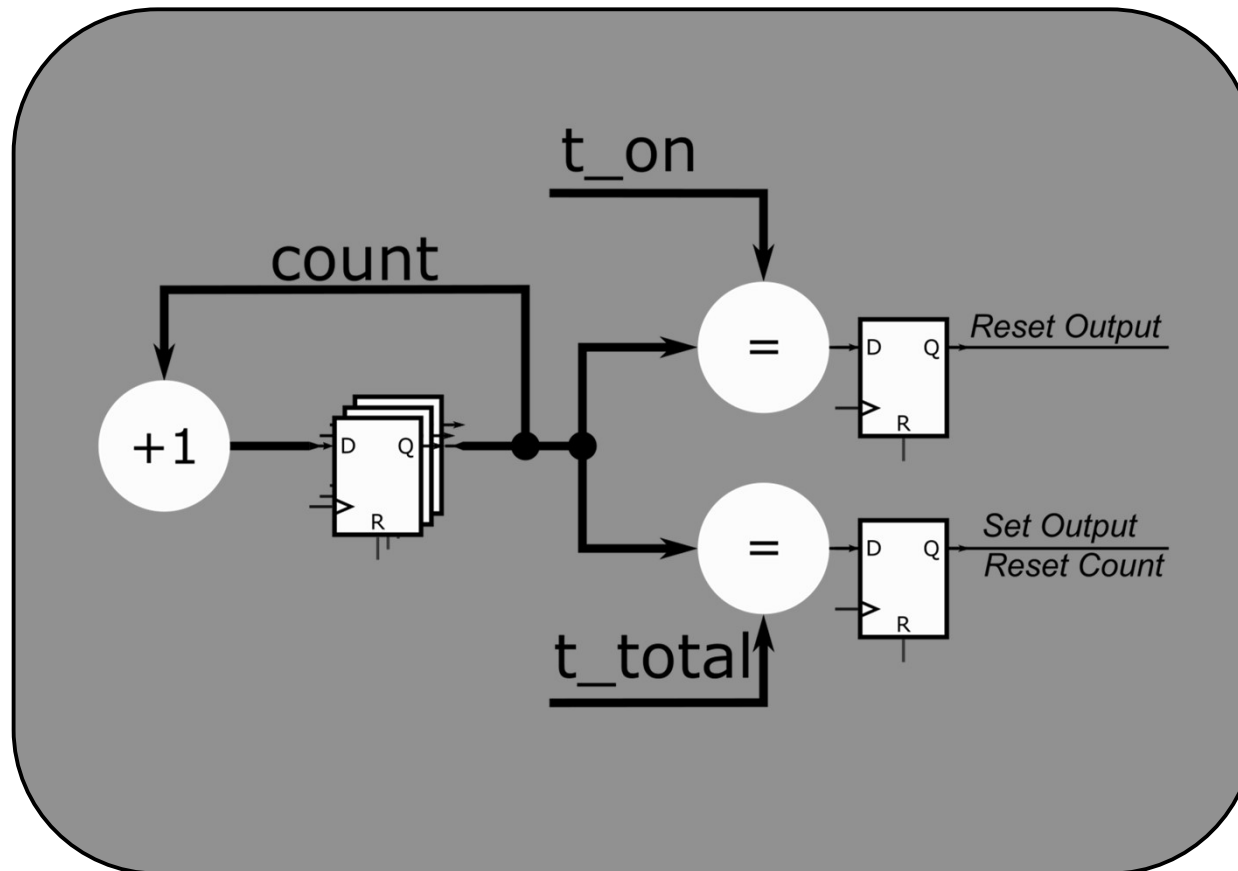
Consigli

Attenzione: di seguito alcune linee guida per arrivare ad una soluzione dell'esercizio.

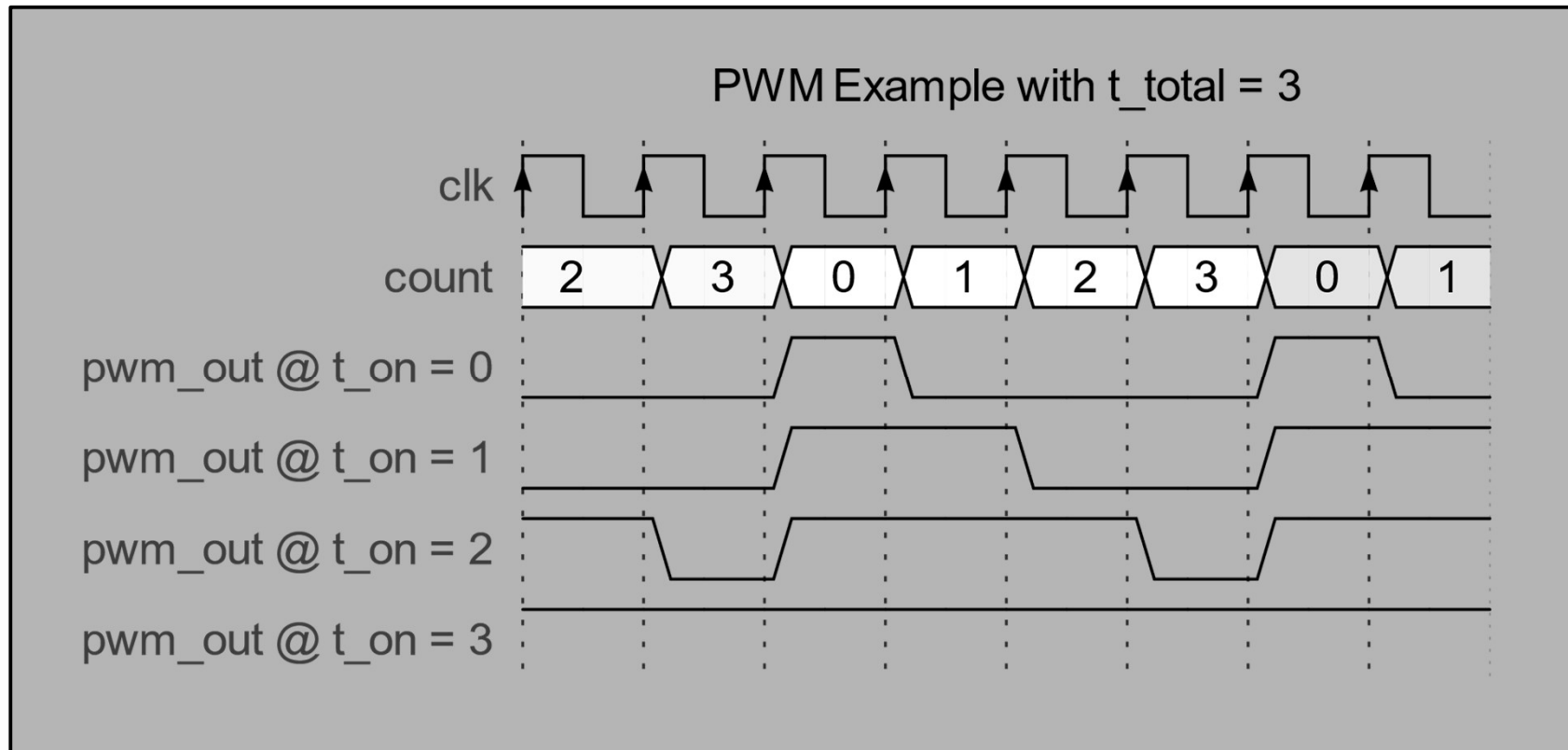
Consiglio di non leggerli prima di aver pensato autonomamente ad una soluzione.

Consigli

Utilizzare un contatore come reference del numero di cicli di clock trascorsi, confrontarlo poi con t_{on} e t_{total} relativi all'attuale ciclo PWM.



Consigli



Consigli

Se i parametri «**t_on**» e «**t_total**» sono uguali allora la modulazione è sempre alta. Quando **t_on** = 0 c'è un impulso all'origine del ciclo PWM largo «**T_clk**».

Le condizioni di «**Set**» e «**Reset**» di «**pwm_out**» vanno inserite in un costrutto **if/else** dove l'ordine è importante quando «**t_on**» e «**t_total**» sono uguali si deve dare priorità al set di «**pwm_out**».

Consigli

I parametri «**t_on**» e «**t_total**» non devono influenzare il comportamento dell'attuale ciclo PWM ma entrare a regime solo dal prossimo. Questa è una pratica comune per evitare «**glitch**» e comportamenti involontari delle macchine di generazione PWM.

I parametri passati tramite le porte «**t_on**» e «**t_total**» non devono influenzare il ciclo PWM corrente ma solo quello successivo. Per soddisfare la richiesta è sufficiente salvare in due registri i parametri e «**t_on**» e «**t_total**» ad ogni fine ciclo.