

# INTERRUPCIONES

## **Definición:**

Rupturas de programa **producidas por hardware** (una señal física)

## **Funcionamiento:**

Similar a las subrutinas.

- Se produce el evento en la línea física.
- Se detecta si es posible atender a la interrupción **(si está habilitada y tiene prioridad)**
- Si se debe atender, se guarda en pila la dirección de retorno.
- Se salta a la dirección de programa (vector) de atención a la interrupción.
- Se retorna de la interrupción cuando encuentra una instrucción RETI (retorno de interrupción).
- Se repone la dirección de pila y se continúa con el programa de donde salió.

# FUENTES DE INTERRUPCIÓN

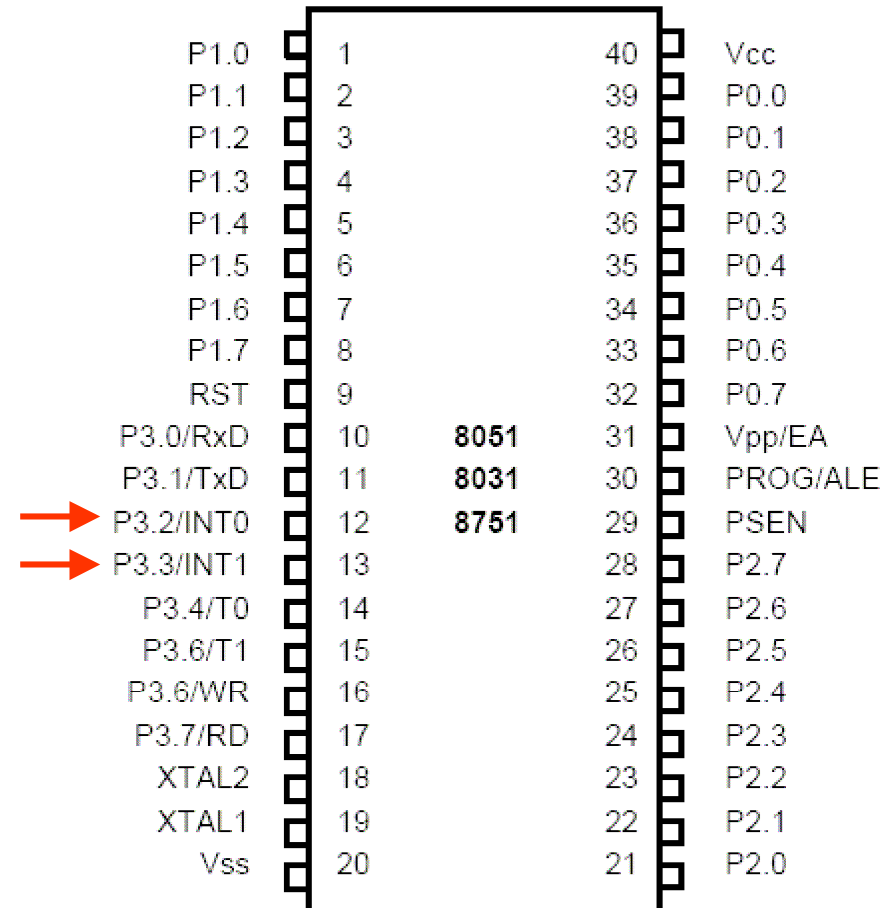
**IE0 (Interrupción 0 **externa**)**

**IE1 (Interrupción 1 **externa**)**

**TF0 (Interrupción del timer 0)**

**TF1 (Interrupción del timer 1)**

**R1 y T1 (Interrupción serial)**



# CARACTERÍSTICAS DE LAS INTERRUPCIONES

- **Mascarables o no mascarables:** Se pueden o no habilitar y deshabilitar.
- **Priorizables:** Se puede establecer un determinado orden de prioridad de unas frente a otras.
- **Vectorizadas:** Cuando se produce la interrupción y se atiende, salta a una posición de memoria de programa denominada VECTOR de la interrupción.

# VECTORES DE INTERRUPCIÓN

## DEFINICIÓN:

Direcciones a las que salta el programa de atención a cada interrupción

FUENTE DE INTERRUPCIÓN	VECTOR DE DIRECCIONES
IE0 (Interrupción 0 externa)	0003H
TF0 (Interrupción del timer 0)	000BH
IE1 (Interrupción 1 externa)	0013H
TF1 (Interrupción del timer 1)	001BH
R1 y T1 (Interrupción serial)	0023H
TF2 y EXF2 (Sólo para el 8052)	002BH

Tabla 1. Interrupciones

# REGISTRO DE HABILITACIÓN DE INTERRUPCIONES

**IE** (A8h)

EA	-	ET2	ES	ET1	EX1	ET0	EX0
----	---	-----	----	-----	-----	-----	-----

Fig. 2.5 Registro IE (Interruption Enable)

<b>EA</b>	<b>IE.7</b>	Desactiva todas las INTERRUPCIONES EA=0.
<b>ET2</b>	<b>IE.5</b>	Activa la interrupción causada por el timer2 (ET2=1)
<b>ES</b>	<b>IE.4</b>	Activa la interrupción causada por el puerto serial.
<b>ET1</b>	<b>IE.3</b>	Activa la interrupción de sobreflujo causada por el timer 1.
<b>EX1</b>	<b>IE.2</b>	Activa la interrupción causada externamente en INT1.
<b>ET0</b>	<b>IE.1</b>	Activa la interrupción de sobreflujo causada por el timer 0.
<b>EX0</b>	<b>IE.0</b>	Activa la interrupción causada externamente en INT 0.

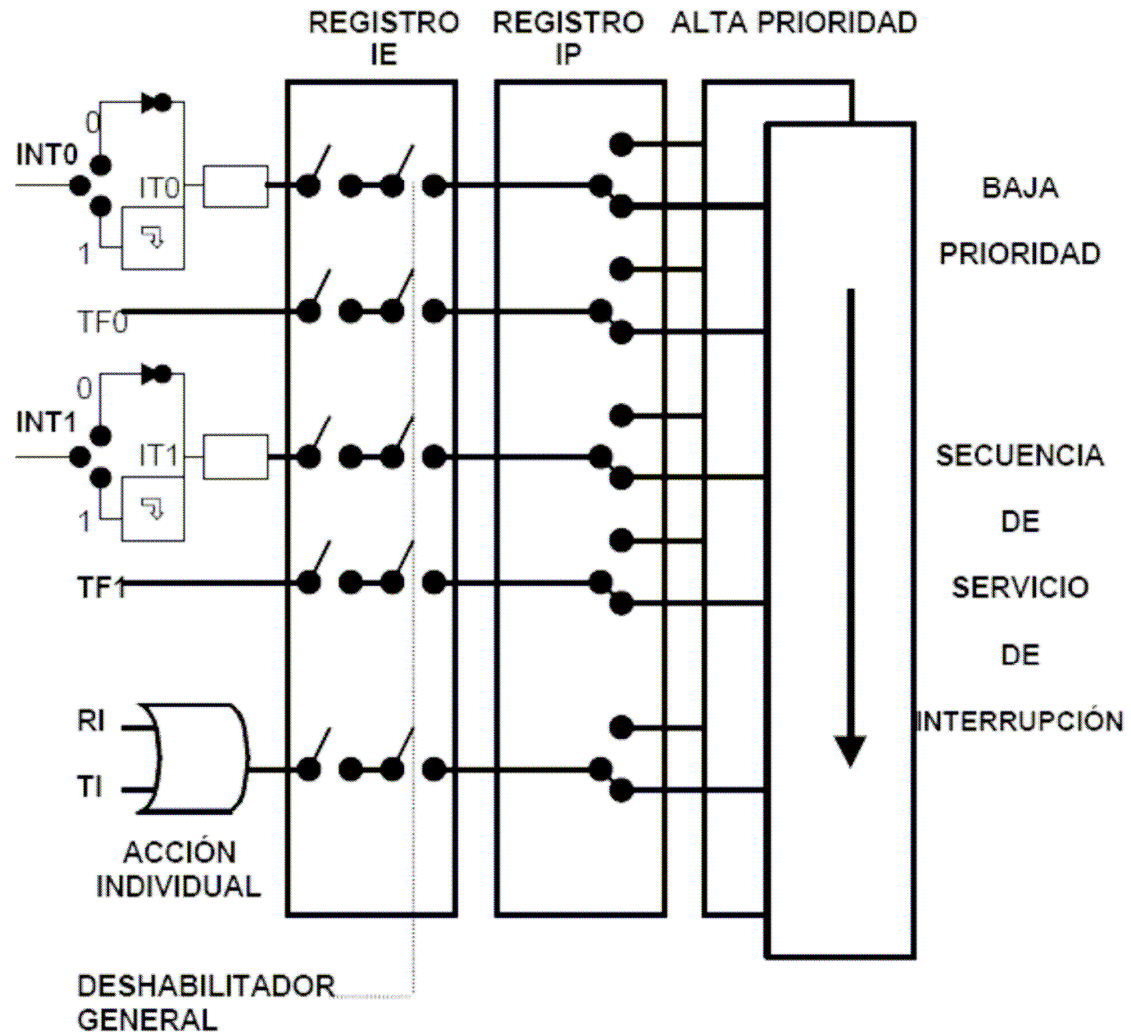
# REGISTRO DE PRIORIDADES **IP** (B8h)

-	-	PT2	PS	PT1	PX1	PT0	PX0
---	---	-----	----	-----	-----	-----	-----

Fig. 2.6 Registro de Prioridad de Interrupciones

<b>PT2</b>	<b>IP.5</b>	Timer 2 PT2=1 mayor prioridad.
<b>PS</b>	<b>IP.4</b>	Define el nivel de prioridad de la interrupción del puerto serial.
<b>PT1</b>	<b>IP.3</b>	Define el nivel de prioridad de la interrupción del Timer 1.
<b>PX1</b>	<b>IP.2</b>	Define el nivel de prioridad de la interrupción externa 1.
<b>PT0</b>	<b>IP.1</b>	Define el nivel de prioridad de la interrupción del Timer 0.
<b>PX0</b>	<b>IP.0</b>	Define el nivel de prioridad de la interrupción externa 0.

# Estructura de las interrupciones en uC 8051



# REGISTRO DE CONTROL **TCON** (88h)

Para INT0 e INT1

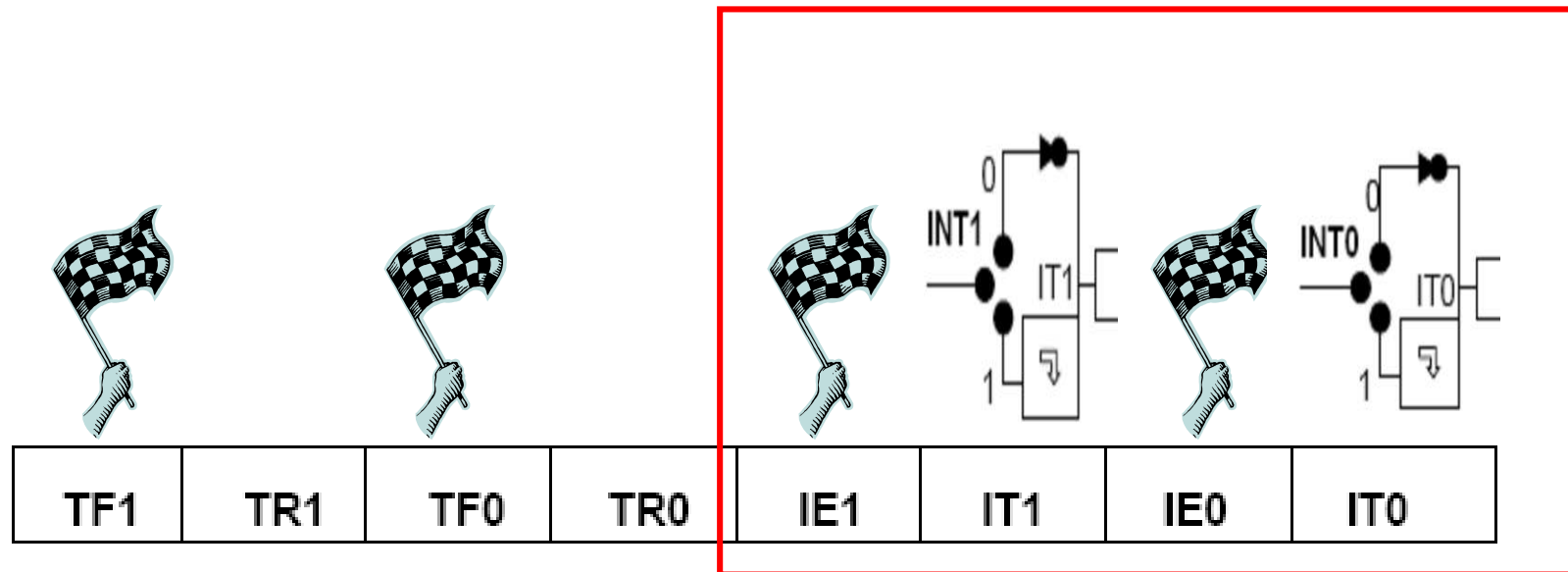


Fig. 3.1 Registro del control del Timer/Contador

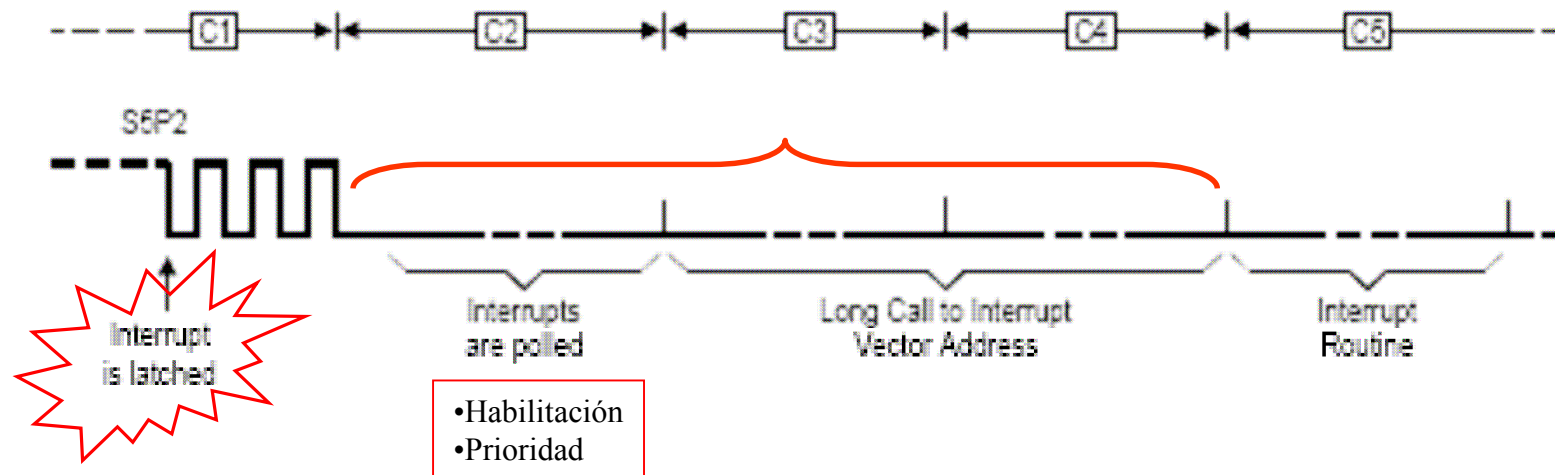


# Registros de la zona de SFR.

## Localización de los registros implicados en las interrupciones

SÍMBOLO	NOMBRE	DIRECCIÓN
ACC	Acumulador	0E0H
B	Registro B	0F0H
PSW	Program Status Word (Palabra de estado del programa)	0D0H
SP	Stack Pointer (apuntador de apilamiento)	81H
DPTR	Data Pointer (apuntador de datos)16bits	
DPL	Data Pointer low byte	82H
DPH	Data Pointer high byte	83H
P0	Puerto 0	80H
P1	Puerto 1	90H
P2	Puerto 2	0A0H
P3	Puerto 3	0B0H
IP	Control de Prioridad de Interrup.	0B8H
IE	Control de Validación de Interrup.	0A8H
TMOD	Modo de control Timer/Contador	89H
TCON	Control del Timer/Contador	88H
T2CON(8052)	Control 2 del Timer/Contador	0C8H
TH0	Byte alto del T/C 0	8CH
TL0	Byte bajo del T/C 0	8AH
TH1	Byte alto del T/C 1	8DH
TL1	Byte bajo del T/C 1	8BH
TH2(8052)	Byte alto del T/C 2	0CDH
TL2(8052)	Byte bajo del T/C 2	0CCH
RCAP2H(8052)	Byte alto del registro de captura T/C2	0CBH
RCAP2L(8052)	Byte bajo del registro de capt. del T/C2	0CAH
SCON	Control serie	98H
SBUF	Buffer de datos serie	99H
PCON	Control de Potencia	87H

# TIEMPO DE RESPUESTA DE UNA INTERRUPCIÓN



Al menos hay tres ciclos máquina de retardo desde la solicitud de interrupción al comienzo de ejecución de la rutina atención a la interrupción.