给定某内存系统,你的任务是确定其 cache 属性,包括块大小、相联度、cache 大小、替换策略。已知这些 cache 属性值的范围是:

块大小: 8, 16, 32, 64, or 128 B 相联度: 1-, 2-, 4-, or 8-way Cache 大小: 4KB or 8KB 替换策略: LRU or FIFO

某人对该内存系统进行了连续三轮访问,每轮访问之后得到的只有 cache 命中率,下表是每次访问的内存地址和观察到的命中率:

	访问的内存地址(先->后)	命中率
第1轮	0 4 8 16 64 128	1/2
第2轮	31 8192 63 16384 4096 8192 64 16384	5/8
第3轮	32768 0 129 1024 3072 8192	1/3

假设 cache 在初始时为空,那么请通过表中的信息,推测 cache 的块大小、相联度、cache 总大小、替换策略都是什么?

## 【解答】

#### 块大小: 64 B

在第一轮访问中, cache 命中率为 1/2, 表明共有 3 次命中。结合访问序列,显然地址 4、8 和 16 是命中的,这表明块大小应为 32 B 或 64 B。进一步分析第二轮访问,当中有 3 次未命中,分别是地址 8192、16384 和 4096,这意味着地址 63 是命中的,说明块大小为 64 B 是合理的。

# 相联度: 4-way

已知块大小为 64 B,因此 offset 为 6 bits。如果缓存为 1-way,相联度的限制会导致地址 63 在访问时不命中,因为地址 8192 和 63 会映射到相同的缓存组 (bits 6-12 相同)。然而,实际结果表明访问 63 是命中的,这表明相联度不可能是 1-way。同理,地址 0、4096、8192、16384 和 32768 映射到相同组,如果缓存为 2-way,则在第二轮访问中,地址 8192 和 16384 会发生冲突,不会同时命中。因此,相联度为 4-way 更为合理。而如果缓存为 8-way,地址 1024 和 3072 会与之前提到的地址映射到同一组(bits 6-9 相同),且地址 0 和 8192 在第三轮访问中都会命中,但这与实际的 2 次命中情况矛盾。因此,最佳解释是相联度为 4-way。

### Cache 大小: 8KB

已知 cache 是 4-way, 相联度为 4-way, 且块大小为 64 B。在第三轮访问中, 地址 0 未命中,可能因为其被地址 32768 替换。这意味着在第三轮访问地址 8192 时应该命中。如果 cache 大小为 4KB, 则地址 1024 和 3072 会与 8192 映射到相

同组,此时地址 8192 会不命中,这与观察结果不符。因此, cache 大小为 8KB 是最合理的解释。

# 替换策略: LRU

在第三轮访问中,地址 8192 发生了命中,而地址 4096 则可能被地址 0 替换。这暗示了替换策略为 LRU。如果替换策略为 FIFO,则地址 8192 应该会被替换,而不应该命中。因此,LRU 是合理的替换策略。