

## 组成原理实验课程第五次实报告

实验名称	存储器实现			班级	张金老师
学生姓名	蒋薇	学号	2110957	指导老师	董前琨
实验地点	实验楼 A308		实验时间	2023.5.22	

### 1、实验目的

1. 了解只读存储器 ROM 和随机存取存储器 RAM 的原理。
2. 理解 ROM 读取数据及 RAM 读取、写入数据的过程。
3. 理解计算机中存储器地址编址和数据索引方法。
4. 理解同步 RAM 和异步 RAM 的区别。
5. 掌握调用 xilinx 库 IP 实例化 RAM 的设计方法。
6. 熟悉并运用 verilog 语言进行电路设计。
7. 为后续设计 cpu 的实验打下基础。

### 2、实验内容说明

建立四个工程分别完成同步、异步的 rom 和 ram 存储器实验

调用 xilinx 库 IP 实例化一块 RAM，实例化的 RAM 选择为同步 RAM。本次实验的 RAM 建议设置为两个端口，一个端口用来正常的读写，另一个端口作为调试端口只使用读功能用于观察存储器内部数据。

输入输出端口，确定存储器宽度、深度和写使能位数。

### 3、实验原理图

#### 5.3 同步 RAM 的顶层展示模块

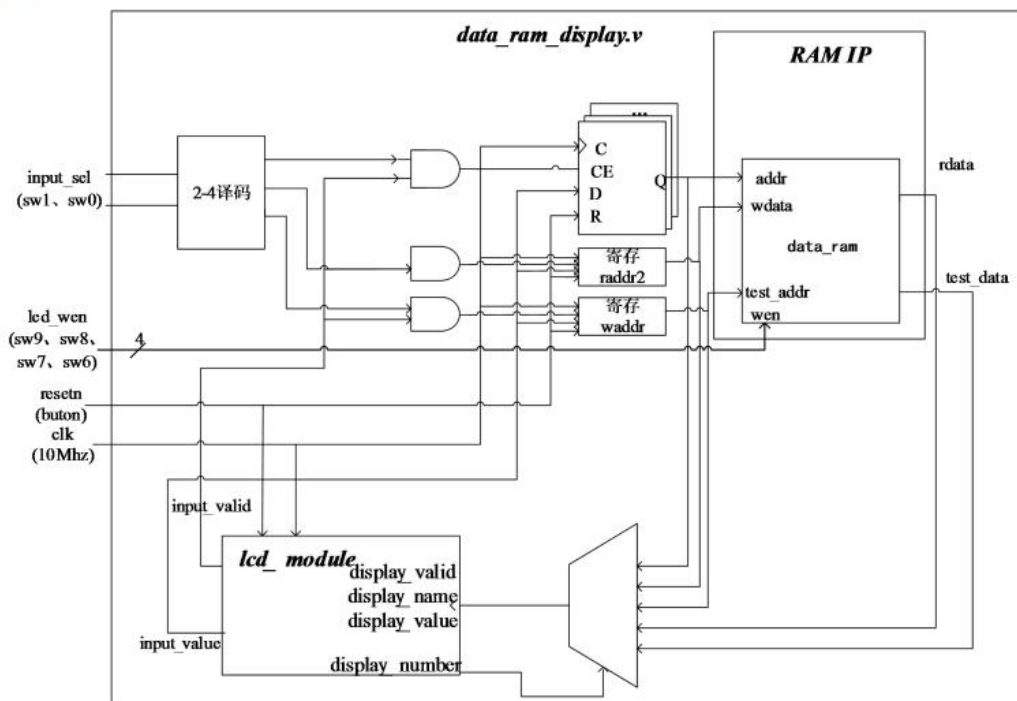


图 6.13 data\_ram 参考设计的顶层模块框图

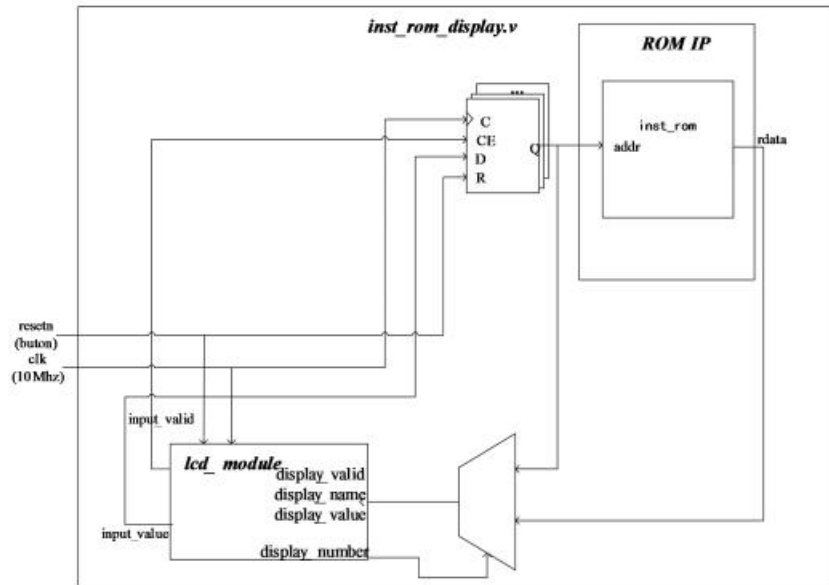
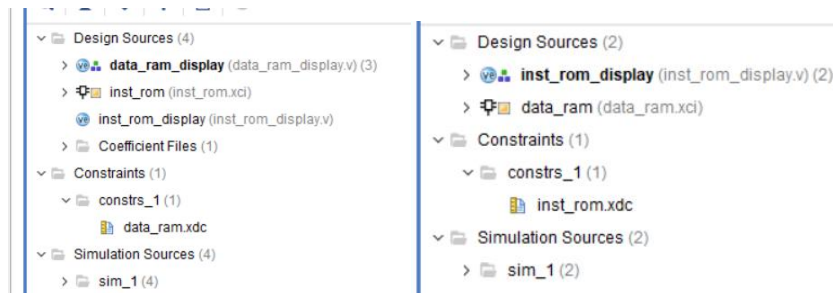


图 6.14 inst\_rom 参考设计的顶层模块框图

#### 4、实验步骤

复现同步、异步的 rom 和 ram 存储器实验



```
//拨码开关，用于产生写使能和选择输入数
input [3:0] wen,
input [1:0] input_sel,

//led 灯，用于指示写使能信号，和正在输入什么数据
output [3:0] led_wen,
output led_addr, //指示输入读写地址
output led_wdata, //指示输入写数据
output led_test_addr, //指示输入 test 地址
```

```
23
24 #拨码开关连接，用于输入
25 set_property PACKAGE_PIN AC21 [get_ports input_sel[1]]
26 set_property PACKAGE_PIN AD24 [get_ports input_sel[0]]
27 set_property PACKAGE_PIN AC22 [get_ports wen[3]]
28 set_property PACKAGE_PIN AC23 [get_ports wen[2]]
29 set_property PACKAGE_PIN AB6 [get_ports wen[1]]
30 set_property PACKAGE_PIN W6 [get_ports wen[0]]
```

```
//当 input_sel 为 2'b00 时，表示输入数为读写地址，即 addr
//当 input_sel 为 2'b01 时，表示输入数为写数据，即 wdata
//当 input_sel 为 2'b10 时，表示输入数为 test 地址，即 test_addr
```

实验板放正，拨下为1，拨上为0

A_SW0	AC21	实验板放正，一排拨码开关左起第一个。
A_SW1	AD24	依次类推
A_SW2	AC22	
A_SW3	AC23	
A_SW4	AB6	
A_SW5	W6	

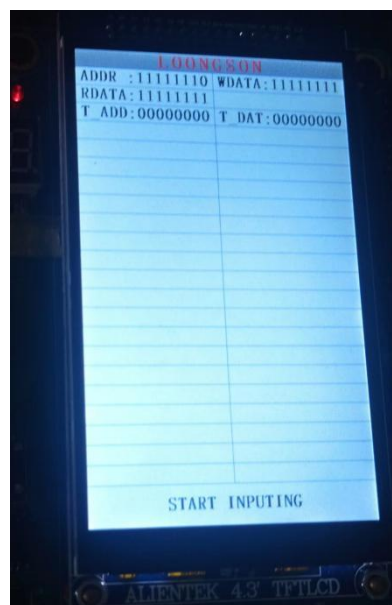
```

拨码开关连接，用于输入
hl_property PACKAGE_PIN AC21 [get_ports input_sel[1]]
hl_property PACKAGE_PIN AD24 [get_ports input_sel[0]]
hl_property PACKAGE_PIN AC22 [get_ports wen[3]]
hl_property PACKAGE_PIN AC23 [get_ports wen[2]]
hl_property PACKAGE_PIN AB6 [get_ports wen[1]]
hl_property PACKAGE_PIN W6 [get_ports wen[0]]
hl_property IOSTANDARD LVCMOS33 [get_ports input_sel[0]]
hl_property IOSTANDARD LVCMOS33 [get_ports input_sel[1]]
hl_property IOSTANDARD LVCMOS33 [get_ports wen[3]]
hl_property IOSTANDARD LVCMOS33 [get_ports wen[2]]
hl_property IOSTANDARD LVCMOS33 [get_ports wen[1]]

```

# 5、实验结果分析

同步 ram:



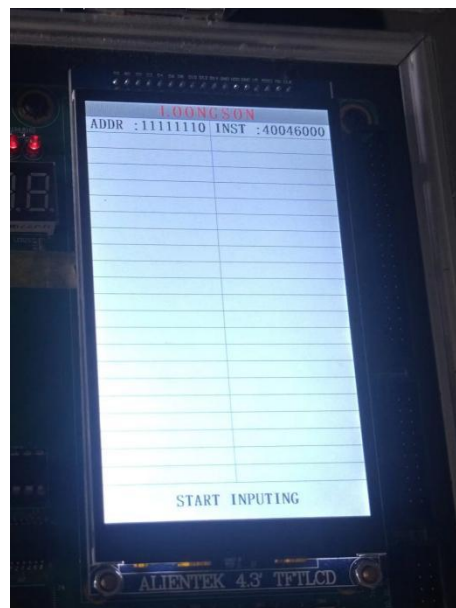
从左往右第一二个拨码为选择，第三四五六为使能，分别使能 rdata 高位到低位两位，如：00：在地址 11111110

01：写入数据 11111111

10：测试地址 00000000

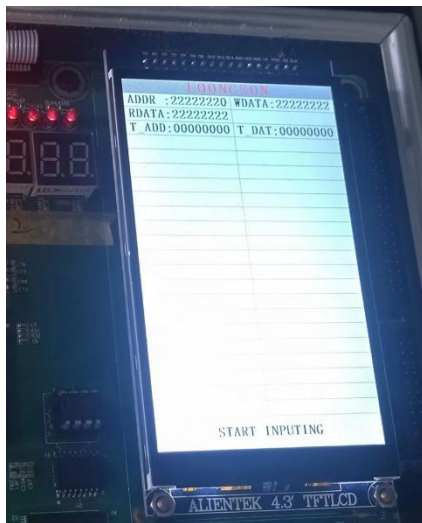
第二三四五个拨码 1111 读数据 11111111

同步 rom:



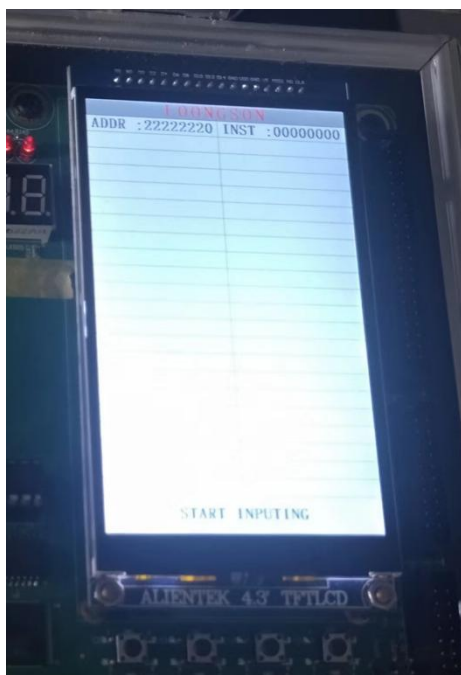
输入地址，`addr = 11111110`,`inst = 40046000`

异步 ram:



同理：注意 ram 同步与异步，  
从左往右第一二个拨码为选择，第三四五六为使能，分别使能 `rdata` 高位到低位两位，  
如：00：在地址 22222220  
01：写入数据 22222222  
10：测试地址 00000000  
第二三四五个拨码 1111  
读数据 22222222

异步 rom:



输入地址，`addr = 22222220`,`inst = 00000000`。

## 6、总结感想

实验中较为奇怪的是输入地址如 11111111，显示屏显示 11111110;输入 22222222，显示 22222220。

### 1) 总结一下 ROM 和 RAM 的区别;

ROM 是只读存储器，是一种固化的存储器，其中的数据只能被读取，不能被写入。ROM 中的数据通常是固定的程序代码、固定的数据表、设备驱动程序等。ROM 在计算机启动时，用于存储计算机的固件和 BIOS 等。

RAM 是随机存储器，可以读写。RAM 中存储的数据可以在计算机运行时被读取、写入和修改。RAM 是计算机主存储器的一种形式，用于存储运行中的程序和数据。

总的来说，ROM 是只读的，存储的数据是固定的，不能被修改；而 RAM 是读写的，存储的数据可以被修改。

### 2) 分析一下同步存储器和异步存储器的特点，思考说明一下何时需要使用同步存储器，何时需要使用异步存储器；

同步存储器是指存储器和计算机系统的时钟信号同步运行，数据的读写需要等待时钟脉冲的到来。同步存储器具有稳定性好、可靠性高、速度快等特点，适用于高速数据处理和实时处理等场景。

异步存储器是指存储器和计算机系统的时钟信号不同步，数据的读写不需要等待时钟脉冲。异步存储器具有存储密度大、价格低廉等特点，适用于容量大、速度要求不高的场景。

使用同步存储器：

- 1、高速数据处理：同步存储器的速度快，能够满足高速数据处理的需求。
- 2、实时处理：同步存储器能够保证数据的稳定性和可靠性，适用于实时处理场景。
- 3、程序执行：同步存储器能够存储程序代码和指令，适用于程序执行场景。

使用异步存储器：

- 1、容量大：异步存储器的存储密度大，适合存储大量数据。
- 2、价格低廉：异步存储器的价格相对较低，适用于成本敏感的场景。
- 3、速度要求不高：异步存储器的速度相对较慢，适用于速度要求不高的场景。