

## 安徽大学《计算机组成原理》题库

### 一、选择题

1. 在以 DMA 方式传送数据过程中，由于没有破坏 B 的内容，所以一旦数据传送完毕，主机可以立即返回原程序。

A. 程序计数器    B. 程序计数器和寄存器    C. 指令寄存器    D. 非以上答案

2. A 不是发生中断请求的条件。

A. 一条指令执行结束    B. 一次 I/O 操作结束

C. 机器内部发生故障    D. 一次 DMA 操作结束

3. 采用 DMA 方式传送数据时，每传送一个数据就要用一个 C

A. 指令周期    B. 数据周期    C. 存储周期    D. 总线周期 DMA 操作束

4. 下面哪种情况下，可能不发生中断请求 B

A. DMA 操作结束    B. 一条指令执行完毕    C. 机器出现故障    D. 执行“软中断”指令

5. 周期挪用方式多用于 A 方式的输入输出中。

A. DMA    B. 中断    C. 程序传送    D. 通道

6. 发生中断请求的条件之一是 C

A. 一条指令执行结束    B. 一次 I/O 操作结束

C. 机器内部发生故障    D. 一次 DMA 操作结束

7. 控制 DMA 数据传送的是 A

A. DMA 控制器    B. CPU    C. 外设    D. 主存

8. 主机与设备传送数据时，采用 A，主机与设备是串行作的。

A. 程序查询方式    B. 中断方式    C. DMA 方式    D. 通道

9. CPU 响应 DMA 请求的时间是 B

A. 必须在一条指令执行完毕时    B. 必须在一个总线周期结束时

C. 可在任一时钟周期结束时    D. 在判明没有中断请求之后

10. DMA 方式 B

A. 既然能用于高速外围设备的信息传送，也就能代替中断方式

B. 不能取代中断方式

C. 也能向 CPU 请求中断处理数据传送

QQ: 991161108

D. 内无中断机制

11. 下述 I/O 控制方式中, 主要由程序实现的是 B

A. PPU (外围处理机) 方式      B. 中断方式      C. DMA 方式      D. 通道方式

12. 在磁盘中实现输入输出数据传送的方式 C

A. 只采取程序查询等待方式      B. 只采取程序中断方式

C. 只采取 DMA 方式      D. 既有 DMA 方式, 也有中断方式

13. 当采用 A 输入操作情况下, 除非计算机等待数据, 否则无法传送数据给计算机

A. 程序查询方式      B. 中断方式      C. DMA 方式      D. 独立请求方式

14. 在写磁盘过程中, 适配器向主机发出 DMA 请求是在 B

A. 扇区缓冲器满时      B. 扇区缓冲器空时      C. 寻道完成时      D. 启动磁盘时

15. 下列设备中, 适合通过 DMA 方式与主机进行信息交换的是 B

A. 键盘      B. 电传输入机      C. 针式打印机      D. 磁盘

16. 周期挪用 (窃取) 方式常用于 D

A. 直接程序传送方式的输入/输出      B. 直接内存存取方式的输入/输出

C. 程序中断方式的输入/输出      D. CPU 的某寄存器与存储器之间的直接程序传送

17. 指令周期是指 C

A. CPU 从主存取出一条指令的时间      B. CPU 执行一条指令的时间

C. CPU 从主存取出一条指令加上执行这条指令的时间      D. 时钟周期时间

18. 下列说法正确的是 B

A. 存储周期就是存储器读出或写入的时间

B. 双端口存储器采用了两套相互独立的读写电路, 实现并行存取

C. 双端口存储器在左右端口地址码不同时会发生读/写冲突

D. 在 cache 中, 任意主存块均可映射 cache 中任意一行, 该方法称为直接映射方式

19. 下面哪种情况会产生中断请求? A

A. 一次 I/O 操作结束      B. 两数相加      C. 产生存储周期 “窃取”      D. 一条指令执行结束

20. 请在以下叙述中选取两个正确描述的句子是 D

1 同一个 CPU 周期中, 可以并行执行的微操作叫相容微操作。

2 同一个 CPU 周期中, 不可以并行执行的微操作叫相容微操作

3 同一个 CPU 周期中, 可以并行执行的微操作叫相斥微操作

4 同一个 CPU 周期中, 不可以并行执行的微操作叫相斥微操作

A. 1 3      B. 2 4      C. 2 3      D. 1 4

21. 在一个微周期中 D

- A. 只能执行一个微操作      B. 能执行多个微操作，但它们一定是并行操作的  
C. 能顺序执行多个微操作      D. 只能执行相斥性的操作

22. CPU 响应中断请求是在 C

- A. 一个时钟周期结束时      B. 一个总线周期结束时  
C. 一条指令结束时执行束      D. 一段程序结束时

23. 在下述指令中，I 为间接寻址，C 指令包含的 CPU 周期数最多

- A. CLA      B. ADD 30      C. STA I 31      D. JMP 21.

24. 隐指令是指 D

- A. 操作数隐含在操作码中的指令      B. 在一个机器周期里完成全部操作的指令  
C. 指令系统中已有的指令      D. 指令系统中没有的指令

25. 在中断周期中，由 D 将允许中断触发器置 0”

- A. 关中断指令      B. 机器指令      C. 开中断指令      D. 中断隐指令

26. 一个节拍信号的宽度是指 C

- A. 指令周期      B. 机器周期      C. 时钟周期      D. 存储周期。

27. 在间址周期中， C

- A. 所有指令的间址操作都是相同的  
B. 凡是存储器间接寻址的指令，它们的操作都是相同的  
C. 对于存储器间接寻址或寄存器间接寻址的指令，它们的操作是不同的  
D. 以上都不对

28. 下列说法中正确的是

- A. 微程序控制方式与硬布线控制方式相比较，前者可以使指令的执行速度更快  
B. 若采用微程序控制方式，则可用  $\mu$ PC 取代 PC  
C. 控制存储器可以用掩膜 ROM、EPROM 或闪速存储器实现

D. 指令周期也称为 CPU 周期

29. 在同步控制方式中 A

- A. 每个机器周期长度固定      B. 每个机器周期长度不固定  
C. 每个工作周期长度固定      D. 各指令的机器周期数不变

30. CPU 响应中断时，进入“中断周期”采用硬件方法保护并更新程序计数器 PC 内容而不是

由软件完成，主要因为 A

- A. 能进入中断处理程序并能正确返回原程序      B. 节省内存  
C. 提高处理机速度      D. 易于编制中断处理程序。

31. CPU 响应中断的时间是 C

- A. 中断源提出请求      B. 取指周期结束      C. 执行周期结束      D. 执行周期开始

32. 由于 CPU 内部的操作速度较快，而 CPU 访问一次主存所花的时间较长，因此机器周期通常用 A 来规定。

- A. 主存中读取一个指令字的最短时间      B. 主存中读取一个数据字的最长时间  
C. 主存中写入一个数据字的平均时间      D. 主存中读取一个数据字的平均时间

33. 若存储周期 250ns，每次读出 16 位，则该存储器的数据传送率为 C

- A.  $4 \times 10^6$  字节/秒      C.  $8 \times 10^6$  字节/秒      B. 4M 字节/秒      D. 8M 字节/秒

34. 计算机系统的内存储器由 cache 和主存构成，cache 的存取周期为 45 纳秒，主存的存取周期为 200 纳秒。若在一段给定的时间内，CPU 共访问内存 4500 次，其中 340 次访问主存。

则 Cache 主存系统的效率为 A

- A. 78%      B. 92%      C. 85%      D. 57.4%

35. 某 DRAM 芯片，其存储容量为 512K×8 位，该芯片的地址线和数据线数目为 D

- A. 8, 512      B. 512, 8      C. 18, 8      D. 19, 8

36. 微型计算机系统中，操作系统保存在硬盘上其主存储器应该采用 C

- A. RAM      B. ROM      C. RAM 和 ROM      D. CCP

37. 计算机系统中的存储器系统是指 D

- A. RAM 存储器      B. ROM 存储器      C. 主存储器      D. 主存储器和外存储器

38. 某单片机的系统程序，不允许用户在执行时改变，则可以选用 B 作为存储芯片。

- A. SRAM      B. 闪速存储器      C. cache      D. 辅助存储器

39. 在下列存储器中，属于挥发性的存储器是 D

- A. ROM      B. 光盘      C. 磁盘      D. RAM

40. 没有外存贮器的计算机监控程序可以存放在 B

- A. RAM      B. ROM      C. RAM 和 ROM      D. CPU

41. 下列存储器中可在线改写的只读存储器是 B

- A. EEPROM      B. EPROM      C. ROM      D. RAM

42. 动态 RAM 的特点是 C

- 
- A. 工作中存储内容会产生变化  
B. 工作中需要动态地改变访存地址  
C. 每次读出后，需根据原存内容重写一次（刷新）  
D. 每隔一定时间，需要根据原存内容重写一遍
43. 以下四种类型的半导体存储器中，若以传输同样多的字为比较条件，则读出数据传输率最高的是 C
- A. DRAM      B. SRAM      C. 闪速存储器      D. EPROM
44. 存储单元是指 B
- A. 存放一个二进制信息位的存储元    B. 存放一个机器字的所有存储元集合  
C. 存放一个字的所有存储元集合    D. 存放两个字的所有存储元集合
45. 某计算机字长 32 位，其存储容量为 4MB，若按半字编址，它的寻址范围是 C
- A. 0~4MB      B. 0~2MB      C. 0~2M      D. 0~1M
46. 和外存储器相比，内存储器的特点是 C
- A. 容量大、速度快、成本低      B. 容量大、速度慢、成本高  
C. 容量小、速度快、成本高      D. 容量小、速度快、成本低
47. 双端口存储器在 B 情况下会发生读/写冲突。
- A. 左端口与右端口的地址码不同    B. 左、右端口的地址码相同  
C. 左、右端口的数据码相同      D. 左、右端口的数据码不同
48. 二地址指令中，操作数的物理位置不可安排在 A
- A. 栈顶和次栈顶      B. 两个主存单元  
C. 一个主存单元和一个存储器    D. 两个寄存器
49. 为了便于实现多级中断，保存现场信息最有效的办法是采用 B
- A. 通用寄存器      B. 堆栈      C. 存储器      D. 外存
50. 双端口存储器之所以能高速进行读写，是因为采用 B
- A. 高速芯片      B. 两套相互独立的读写电路    C. 流水技术    D. 新型器件
51. 完整的计算机系统应包括 D
- A. 运算器、存储器、控制器      B. 外部设备和主机  
C. 主机和实用程序      D. 配套的硬件设备和软件系统
52. 下面描述 RISC 指令系统中基本概念不正确的句子是 C
- A. 选取使用频率高的一些简单指令，指令条数少    B. 指令长度固定

C. 指令格式种类多, 寻址方式种类多

D. 只有取数/存数指令访问存储器

53. 在计算机中磁盘存储器一般用作 A

A. 主存 B. 高速缓存 C. 辅存 D. 只读存储器

54. 计算机的外围设备是指 D

A. 输入/输出设备 B. 外存储器 C. 远程通信设备 D. 除了 CPU 和内存以外的其它设备

55. 存储器是计算机系统的记忆设备, 主要用于 D

A. 存放程序 B. 存放软件 C. 存放微程序 D. 存放程序和数据

56. 微程序存放在 C

A. 堆栈存储器中 B. 主存储器中 C. 控制存储器中 D. 辅助存储器中

57. 相联存储器是按 C 进行寻址的存储器。

A. 地址指定方式 B. 堆栈存取方式 C. 内容指定方式 D. 地址指定与堆栈存取方式结合

58. C 可区分存储单元中存放的是指令还是数据。

A. 存储器 B. 运算器 C. 控制器 D. 用户

59. 常用的虚拟存储系统由 B 两级存储器组成, 其中      是大容量的磁表面存储器

A. 快存-辅存, 辅存 B. 主存-辅存, 辅存

C. 快存-主存, 辅存 D. 通用寄存器-主存, 主存

60. 若地址总线为  $A_{15}$  (高位)  $\sim A_0$  (低位), 若用 4KB 的存储芯片组成 8KB 存储器, 则加在各存储芯片上的地址线是 A

A.  $A_{11} \sim A_0$  B.  $A_{10} \sim A_0$

C.  $A_9 \sim A_0$  D.  $A_8 \sim A_0$

61. 在存储器堆栈结构中, 在栈底为最大地址的堆栈操作中压栈是指 D

A. 先使 SP 减 1, 再将数据存入 SP 所指单元

B. 先使 SP 加 1, 再将数据存入 SP 所指单元

C. 先将数据存入 SP 所指单元, 再将 SP 减 1

D. 先将数据存入 SP 所指单元, 再将 SP 加 1

62. 某计算机字长 16 位, 存储器容量 64KB, 若按字编址, 那么它的寻址范围是 B

A. 64K B. 32K C. 64KB D. 32KB

63. 下列有关存储器的描述中, 不正确的是 A

A. 多体交叉存储器主要解决扩充容量问题

B. 访问存储器的请求是由 CPU 发出的

C. cache 与主存统一编址，即主存空间的某一部分属于 cache

D. cache 的功能全由硬件实现

64. CPU 读/写控制信号的作用是 D

A. 决定数据总线上的数据流方向                      B. 控制存储器操作 (R/W) 的类型

C. 控制流入、流出存储器信息的方向                  D. 以上任一作用

65. CPU 可直接访问的存储器是 D

A. 虚拟存储器                      B. 磁盘存储器

C. 磁带存储器                      D. 主存储器

66. 在寄存器间接寻址方式中，操作数是从 B

A. 主存储器中读出                  B. 寄存器中读出

C. 磁盘中读出                      D. CPU 中读出

67. 在虚拟存储器中，当程序正在执行时，由 D 完成地址映射。

A. 程序员                  B. 编译器                  C. 装入程序                  D. 操作系统

68. 通用寄存器组属于 A 的组成部件

A. 运算器                  B. 控制器                  C. 存储器                  D. 适配器

69. 寄存器堆栈初始化时堆栈指针 SP 的值为 A

A. 0                  B. 1                  C. 栈顶地址                  D. 最大地址

70. 交叉存贮器实质上是一种 A 存贮器，它能执行        独立的读写操作

A. 模块式，并行，多个                  B. 模块式，串行，多个

C. 整体式，并行，一个                  D. 整体式，串行，多个

71. 下列说法中不正确的是 D

A. 任何可以由软件实现的操作也可以由硬件来实现

B. 固件就功能而言类似于软件，而从形态来说又类似于硬件

C. 在计算机系统的层次结构中，微程序级属仟硬件级，其他四级都是软件级

D. 面向高级语言的机器是完全可以实现的

72. 下面有关“中断”的叙述， A 是不正确的。

A. 一旦有中断请求出现，CPU 立即停止当前指令的执行，转而去受理中断请求

B. CPU 响应中断时暂停运行当前程序，自动转移到中断服务程序

C. 中断方式一般适用于随机出现的服务

D. 为了保证中断服务程序执行完毕以后，能正确返回到被中断的断点继续执行程序，必须进

行现场保存操作

73. 通道对 CPU 的请求形式是 B

A. 自陷 B. 中断 C. 通道命令 D. 跳转指令

74. 中断发生时，由硬件更新程序计数器 PC，而不是由软件完成，主要是为了 A

A. 能进入中断处理程序并正确返回源程序 B. 节省内容  
C. 提高处理机的速度 D. 使中断处理程序易于编址，不易出错

75. 中断允许触发器用来 D

A. 表示外设是否提出了中断请求 B. CPU 是否响应了中断请求  
C. CPU 是否在进行中断处理 D. 开放或关闭可屏蔽硬中断

76. 某中断系统中，每抽取一个输入数据就要中断 CPU 一次，中断处理程序接收取样的数据，并将其保存到主存缓冲区内。该中断处理需要 X 秒。另一方面，缓冲区内每存储 N 个数据，主程序就将其取出进行处理，这种处理需要 Y 秒，因此该系统可以跟踪到每秒 A 次中断请求。

A.  $N/(X+Y)$  B.  $N/(X+Y)N$  C.  $\min[1/X, 1/Y]$  D.  $\max[1/X, 1/Y]$

77. 向量中断是 C

A. 外设提出中断  
B. 由硬件形成中断服务程序入口地址  
C. 由硬件形成向量地址，再由向量地址找到中断服务程序入口地址  
D. 以上都不对。

78. 中断屏蔽字的作用是 B

A. 暂停外设对主存的访问  
B. 暂停对某些中断的响应  
C. 暂停对一切中断的响应  
D. 暂停 CPU 对主存的访问

79. 在 I/O 设备、数据通道、时钟和软件这 4 项中，可能成为中断源的是 D

A. I/O 设备 B. I/O 设备和数据通道  
C. I/O 设备、数据通道和时钟 D. I/O 设备、数据通道、时钟和软件

80. 为了便于实现多级中断，保存现场信息最有效的方法是采用 B

A. 通用寄存器 B. 堆栈 C. 储存器 D. 外存

81. CPU 对通道的请求形式是 C



---

A. 自陷 B. 中断 C. 通道命令 D. I/O 指令

82. 向量中断的向量地址是 D

A. 通过软件查询产生 B. 由中断服务程序统一产生

C. 由中断源硬件提供 D. 由处理程序直接查表获得

83. 通道程序是由 B 组成

A. I/O 指令 B. 通道指令（通道控制字）

C. 通道状态字 D. 中断指令

84. 指令系统中采用不同寻址方式的目的主要是 D

A. 实现存储程序和程序控制 B. 提供扩展操作码的可能并降低指令译码难度

C. 可以直接访问外存 D. 缩短指令长度，扩大寻址空间，提高编程灵活性

85. 同步控制是 C

A. 只适用于 CPU 控制的方式 B. 只适用于外围设备控制的方式

C. 由统一时序信号控制的方式 D. 所有指令控制时间都相同的方式

86. 指令的寻址方式采用跳跃寻址方式时，可实现 D

A. 堆栈寻址 B. 程序的条件转移

C. 程序的无条件转移 D. 程序的条件转移或无条件转移

87. 算术右移指令执行的操作是 B

A. 符号位填 0，并顺次右移 1 位，最低位移至进位标志位

B. 符号位不变，并顺次右移 1 位，最低位移至进位标志位

C. 进位标位移至符号位，顺次右移 1 位，最低位移至进位标志位

D. 符号位填 1，并顺次右移 1 位，最低位移至进位标志位

88. 微程序控制器中，机器指令与微指令的关系是 A

A. 每一条机器指令由一段微指令编成的微程序来解释执行

B. 每一条机器指令由一条微指令来执行

C. 一段机器指令组成的程序可由一条微指令来执行

D. 一条微指令由若干条机器指令组成

89. 在 CPU 中，暂存指令的寄存器是 D

A. 数据寄存器 B. 程序计数器

C. 状态条件寄存器 D. 指令寄存器

90. 在指令的地址字段中，直接指出操作数本身的寻址方式，称为 B

A. 隐含寻址 B. 立即寻址 C. 寄存器寻址 D. 直接寻址

91. 假设微操作控制信号用  $C_n$  表示, 指令操作码译码输出用  $I_m$  表示, 节拍电位信号用  $M_k$  表示, 节拍脉冲信号用  $T_i$  表示, 状态反馈信息用  $B_i$  表示, 则硬布线控制器的控制信号  $C_n$  可描述为 D

- A.  $C_n = f(I_m, T_i)$  B.  $C_n = f(I_m, B_i)$   
C.  $C_n = f(M_k, T_i, B_i)$  D.  $C_n = f(I_m, M_k, T_i, B_i)$

92. 下列说法中, 不符合 RISC 指令系统特点的是 B

- A. 指令长度固定, 指令种类少  
B. 寻址方式种类尽量少, 指令功能尽可能强  
C. 增加寄存器的数目, 以尽量减少访存的次数  
D. 选取使用频率最高的一些简单指令, 以及很有用但不复杂的指令

93. 程序控制类指令的功能是 D

- A. 进行算术运算和逻辑运算 B. 进行主存和 CPU 之间的数据传送  
C. 进行 CPU 和 IO 设备之间的数据传送 D. 改变程序执行的顺序

94. 数据传送过程中, 数据由串行变并行或由并行变串行, 其转换是通过 A

- A. 移位寄存器 B. 数据寄存器 C. 锁存器 D. 指令寄存器

95. 为了减少指令中的地址个数, 采用的有效办法是 D

- A. 寄存器寻址 B. 立即寻址 C. 变址寻址 D. 隐地址

96. 指令系统采用不同寻址方式的目的是 B

- A. 实现存储程序和程序控制  
B. 缩短指令长度, 扩大寻址空间, 提高编程灵活性  
C. 可直接访问外存  
D. 提供扩展操作码的可能并降低指令译码的难度

97. 运算型指令的寻址与转移型指令的寻址不同点在于 A

- A. 前者取操作数, 后者决定程序转移地址  
B. 后者取操作数, 前者决定程序转移地址  
C. 前者是短指令, 后者是长指令  
D. 前者是长指令, 后者是短指令

98. 扩展操作码是 D

- A. 操作码字段外辅助操作字段的代码  
B. 操作码字段中用来进行指令分类的代码

C. 指令格式中的操作码

D. 一种指令优化技术，不同地址数指令可以具有不同的操作码长度

99. 在 CP 中跟踪指令后继地址的寄存器是 B

A. 主存地址寄存器

B. 程序计数器

C. 指令寄存器

D. 状态条件寄存器

100. 采用 A 对设备进行编址情况下，不需要专门的 I/O 指令组

A. 统一编址法      B. 单独编址法      C. 两者都是      D. 两者都不是

101. 零地址运算指令格式在指令格式中不给出操作数地址，它的操作数来自 C

A. 立即数和栈顶      B. 暂存      C. 栈顶和次栈顶      D. 累加器

102. 采用直接寻址方式的操作数存放在 B

A. 某个寄存器中      B. 主存中      C. 指令中      D. 输入/输出端口中

103. 比较硬连线控制器和微程序控制器，下列说法正确的是 D

A. 硬连线控制器结构简单规整      B. 硬连线控制器执行速度慢

C. 微程序控制器执行速度快      D. 微程序控制器容易实现复杂指令控制

104. 以下四种类型指令中，执行时间最长的是 C

A. RR 型      B. RS 型      C. SS 型      D. 程序控制指令

105. 下面描述 RISC 机器基本概念中，正确的表述是 B

A. RISC 机器不一定是流水 CPU      B. RISC 机器一定是流水 CPU

C. RISC 机器有复杂的指令系统      D. 其 CPU 配备很少的通用寄存器

106. 逻辑右移指令执行的操作是 A

A. 符号位填 0，并顺次右移 1 位，最低位移至进位标志位

B. 符号位不变，并顺次右移 1 位，最低位移至进位标志位

C. 进位标志位移至符号位，顺次右移 1 位，最低位移至进位标志位

D. 符号位填 1，并顺次右移 1 位，最低位移至进位标志位

107. 在 CPU 中，指令寄存器 IR 用来存放 A

A. 正在执行的指令      B. 即将执行的指令      C. 已执行的指令      D. 指令地址

108. 同步控制方式是 C

A. 只适用于 CPU 控制的方式      B. 只适用于外设控制的方式同步控制

C. 由统一时序信号控制的方式     D. 所有指令执行时间都相同的方式

109. 在 CPU 中，程序计数器 PC 用来存放 D

A. 现行指令   B. 下条指令   C. 操作数的地址   D. 下条指令的地址

110. 就微命令的编码方式而言，若微操作命令的个数已确定，则 B

A. 直接表示法比编码表示法的微指令字长短

B. 编码表示法比直接表示法的微指令字长短

C. 编码表示法与直接表示法的微指令字长相等

D. 编码表示法与直接表示法的微指令字长大小关系不确定

111. 水平型微指令与垂直型微指令相比， B

A. 前者一次只能完成一个操作

B. 后者一次只能完成一个操作

C. 两者都是一次只能完成一个操作

D. 两者都能一次完成多个操作

112. D 用于保存当前正在执行的一条指令。

A. 缓冲寄存器     B. 地址寄存器     C. 程序计数器     D. 指令寄存器

113. 零地址指令可选的寻址方式是 C

A. 立即寻址   B. 间接寻址   C. 堆栈寻址   D. 寄存器寻址

114. 为了确定下一条微指令的地址，通常采用断定方式，其基本思想是 C

A. 用程序计数器 PC 来产生后继微指令地址

B. 用微程序计数器  $\mu$ PC 来产生后继微指令地址

C. 通过微指令控制字段由设计者指定或由设计者指定的判别字段控制产生后继微指令地址

D. 通过指令中指定一个专门字段来控制产生后继微指令地址

115. 为了减少指令中的地址数，可以采用 B

A. 直接寻址   B. 隐含寻址   C. 相对寻址   D. 变址寻址

116. 在微程序控制器中，一条机器指令的功能通常由 B

A. 一条微指令实现   B. 一段微程序实现   C. 一个指令码实现   D. 一个条件码实现

117. 程序计数器是指 D

A. 可存放指令的寄存器

B. 可存放程序状态字的寄存器

C. 本身具有计数逻辑与移位逻辑的寄存器

D. 存放下一条指令地址的寄存器

118. 为了实现输入输出操作，指令中 D

- 
- A. 必须指明外围设备的设备号
  - B. 必须指明外围接口中寄存器的地址码
  - C. 必须同时指明外围设备号与接口中寄存器的总线地址
  - D. 对单独编址方式，可以指明设备号或端口地址；对统一编址方式，可以指明寄存器的总线地址

119. 指令的寻址方式有顺序和跳跃两种方式，采用跳跃寻址方式，可以实现 D

- A. 堆栈寻址
- B. 程序的条件转移
- C. 程序的无条件转移
- D. 程序的条件转移成无条件转移

120. 在 CPU 中，数据寄存器 DR 是指 D

- A. 可存放指令的寄存器
- B. 可存放程序状态字的寄存器中
- C. 本身具有计数逻辑与移位逻辑的寄存器
- D. 可编程指定多种功能的寄存器

121. 单地址指令 D

- A. 只能对单操作数进行加工处理
- B. 只能对双操作数进行加工处理
- C. 既能对单操作数进行加工处理，也能对双操作数进行运算
- D. 无处理双操作数的功能

122. 指令寄存器的作用是 B

- A. 保存当前指令的地址
- B. 保存当前正在执行的指令
- C. 保存下一条指令
- D. 保存上一条指令

123. 某寄存器中的值有时是地址，因此只有计算机的 C 才能识别它

- A. 译码器
- B. 判别程序
- C. 指令
- D. 时序信号

124. 计算机系统中采用补码运算的目的是为了 C

- A. 与手工运算方式保持一致
- B. 提高运算速度
- C. 简化计算机的设计
- D. 提高运算的精度

125. 在定点二进制运算器中，减法运算一般通过 A 来实现。

- A. 补码运算的二进制加法器
- B. 补码运算的二进制减法器
- C. 补码运算的十进制加法器
- D. 原码运算的二进制减法器

126. 运算器虽有许多部件组成，但核心部件是 B

- A. 数据总线
- B. 算术逻辑运算单元
- C. 多路开关
- D. 累加寄存器

127. 在定点运算器中，无论采用双符号位还是单符号位，必须有 C，它一般用      来实现。

- A. 译码电路，与非门                      B. 编码电路，或非门
- C. 溢出判断电路，异或门              D. 移位电路，与或非门

128. 下溢指的是 A

- A. 运算结果的绝对值小于机器所能表示的最小绝对值
- B. 运算的结果小于机器所能表示的最小负数
- C. 运算的结果小于机器所能表示的最小正数
- D. 运算结果的最低有效位产生的错误

129. 下列说法中正确的是 D

- A. 采用变形补码进行加减运算可以避免溢出
- B. 只有定点数运算才有可能溢出，浮点数运算不会产生溢出
- C. 只有带符号数的运算才有可能产生溢出
- D. 将两个正数相加有可能产生溢出

130. 在定点数运算中产生溢出的原因是 C

- A. 运算过程中最高位产生了进位或借位
- B. 参加运算的操作数超过了机器的表示范围
- C. 运算的结果的操作数超过了机器的表示范围
- D. 寄存器的位数太少，不得不舍弃最低有效位

131. 运算器的主要功能除了进行算术运算之外，还能进行 B

- A. 初等函数运算    B. 逻辑运算              C. 对错判断              D. 浮点运算

132. 按其数据流的传递过程和控制节拍来看，阵列乘法器可认为是 B

- A. 全串行运算的乘法器              B. 全并行运算的乘法器
- C. 串-并行运算的乘法器              D. 并-串型运算的乘法器

133. 若浮点数用补码表示，则判断运算结果是否为规格化数的方法是 C

- A. 阶符与数符相同为规格化数
- B. 阶符与数符相异为规格化数
- C. 数符与尾数小数点后第一位数字相异为规格化数
- D. 数符与尾数小数点后第一位数字相同为规格化数

134. 运算器的主要功能是进行 C

- A. 逻辑运算                      B. 算术运算

C. 逻辑运算与算术运算 D. 初等函数的运算

135. 若采用双符号位补码运算，运算结果的符号位为 10，则 A

A. 产生了负溢出（下溢） B. 产生了正溢出（上溢）

C. 运算结果正确，为负数 D. 运算结果正确，为正数

136. 如果浮点数尾数用补码表示，则判断下列哪一项的运算结果是规格化数 C

A. 1.11000 B. 0.01110 C. 1.00010 D. 0.01010

137. 算术/逻辑运算单元 74181ALU 可完成 C

A. 16 种算术运算功能 B. 16 种逻辑运算功能

C. 16 种算术运算功能和 16 种逻辑运算功能 D. 4 位乘法运算功能和除法运算功能

138. 下列表达式中正确的运算结果为 D

A.  $(10101)_2 \times (2)_{10} = (20202)_2$  B.  $(10101)_8 \times (8)_{10} = (80808)_8$

C.  $(101010)_8 - (70707)_8 = (11011)_8$  D.  $(10101)_8 \times (7)_{10} = (70707)_8$

139. 定点运算器用来进行 B

A. 十进制数加法运算 B. 定点数运算

C. 浮点数运算 D. 即进行定点数运算也进行浮点数运算

140. 在下列数中最大的数为 B

A.  $(10010101)_2$  B.  $(227)_8$

C.  $(143)_5$  D.  $(96)_{16}$

141. 一个 8 位二进制整数采用补码表示，且由 3 个“1”和 5 个“0”组成，则最小值为 C

A. 127 B. -32 C. -125 D. -3

142. 设  $X=0.1011$ ，则  $[X]_{\text{补}}$  为 C

A. 1.1011 B. 1.0100 C. 1.0101 D. 1.1001

143. 设寄存器位数为 8 位，机器采用补码形式（含一位符号位）。对应于十进制数 -38 寄存器内为 C

A.  $(B8)_{16}$  B.  $(A6)_{16}$  C.  $(DA)_{16}$  D.  $(C8)_{16}$

144. 在机器中，B 的零的表示形式是唯一的。

A. 原码 B. 补码 C. 反码 D. 原码和反码

145. 已知  $X < 0$  且  $[X]_{\text{原}} = X_0.X_1X_2\cdots X_n$ ，则  $[X]_{\text{补}}$  可通过 C 求得。

A. 各位求反，末位加 1

B. 求补

C. 除  $X_0$  外各位求反末位加 1

D.  $[X]_{\text{补}}-1$

146. 定点 16 位字长的字, 采用 2 的补码形式表示时, 一个字所能表示的整数范围是 A

A.  $-2^{15}-2^{15}-1$

B.  $-2^{15}-1-2^{15}-1$

C.  $-2^{15}+1-2^{15}$

D.  $-2^{15}-2^{15}$

147. 假设下列字符码中最后一位为校验码, 如果数据没有错误, 则采用偶校验字符码的是 D

A. 11001011 B. 11010110 C. 11000001 D. 11001001

148. 二进制补码定点小数 1.101 表示的十进制数是 C

A. +1.625 B. -0.101 C. -0.375 D. -0.625

149. 在下列浮点数的表示中, 属于规格化编码的是 A

A.  $1.1011 \times 2^3$  B.  $1.0011 \times 2^3$

C.  $0.0101 \times 2^{-3}$  D.  $0.0011 \times 2^3$

150. 设寄存器位数为 8 位, 机器数采用补码形式 (含一位符号位)。对应于十进制数 -27, 寄存器内为 C

A. 27H B. 9BH C. ESH D. 5AH

151. 某计算机字长 16 位, 它的存储容量是 64KB, 若按字编址, 它的寻址范围是 B

A. 64K B. 32K C. 64KB D. 32KB

152. 用于对某个寄存器中操作数的寻址方式称为 C 寻址。

A. 直接 B. 间接 C. 寄存器直接 D. 寄存器间接

153. 假设下列字符码中有奇偶位校验, 但没有数据错误, 采用偶校验的字符码是 D

A. 11001011 B. 11010110 C. 11000001 D. 11001001

154. 设  $[x]=1.x_1x_2x_3x_4$ , 当满足 A 时,  $x > -1/2$  成立。

A.  $x_1$  必须为 1,  $x_2-x_4$  至少有一个为 1 B.  $x_1$  必须为 1,  $x_2-x_4$  任意

C.  $x_1$  必须为 0,  $x_2-x_4$  至少有一个为 1 D.  $x_1$  必须为 0,  $x_2-x_4$  任意

155. 根据传送信息的种类不同, 系统总线分为 B

A. 地址线 and 数据线 B. 地址线、数据线和控制线

C. 地址线、数据线和响应线 D. 数据线和控制线

156. 微型机系统中, 外围设备通过适配器与主板的系统总线相连接, 其功能是 D



A. 数据缓冲和数据格式转换

B. 测外围设备的状态

C. 控制外围设备的操作

D. 前三种功能的综合作用

157. 异步控制常用于 A 中，作为其主要控制方式。

A. 单总线结构计算机中访问主存与外围设备

B. 微型机中的 CPU 控制

C. 组合逻辑控制的 CPU

D. 微程序控制器

158. 在微型机系统中外部设备通过 B 与主板的系统总线相连接。

A. 累加器

B. 设备控制器

C. 计数器

D. 寄存器

159. 并行 I/O 标准接口 SCSI 中，一个主适配器可以连接 B 台具有 SCSI 接口的设备

A. 6

B. 7~15

C. 8

D. 10

160. 通道是重要的 I/O 方式，其中适合连接大量终端及打印机的通道是 C

A. 数组多路通道

B. 选择通道

C. 字节多路通道

D. 字符多路通道

161. 为实现 CPU 与外部设备并行工作，必须引入的基础硬件是

A. 缓冲器

B. 通道

C. 时钟

D. 相联寄存器

162. 流水 CPU 是由一系列叫做“段”的处理线路所组成。和具备  $m$  个并行部件的 CPU 相比，一个  $m$  段流水 CPU A

A. 具备同等水平的吞吐能力

B. 不具备同等水平的吞吐能力

C. 吞吐能力小于前者的吞吐能力

D. 吞吐能力大于前者的吞吐能力

163. 组合逻辑控制器与微程序控制器相比 B

A. 组合逻辑控制器的时序系统比较简单

B. 微程序控制器的时序系统比较简单

C. 两者的时序系统复杂程度相同

D. 微程序控制器的硬件设计比较复杂

164. 采用微序控制的主要目的是 B

A. 提高速度

B. 简化控制器设计与结构

C. 使功能很简单的控制器能降低成本

D. 不再需要机器语言

165. 采用异步控制的目的是 A

A. 提高执行速度

B. 简化控制时序

C. 降低控制器成本

D. 支持微程序控制方式

166. 硬布线控制器是一种 B

A. 用微程序技术设计的控制器

B. 由门电路和触发器构成的复杂树形网络所形成的逻辑电路

C. 用存储逻辑技术设计的控制器

D. 用微程序技术和存储逻辑技术设计的控制器

167. 将微程序存储在 EPROM 中的控制器是 A 控制器。

A. 静态微程序    B. 毫微程序    C. 动态微程序    D. 微程序。

168. 为了使设备相对独立，磁盘控制器的功能全部转移到设备中，主机与设备间采用 A 接口。

A. SCSI    B. 专用    C. ESDI    D. RISC

169. 堆栈寻址方式中，设 A 为累加寄存器，SP 为堆指示器，M<sub>sp</sub> 为 SP 指示器的栈顶单元，如果操作的动作为：(A) → M<sub>sp</sub>, (SP) - 1 → SP，那么出操作的动作为： B

A. (M<sub>sp</sub>) → A, (SP) + 1 → SP

B. (SP) + 1 → SP, (M<sub>sp</sub>) → A

C. (SP) - 1 → sp, (M<sub>sp</sub>) → A

D. (M<sub>sp</sub>) → A, (SP) - 1 → SP

170. 一个子程序在主程序执行期间可以多次被调用，甚至可以自己调用自己，实现这种调用的最好的办法是使用 B

A. 寄存器    B. 堆栈    C. 锁存器    D. 主存

171. 采用串行接口进行七位 ASCII 码传送，带有一位奇偶校验位为 1 位起始位和 1 位停止位，当波特率为 9600 波特时，字符传送速率为 A

A. 960    B. 873    C. 1371    D. 480

172. 长度相同但格式不同的 2 种浮点数，假定前者阶段长、尾数短，后者阶段短、尾数长其他规定均相同，则它们可表示的数的范围和精度为 B

A. 两者可表示的数的范围和精度相同    B. 前者可表示的数的范围大但精度低

C. 后者可表示的数的范围大且精度高    D. 前者可表示的数的范围大且精度高

173. 当用一个 16 位的二进制数表示浮点数时，下列方案中第 B 种最好

A. 阶码取 4 位（含阶符 1 位），尾数取 12 位（含数符 1 位）

B. 阶码取 5 位（含阶符 1 位），尾数取 11 位（含数符 1 位）

C. 阶码取 8 位（含阶符 1 位），尾数取 8 位（含数符 1 位）

D. 阶码取 6 位（含阶符 1 位），尾数取 12 位（含数符 1 位）

174. 在整数定点机中，下述第 B 种说法是正确的。

A. 原码和反码不能表示 -1，补码可以表示 -1

B. 三种机器数均可表示-1

C. 三种机器数均可表示-1，且三种机器数的表范围相同

D. 三种机器数均不可表示-1

175. 设变址寄存器为 X，形式地址为 D，(X) 表示寄存器 X 的内容，这种寻址方式的有效地址为 A

A.  $EA = (X) + D$

B.  $EA = (X) + (D)$

C.  $EA = ((X) + D)$

D.  $EA = ((X) + (D))$

176. 变址寻址方式中，操作数的有效地址是 C

A. 基址寄存器内容加上形式地址（位移量）

B. 程序计数器内容加上形式地址

C. 变址寄存器内容加上形式地址

D. 以上都不对

177. 一台计算机对 n 个数据源进行分时采集，送入主存，然后分时处理。采集数据时，最好的方案是使用 D

A. 堆栈缓冲区

B. 一个指针的缓冲区

C. 两个指针的单缓冲区

D. n 个指针的 n 个缓冲区

178. 下列寻址方式中，执行速度最快的是 A

A. 立即寻址

B. 寄存器间接寻址

C. 直接寻址

D. 相对寻址

179. 寄存器间接寻址方式中，操作数在 B

A. 通用寄存器

B. 主存单元

C. 程序计数器

D. 堆栈

180. 存贮单元是指 B

A. 存放一个二进制信息位的存贮元 B. 存放一个机器字的所有存贮元集合

C. 存放一个字节的存贮元集合 D. 存放两个字节的存贮元集合

181. 堆栈指针 SP 的内容是 A

A. 栈顶地址

B. 栈底地址

C. 栈顶内容

D. 栈底内容

182. I/O 标准接口 SCSI 中，一块主适配器可以连接 B 台具有 SCSI 接口的设备。

A. 6

B. 7—15

C. 8

D. 10

183. 采用同步控制的目的是 (C)

- A. 提高执行速度                      B. 简化控制时序  
C. 满足不同操作时间安排的需要      D. 满足不同设备对时间安排的需要

184. 假定下列字符码中有奇偶校验位, 但没有数据错误, 采用奇校验的字符码有 C

(四个数为①10011010      ②11010000      ③110101111      ④10111100)

- A. ①③    B. ①      C. ②④    D. ④

185. 设寄存器位数为 8 位, 机器数采用补码形式(一位符号位), 对应于十进制数 27, 寄存器内为 C

- A.  $(27)_{16}$               B.  $(9B)_{16}$               C.  $(E5)_{16}$               D.  $(5A)_{16}$

186. 定点小数的补码表示范围是 C

- A.  $-1 < x < 1$               B.  $-1 < x \leq 1$   
C.  $-1 \leq x < 1$               D.  $-1 \leq x \leq 1$

187. 某机字长 32 位, 存储容量 1MB, 若按字编址, 它的寻址范围是 C

- A. 1MB                      B. 512KB  
C. 256K                      D. 256KB

188. 在机器数 C 中, 零的表示形式中唯一的

- A. 原码                      B. 补码  
C. 补码和移码              D. 原码和反码

189. D 表示法主要用于表示浮点数中的阶码

- A. 原码              B. 补码              C. 反码              D. 移码

190. 原码乘法是 A

- A. 先取操作数绝对值相乘, 符号位单独处理;  
B. 用原码表示操作数, 然后直接相乘  
C. 被乘数用原码表示, 乘数取绝对值, 然后相乘  
D. 乘数用原码表示, 被乘数取绝对值, 然后相乘

191. 在下列有关补码和移码关系的叙述中, B 是不正确的。

- A. 相同位数的补码和移码表示具有相同的表数范围  
B. 零的补码和移码表示相同  
C. 同一个数的补码和移码表示, 其数值部分相同, 而符号相反  
D. 一般用移码表示浮点数的阶, 而补码表示定点整数

192. 某主存地址线有 11 根，数据线有 8 根，则该主存的存储空间大小为 D

- A. 8 位      B. 88 位      C. 8192 位      D. 16384 位

193. 原码加减法是指 B

- A. 操作数用原码表示，连同符号位直接相加减  
B. 操作数取绝对值，直接相加减，符号位单独处理  
C. 操作数用原码表示，尾数直接相加减，符号位单独处理  
D. 操作数用原码表示，根据两数符号决定实际操作，符号位单独处理

194. 若采用双符号位，则发生正溢的特征是：双符号位为 B

- A. 00      B. 01      C. 10      D. 11

195. 二地址指令中，操作数的物理位置不会安排在 C

- A. 两个主存单元      B. 一个主存单元和一个寄存器      C. 相联存储器      D. 两个寄存器

196. CPU 响应中断时，进入“中断周期”，采用硬件方法保护并更新程序计数器 PC 内容，而不是由软件完成，主要是为了 A

- A. 能进入中断处理程序，并能正确返回源程序  
B. 节省主存空间  
C. 提高处理机速度  
D. 易于编制中断处理程序

197. 操作控制器的功能是 D

- A. 从主存取出一条指令  
B. 完成指令操作码译码  
C. 产生时序信号  
D. 从主存取出指令，完成指令操作码译码，并产生有关操作控制信号，以解释执行该指令

198. 位操作类指令的功能是 B

- A. 对 CPU 内部通用寄存器或主存某一单元任一位进行状态检测（0 或 1）  
B. 对 CPU 内部通用寄存器或主存某一单元任一位进状态检测或强置（0 或 1）  
C. 对 CPU 内部通用寄存器或主存某一单元任一位进行状态强置（0 或 1）  
D. 进行移位操作

199. 设字长 32 位，使用 IEEE 格式，则阶码采用 C 表示。

- A. 补码      B. 原码      C. 移码      D. 反码

200. 在机器数 C 中，零的表示形式是唯一的。

A. 原码 B. 循环码 C. 移码 D. 反码

201. 地址指令中, 操作数的物理位置不可安排在 A

A. 栈顶和次栈顶 B. 两个主存单元

C. 一个主存单元和一个寄存器 D. 两个寄存器

202. 属于发生中断请求的条件的是 B

A. 一次逻辑运算结束 B. 一次 DMA 操作结束

C. 一次算术运算结束 D. 一条指令执行结束

203. 会产生 DMA 请求的总线部件是 D

A. 任何外设 B. 高速外设

C. 需要与主机批量交换数据的外设 D. 具有 DMA 接口的外设

204. 在单级中断系统中, CPU 一旦响应中断, 则立即关闭 C 标志, 以防本次中断服务结束前同级的其他中断源产生另一次中断进行干扰。

A. 中断允许 B. 中断请求

C. 中断屏蔽 D. 中断保护

205. 以下叙述中不正确的句子是 BC

A. 同一个 CPU 周期中, 可以并行执行的微操作叫相容性微操作

B. 同一个 CPU 周期中, 不可以并行执行的微操作叫相容性微操作

C. 同一个 CPU 周期中, 可以并行执行的微操作叫相斥性微操作

D. 同一个 CPU 周期中, 不可以并行执行的微操作相斥性微操作

206. 同步通信之所以比异步通信具有较高的传输频率是因为 D

A. 同步通信不需要应答信号且同步通信方式的总线长度较短

B. 同步通信用一个公共的时钟信号进行同步

C. 同步通信中, 各部件存取时间比较接近

D. 以上因素的总和

207. 二地址指令中, 操作数的物理位置不可能采取的结构是 D

A. 寄存器-寄存器 B. 寄存器-存储器

C. 存储器-存储器 D. 寄存器-锁存器

208. 定点计算机用来进行 B

A. 十进制数加法运算

B. 定点数运算

---

C. 浮点数运算

D. 既进行定点数运算也进行浮点数运算

不

忘

初

心

方

得

始

终

QQ: 991161108