

安徽大学 2007—2008 学年第 1 学期
《 计算机组成原理与结构 》(B 卷) 考试试题参考答案及评分标准

一、选择题 (每空 1 分, 共 10 分)

1. 计算机各组成部件互相连接方式, 从早期的以 (B) 为中心, 发展到现在的以 (C) 为中心。

- A. 控制器 B. 运算器 C. 存储器 D. CPU

2. “超前进位加法电路”引入的进位传递函数 $P_i = (A)$ 。

- A. $X_i + Y_i$ B. $X_i \oplus Y_i$ C. $(X_i + Y_i)X_i Y_i$ D. $X_i \cdot Y_i$

3. 下述 (A) 不属于组合逻辑电路。

- A. 触发器 B. 译码器 C. 数据选择器 D. 加法器

4. 码制 FFH, 若表示真值 -1, 则为 (C) 码。

- A. 移 B. 原 C. 补 D. 反

5. 若存储器中有 1M 个存储单元, 采用双译码方式时要求译码输出线为 (C)。

- A. 10 B. 20 C. 2048 D. 1M

6. 和动态 MOS 相比, 双稳态触发器存储的存储周期短, 且 (D)。

- A. 集成度高, 功耗小 B. 集成度高, 功耗大
C. 集成度低, 功耗小 D. 集成度低, 功耗大

7. 如果指令中的地址码为 A, 变址寄存器为 X, 则变址间址寻址方式的操作地址 $N = (D)$ 。

- A. $X + (A)$ B. $(X) + A$ C. $(X + A)$ D. $((X) + A)$

8. 微程序控制器中的控制存储器用来存放 (D)。

- A. 机器指令和数据
B. 微程序和数据
C. 机器指令和微程序
D. 微程序

9. 按照 cache 地址映像的块冲突概率从高到低排列的是 (B)。

- A. 全相联映像——直接映像——组相联映像
B. 直接映像——组相联映像——全相联映像
C. 组相联映像——全相联映像——直接映像
D. 直接映像——全相联映像——组相联映像

二、填空题 (每空 1 分, 共 20 分)

1. 已知 $X = 10101010$, $Y = 111110000$, 则 $X \wedge \bar{Y} = \underline{00001010}$, $X \oplus Y = \underline{01011010}$ 。

2. 用 BOOTH 法对补码两位乘法操作, 当乘法由 1 位符号位和 n (奇数) 位数据位组成时, 求部分积的次数为 $\underline{(1+n)/2}$, 且最后一次的右移操作右移 $\underline{1}$ 位。

3. 在多体交叉存储器中, 假定共 M 个模块, 每个模块容量为 L , 则第 i 模块第 j 字的地址编号为 $\underline{M*j+i}$, 对任意地址 A , 应存放在 $\underline{A \bmod M}$ 模块的 $\underline{A/M}$ 字。

4. 在浮点加减运算中, 对阶时需要 小阶 向 大阶 看齐, 即小阶的尾数向 右 移, 每移一位, 阶码 加 1, 直到两数的阶码相等为止。

5. 产生控制信号一般有 微程序控制 和 硬布线控制 两种方法。

6. 一条指令的执行过程, 通常包括 取指令、分析指令 和 执行指令 三个阶段。

7. 使用高速缓冲存储器是为了解决 速度 问题, 存储管理主要由 硬件 (软件/硬件) 实现。

8. 假定指令系统有 m 条指令, 采用定长操作码时, 指令操作码的位数为 N , 则 N 至少应当等于 $\lceil \log_2 m \rceil$ 。

9. 设有 7 位信息码 0110101, 则低位增设偶校验码位后的代码为 01101010。

三、名词解释 (每小题 4 分, 共 20 分)

- 冯诺依曼结构: 以二进制和存储程序控制为核心的通用电子数字计算机系统结构。现在的计算机都使用这种结构, 因此称为“存储程序计算机”。
- 机器字长: 计算机能直接处理的二进制数据的位数, 它是计算机的一个重要技术指标。
- 控制存储器: 存放微程序 (控制指令与下条微指令地址) 的存储器, 可用只读存储器实现。
- 存储体系: 把各种不同存储容量、不同存储速度、不同价格的存储器, 组成层次结构, 并通过管理软件和辅助硬件将不同性能的存储器组合成有机的整体, 称为计算机的存储层次或者存储体系。
- 时序逻辑电路: 不但与当前的输入状态有关, 而且还与电路以前的输入状态有关的逻辑电路。

四、简答题 (每小题 5 分, 共 10 分)

1. 试比较水平型微指令和垂直型微指令。

答: (1) 并行性、效率和灵活性: 水平好, 垂直差;
(2) 指令执行时间: 水平短, 垂直长;
(3) 水平: 微指令字长, 微程序短;
垂直: 微指令字短, 微程序长;
(4) 用户使用: 水平难, 垂直易。

2. 说明存储器的存取时间与存取周期之间的联系与区别。

答: 存取时间 T_a 是指存储器从接受到 CPU 发来的读写信号和单元地址开始, 到读出或写入数据所需的时间。存取周期 T_w 是指连续两次读写存储器所需的最小时间间隔。存取时间和存取周期都是反映存储器存取速度的指标, 存取周期大于存取时间。在存储器进行读写操作时, 由于存储元件本身的性能, 做完一次存或取之后, 不能马上进行另外的存或取, 需要一段稳定和恢复时间, 存取周期就是存取时间加上存储单元的恢复稳定时间。

五、计算题 (其中第 1-2 题, 每小题 12 分, 第三题 16 分, 共 40 分)

1. 用 4 个 JK 触发器实现仅有清零功能的十进制计数器。要求给出计算过程, 并化简激励函数, 并画出逻辑图。

解法 1:

(1) 4 分

Q_D	Q_C	Q_B	Q_A	Q_D'	Q_C'	Q_B'	Q_A'	$J_D=K_D$	$J_C=K_C$	$J_B=K_B$	$J_A=K_A$
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	1	0
0	0	1	1	0	0	0	0	0	0	1	1
0	1	0	0	0	0	0	0	0	1	0	0
0	1	0	1	0	0	0	0	0	1	0	1
0	1	1	0	0	0	0	0	0	1	1	0
0	1	1	1	0	0	0	0	0	1	1	1
1	0	0	0	0	0	0	0	1	0	0	0
1	0	0	1	0	0	0	0	1	0	0	1

(2) 各触发器 J、K 表达式为 (4 分)

$$J_A = K_A = Q_A \quad J_B = K_B = Q_B \quad J_C = K_C = Q_C \quad J_D = K_D = Q_D$$

(3) (图略) (4 分)

QQ: 991161108

解法 2:

(1) 4 分

Q_D	Q_C	Q_B	Q_A		Q_D'	Q_C'	Q_B'	Q_A'		$J_D=K_D$	$J_C=K_C$	$J_B=K_B$	$J_A=K_A$
0	0	0	0		0	0	0	1		0	0	0	1
0	0	0	1		0	0	1	0		0	0	1	1
0	0	1	0		0	0	1	1		0	0	0	1
0	0	1	1		0	1	0	0		0	1	1	1
0	1	0	0		0	1	0	1		0	0	0	1
0	1	0	1		0	1	1	0		0	0	1	1
0	1	1	0		0	1	1	1		0	0	0	1
0	1	1	1		1	0	0	0		1	1	1	1
1	0	0	0		1	0	0	1		0	0	0	1
1	0	0	1		0	0	0	0		1	0	1	1

(2) 各触发器 J、K 表达式为 (4 分)

$$J_A = K_A = 1 \quad J_B = K_B = \overline{Q_D}Q_A \quad J_C = K_C = Q_AQ_B \quad J_D = K_D = Q_DQ_A + Q_AQ_BQ_C$$

(3) (图略) (4 分)

2. 设有 8 位有效信息，试为之编制海明校验线路。说明编码方法，并分析所选方案具有怎样的检错与纠错能力。

若 8 位信息为 01101101，海明码是何值？

解：k=8，故 r=5

$$P_1 = D_1 \oplus D_2 \oplus D_4 \oplus D_5 \oplus D_7 = 1 \oplus 0 \oplus 1 \oplus 1 \oplus 1 = 1$$

$$P_2 = D_1 \oplus D_3 \oplus D_4 \oplus D_6 \oplus D_7 = 1 \oplus 1 \oplus 1 \oplus 1 \oplus 1 = 1$$

$$P_3 = D_2 \oplus D_3 \oplus D_4 \oplus D_8 = 0 \oplus 1 \oplus 1 \oplus 0 = 0$$

$$P_4 = D_5 \oplus D_6 \oplus D_7 \oplus D_8 = 0 \oplus 1 \oplus 1 \oplus 0 = 0$$

$$P_5 = D_1 \oplus D_2 \oplus D_3 \oplus D_4 \oplus D_5 \oplus D_6 \oplus D_7 \oplus D_8 \oplus P_4 \oplus P_3 \oplus P_2 \oplus P_1 \\ = 1 \oplus 0 \oplus 1 \oplus 0 \oplus 1 \oplus 1 \oplus 0 \oplus 1 \oplus 0 \oplus 0 \oplus 1 \oplus 1 = 1$$

故海明码为： $P_5D_8D_7D_6D_5P_4D_4D_3D_2P_3D_1P_2P_1$ ，即 1011001100111 (4 分)

接收端令

$$S_1 = P_1 \oplus D_1 \oplus D_2 \oplus D_4 \oplus D_5 \oplus D_7$$

$$S_2 = P_2 \oplus D_1 \oplus D_3 \oplus D_4 \oplus D_6 \oplus D_7$$

$$S_3 = P_3 \oplus D_2 \oplus D_3 \oplus D_4 \oplus D_8$$

$$S_4 = P_4 \oplus D_5 \oplus D_6 \oplus D_7 \oplus D_8$$

$$S_5 = P_5 \oplus D_1 \oplus D_2 \oplus D_3 \oplus D_4 \oplus D_5 \oplus D_6 \oplus D_7 \oplus D_8 \oplus P_4 \oplus P_3 \oplus P_2 \oplus P_1 \quad (4 \text{ 分})$$

具有一位纠错两位检错能力。

当 $S_5 = 0, S_1 \sim S_4$ 均为 0，则无错。

当 $S_5 = 0, S_1 \sim S_4$ 不全为 0，则有错 (2 位)。

当 $S_5 = 1$ ，则有一位错， $S_1 \sim S_4$ 的值=出错的位号。 (4 分)

3. 若某计算的指令格式和微指令格式如下：

指令格式：

操作码	rs, rd	rsl	Imm 或 disp
-----	--------	-----	------------

微指令格式：

1	2	3	4	5	21	22	23	24	25
---	---	---	---	---	-------	----	----	----	----	----

控制字段 下址字段

其中 1-23 位代表的 1-23 号控制信号见附录。试写出下述三条指令的微程序编码。

(1) load (从 (rsl)+disp 指示的内存单元取数，送 rs 保存)

(2) store (把 rs 内容送到 (rsl)+disp 指示的内存单元)

提示：先列出各指令执行步骤和每步所需控制序号，最后再写出编码。

解：(1)

取指微指令：

a. 指令地址送地址总线： $PC \rightarrow AB(1)$

b. 发访存控制命令: $ADS(21)$, $M/\overline{IO}=1(22)$, $W/\overline{R}=0(23)$

从存储器取指令送数据总线

c. 指令送指令寄存器: $DB \rightarrow IR(5)$

d. 程序计数器+1: $PC+1(3)$

(1 分)

计算地址微指令:

a. 取两个源操作数 (计算地址用): $rsl \rightarrow GR(8)$, $(rsl) \rightarrow ALU(10)$, $disp \rightarrow ALU(4)$

b. 加法运算: “+” (13)

c. 有效地址送地址寄存器: $ALU \rightarrow AR(19)$

(1 分)

取数微指令:

a. 数据地址送地址总线: $AR \rightarrow AB(20)$

b. 发访存控制命令: $ADS(21)$, $M/\overline{IO}=1(22)$, $W/\overline{R}=0(23)$

由存储器将数据送数据总线 DB

c. 数据送数据寄存器: $DB \rightarrow DR(6)$

(1 分)

送数据微指令:

a. 源操作数送 ALU: $DR \rightarrow ALU(12)$

b. 目的寄存器地址送通用寄送数据: $ALU \rightarrow GR(17)$

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24...35
1		1		1															1	1	0		
			1				1		1			1						1					
					1														1	1	1	0	
								1			1					1							

(4 分)

(2) 取指微指令:

a. 指令地址送地址总线: $PC \rightarrow AB(1)$

b. 发访存控制命令: $ADS(21)$, $M/\overline{IO}=1(22)$, $W/\overline{R}=0(23)$

从存储器取指令送数据总线

c. 指令送指令寄存器: $DB \rightarrow IR(5)$

d. 程序计数器+1: $PC+1(3)$

(1 分)

计算地址微指令:

a. 取两个源操作数 (计算地址用): $rsl \rightarrow GR(8)$, $(rsl) \rightarrow ALU(10)$, $disp \rightarrow ALU(4)$

b. 加法运算: “+” (13)

c. 有效地址送地址寄存器: $ALU \rightarrow AR(19)$

(1 分)

取数微指令:

a. 源操作数送 ALU: $rs \rightarrow GR(9)$, $(rs) \rightarrow ALU(11)$

b. 数据送数据寄存器: $ALU \rightarrow DR(18)$

(1 分)

送数微指令:

a. 数据地址送地址总线: $AR \rightarrow AB(20)$

b. 发访存控制命令: $ADS(21)$, $M/\overline{IO}=1(22)$, $W/\overline{R}=1(23)$

c. 数据送数据总线: $DR \rightarrow DB(7)$

由数据总线将数据送至存储器。

(1 分)

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24..35
1		1		1																1	1	0	
			1				1		1			1						1					
								1		1							1						
						1													1	1	1		

(4 分)

QQ: 991161108