



Índice

1. Introducción	1
2. Desarrollo	2
2.1. Origen del proyecto CIAA	2
2.2. Descripción de la placa	2
3. Instalacion de Software	5
3.1. Conceptos previos	5
3.2. Firmware de la EDU CIAA	6
3.3. Estructura de Directorios de Firmware de EDU CIAA	7
3.4. Iniciación a través de ejemplos	8
3.5. Instalación de IDE	8
4. Desinstalación	15
5. Primeros Pasos con la EDU-CIAA	15
5.1. Programacion en Baremetal a través de libreria sAPI	15
5.1.1. Implementacion de ejemplo N°1: Salidas Digitales	17
5.1.2. Implementacion de ejemplo N°2: Entradas y Salidas Digitales	18
5.1.3. Implementacion de ejemplo N°3: Entradas Analógicas y Uso de Display 7 segmentos	19
5.1.4. Implementacion de ejemplo N°4: Conversor Digital/Analógico (DAC)	21
5.1.5. Implementacion de ejemplo N°5: Uso de UART y Display LCD 16x2	23
5.1.6. Implementacion de ejemplo N°6	25
5.1.7. Implementacion de ejemplo N°7	26
6. Sistemas Operativos en Tiempo Real	27
6.1. Tareas	27
6.1.1. Modelo de Tareas Básicas	28
6.1.2. Modelo de Tareas Extendidas	29
6.2. Scheduler	30

1. Introducción

En este trabajo se pretende desarrollar un tutorial que permita al usuario neófito poder iniciar sus primeros proyectos usando RTOS y comprender la arquitectura de los procesadores Cortex. Este estudio aborda en primer lugar, las características principales de la placa y la correcta instalación del software sobre Windows para permitir el desarrollo de códigos sobre ella; además se incluyen posibles problemas que puedan suceder en el proceso junto con sus soluciones.

Sobre el final de dicha sección se desarrolla una guía para la correcta configuración de el entorno gráfico, para poder ejecutar la compilación del primer ejemplo que nos indica que hemos finalizado satisfactoriamente la instalación del software de la EDU CIAA.

La siguiente sección comienza introduciendo al usuario en el uso de la placa a través de la biblioteca



sAPI (realizada por Eric Pernia) la cual nos permite el desarrollo de programas utilizando lenguaje C, nuestro propósito es brindar una explicación simple de la arquitectura de los procesadores Cortex y a su vez brindar una base para la siguiente sección del informe.

Sobre el inicio del siguiente apartado, se introduce al usuario sobre la programación a través de el sistema operativo *OSEK OS*, el cual es el método de programación en el que se proyectó cuando se realizó el diseño de la placa. Nuestra meta es fijar las bases conceptuales principales de los sistemas operativos en tiempo real, e introducir al usuario a la programación de códigos simples y alentar al usuario a profundizar sobre este estudio.

2. Desarrollo

2.1. Origen del proyecto CIAA

Sobre julio de 2013, la Secretaría de Planeamiento Estratégico Industrial del Ministerio de Industria de la Nación (SPEI) y la Secretaría de Políticas Universitarias del Ministerio de Educación de la Nación (SPU) convocaron a la Asociación Civil para la Investigación, Promoción y Desarrollo de los Sistemas Electrónicos Embebidos (ACSE) y a la Cámara de Industrias Electrónicas, Electromecánicas y Luminotécnicas (CADIEEL) a participar en el "Plan Estratégico Industrial 2020". A partir de dicha convocatoria se inició el desarrollo de la Computadora Industrial Abierta Argentina (CIAA).

El pedido inicial fue que desde el sector académico (ACSE) y desde el sector industrial (CADIEEL) se presenten propuestas para agregar valor en distintas ramas de la economía (maquinaria agrícola, bienes de capital, forestal, textil, alimentos, etc.) a través de la incorporación de sistemas electrónicos en procesos productivos y en productos de fabricación nacional. Debe destacarse que muchas empresas argentinas de diversos sectores productivos no incorporaban electrónica en sus procesos productivos o en sus productos, otras utilizaban sistemas electrónicos obsoletos, muchas utilizaban sistemas importados y sólo unas pocas utilizaban diseños propios basados en tecnologías vigentes y competitivas.

A partir de esta situación, la ACSE y CADIEEL propusieron desarrollar un sistema electrónico abierto de uso general, donde toda su documentación y el material para su fabricación estuviera libremente disponible en internet, con el objetivo de que dicho sistema pueda ser fabricado por la mayoría de las empresas PyMEs nacionales, y realizar modificaciones en base a las necesidades específicas que puedan tener.

Hoy en día la CIAA está disponible en la versión CIAA-NXP y otras seis versiones están en elaboración: CIAA-ATMEL, CIAA-FSL, CIAA-PIC, CIAA-RX, CIAA-ST, CIAA-TI. Además, se está trabajando en el firmware y en el software, para que la CIAA se pueda programar en lenguaje C utilizando una API especialmente diseñada para ser compatible con los estándares POSIX y que sea portable a diversos sistemas operativos de tiempo real.

Desde la concepción del proyecto, el diseño de la placa se encuentra pensada para soportar las condiciones hostiles de los ambientes industriales los que abundan ruidos, vibraciones, temperaturas extremas, picos de tensión e interferencias electromagnéticas, y además se diseñó de modo tal que pueda ser fabricada en Argentina[1].

2.2. Descripción de la placa



Figura 1: Placa EDU CIAA

La CIAA es una plaqueta electrónica provista de un microcontrolador y puertos de entrada y salida, cuyo diseño se encuentra disponible en Internet, dicha placa fue concebida para ser utilizada para sistemas de control de procesos productivos, agroindustria, automatización, entre otras; es notable destacar que gracias a la posibilidad del acceso a la información de dicha plataforma, cualquier empresa que desee utilizarla para la elaboración de sus productos puede rediseñarla; de modo que esto fomenta el diseño y la fabricación nacional de sistemas electrónicos.

La placa EDU CIAA es la versión educativa de esta, la cual se encuentra diseñada con el propósito de conseguir una plataforma base para el desarrollo de proyectos educativos, en este caso, se busca proporcionar las bases del desarrollo de códigos utilizando RTOS.

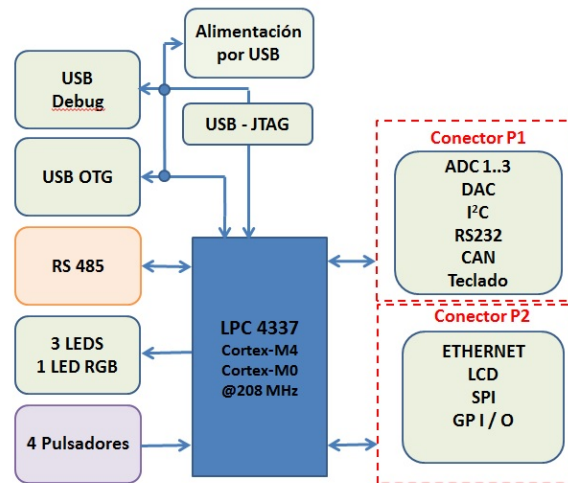


Figura 2: Diagrama en bloques de EDU CIAA basado en LPC4337.

El procesador sobre que utiliza es el LPC4337, basado en el procesador ARM Cortex M4, utilizado para aplicaciones sobre sistemas embebidos, dicho sistemas incluyen el procesador Cortex M0. Utiliza una memoria flash de 1Mb, memoria de 264 kB de SRAM, memoria ROM de 64 kB, E2PROM de 16kB, y una memoria OTP de 64 bit.

La frecuencia de trabajo del procesador alcanza los 204 Mhz, una característica vital del procesador, es que provee soporte para la depuración en JTAG, con posibilidad de incluir hasta 8 breakpoints, y 4 watchpoints.

Dicho procesador nos brinda una interface que nos posibilita extender hasta 164 pines de entrada-salida de propósito general (GPIO), provee una interface USB Host/Device 2.0 de alta velocidad con soporte para acceso directo de memoria, una interface UART 550 con soporte DMA , tres USART 550 con soporte para DMA[2].

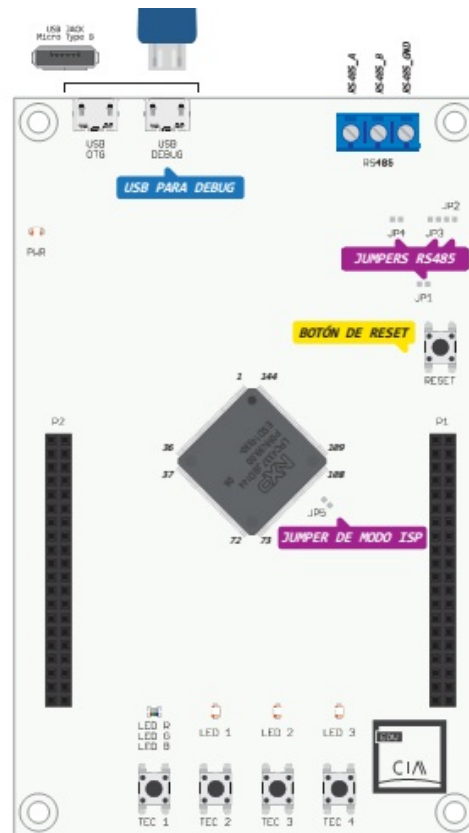


Figura 3: Imagen frontal de placa

Como perifericos analógicos, debe destacarse la inclusión de un DAC de 10 bits, con soporte DMA y frecuencia de conversión de 400000 muestras por segundo. Dos ADC's con soporte DMA, y frecuencia de conversión de 400000 muestras por segundo, con un numero máximo de 8 canales sobre cada ADC. Y un ADC de 12 bits de 6 canales con soporte DMA, y frecuencia de conversión que puede alcanzar hasta los $80,10^6$ muestras por segundo.

El cristal oscilador posee un rango de operación desde 1 Mhz hasta 25 Mhz, este procesador incluye un reloj de tiempo real de baja potencia, el cual utiliza un oscilador de cristal.

La placa provee alimentación de 3,3 V (cuyo rango oscila entre 2,2 V hasta 3,6 V), y es capaz de operar en cuatro modos, los cuales se denominan *sleep*, *deep-sleep*, *power-down*, y *deep power-down*. Es posible restablecer la operación de la placa desde los modos *deep-sleep*, *power-down*, y *deep power-down*, a través de interrupciones externas.

Sobre la Figura 1 2 se proporciona el diagrama en bloques de la placa[3], puede observarse que la placa cuenta con 2 puertos micro-USB (uno para aplicaciones y debugging, otro para alimentación);



4 salidas digitales implementadas con leds RGB, 4 entradas digitales con pulsadores; 1 puerto de comunicaciones RS485 con bornera. La Figura 2 3 nos muestra una imagen frontal de la placa; nótese la presencia de dos puertos sobre los cuales se ubican los pines correspondientes a la placa, la Figura 3 4 ilustra el distribución de dichos pines sobre cada puerto.

Sobre el puerto P1, se ubican los siguientes módulos:

1. 3 entradas analógicas ($ADC0_{-, 1, 2y3}$)
2. 1 salida analógica ($DAC0$).
3. 1 puerto I2C.
4. 1 puerto asincrónico full duplex (para RS-232).
5. 1 puerto CAN.
6. 1 conexión para un teclado 3x4.

Sobre el puerto P1, se ubican los siguientes módulos:

1. 1 puerto Ethernet
2. 1 puerto SPI
3. 1 puerto para Display LCD con 4 bits de datos, Enable y RS.
4. pines genéricos de I/O.

3. Instalacion de Software

3.1. Conceptos previos

El desarrollo de codigos para sistemas embebidos tiene ciertas semejanzas con el desarrollo de aplicaciones en las PC, en nuestro caso particular se utiliza un compilador llamado *GCC* con soporte para la compilación de proyectos sobre los procesadores basados en la arquitectura ARM, en este caso particular, el compilador utilizado para el procesador de la EDU CIAA (el cual es el LPC4337) se lo denomina *arm-none-eabi-gcc*.

Para la ejecución de la depuración de algun programa previamente compilado, el hardware de la CIAA viene provisto con el chip *FT2232H*, que se encarga de hacer un puente entre la interfase JTAG del microcontrolador, y el USB que conecta a la PC en el puerto USB dedicado al debug. Mediante la herramienta de código abierto *OpenOCD* (*On Chip Debugger*) se controla el chip *FT2232H* por el USB y ademas todo lo referido al JTAG. Luego la herramienta de depuración *GDB* utilizado en el IDE-Eclipse que se instala, se comunica sobre el puerto 3333 (TCP) que el *Open OCD* tiene en escucha esperando la conexión[4].

Debe tenerse en cuenta que el chip *FT2232H* posee 2 canales de comunicación independientes (A y B), sin embargo, ambos salen por el mismo USB, de modo que la PC detecta 2 dispositivos distintos (en realidad es uno compuesto). Uno de ellos, se conecta al JTAG manejado por *OpenOCD* como fue mencionado, mientras que el otro se ve como un puerto virtual COM. Este último sirve principalmente para la depuración.



Dado que al funcionar como dos dispositivos distintos, para cada uno de ellos debe realizarse la instalación de un driver adecuado, en principio debe optarse por realizar la instalación de los drivers por defecto del fabricante FTDI para puerto virtual.

3.2. Firmware de la EDU CIAA

Considerando que el usuario previamente ha trabajado sobre placas de desarrollo tales como la MCE Debug, etc, y sobre microcontroladores PIC. Es necesario destacar un concepto teórico que nos brinda la posibilidad de fundamentar el trabajo sobre la placa EDU CIAA. Al trabajar sobre los otros dispositivos, es común la utilización de programas tales como *MPLABX*, o *PICC* a través del compilador *CCS Compiler*; puntualmente; cuando se inicia un nuevo proyecto a través de la herramienta de creación de la misma, es usual configurar este proyecto de manera que el software IDE genera un archivo *makefile* para la compilación del proyecto.

En este caso particular, el software IDE de la EDU CIAA trabaja de forma ligeramente distinta, el usuario debe modificar un archivo *makefile* (basándose en un archivo proporcionado previamente, denominado *Makefile.config*) para poder efectuar la compilación del archivo y lograr la correcta configuración del programa, sobre la placa EDU CIAA. Dentro de él se establece la configuración para la arquitectura del procesador utilizado. Cuando se desea realizar el primer proyecto sobre la placa, el usuario debe crear su propio archivo *Makefile.mine*, de manera que ésta se encuentra basada en *Makefile.config* brindado previamente al momento de establecer un nuevo proyecto añadiendo un Firmware que ha sido diseñado para el funcionamiento de la placa.

Debe tenerse en cuenta que la dinámica de trabajo sobre la placa se encuentra pensada para trabajar sobre la plataforma de versionado *Git*; en este caso en particular, el archivo *Makefile.mine* se encuentra diseñado de forma tal que dicho archivo sea ignorado al sincronizar su repositorio local, con su repositorio remoto (ubicado sobre *Github*).

En *Makefile.mine* se pueden editar y configurar los siguientes parámetros[5]:

1. **ARCH** indica la arquitectura del hardware para la cual se desea compilar. Ej: x86, cortexM4.
2. **CPUTYPE** indica el tipo de CPU. Ej: none, ia32, ia64, lpc43xx.
3. **CPU** indica la CPU para la que se desea compilar. Ej: none, lpc4337.
4. **COMPILER** es el compilador a utilizar. Ej: gcc.
5. **BOARD** es la placa sobre la cual se trabajara (CIAA-NXP, EDU-CIAA-NXP, etc.)
6. **PROJECT** es el Path al proyecto a compilar. Ej: examples\$(DS)blinking_base.

Se utiliza la variable \$(DS) para indicar el separador de directorios (de manera automática se usa '/' para linux y \ para windows).

En el mismo Makefile aparecen al comienzo comentarios donde se indican los valores que pueden tomar estos parámetros.

Otro concepto importante sobre el cual se tiene en cuenta cuando se desarrollan proyectos propios, es que cada proyecto tiene también su propio archivo *Makefile*. El mismo se encuentra bajo el directorio **mak** en el directorio principal del proyecto o ejemplo. En el ejemplo **examples/blinking** el makefile del ejemplo se encuentra en **examples/blinking/mak** y se llama **Makefile**.

Sobre este archivo *Makefile* contiene las siguientes definiciones:

- Cada proyecto incluye en su Makefile los módulos a compilar en una variable llamada MODS, por ejemplo:

Es recomendable utilizar \$(DS) en vez de / o \ para mantener la compatibilidad entre sistemas operativos (Linux, Windows, MAC OS).

En el directorio principal luego de hacer un git clone o al bajar una release oficial se pueden encontrar los siguientes Directorios y Archivos[6]:





ceedling	Tool utilizada para los Unit Tests o Pruebas Unitarias
base	Fuentes, headers y linker scripts necesarios para poder compilar y linkear el código en la plataforma
drivers	Drivers provistos por el proveedor del chip, los cuales son luego adaptados al formato de la CIAA.

Cuadro 1: Utilidades,archivos,y drivers para la placa

Directorio "*externals*" (Software y Tools Externos)

Este directorio contiene el Software y Tools externos al CIAA-Firmware, que son necesarios para compilar, testear, etc. el Firmware. Tenga en cuenta que el Software y Tools en esta carpeta no son parte de CIAA-Firmware y pueden contener otras licencias. Sobre el Cuadro 1 se ilustra los contenidos del directorio y su descripción.

El Cuadro 2 contiene todos los archivos generados por el CIAA-Firmware:

bin	Contiene el binario del proyecto, es el archivo que se va a correr en la PC o a cargar en el CIAA-Firmware
gen	Archivos generados de OSEK RTOS
lib	Por cada Módulo el make genera un archivo .a, osea una libreria
obj	Todos los archivos fuentes son compilados a object files y almacenados en este directorio

Cuadro 2: Descripción de archivos generados en un proyecto en RTOS.

3.4. Iniciación a través de ejemplos

Sobre el Firmware de la placa se distribuyen varios ejemplos los cuales se encuentran en la carpeta **examples** y pueden ser utilizados como base para iniciar cualquier proyecto.

Cualquiera de los ejemplos puede ser copiado y utilizado de base para nuevos proyectos. Por ejemplo con el siguiente comando: `cp -r examples/blinkingsprojects/my_project` y adaptando el Makefile.mine indicado: `PROJECT_PATH = projects/my_project`.

3.5. Instalación de IDE

El entorno de desarrollo integrado (IDE) posibilita el trabajo en un ambiente ameno, tambien provee las herramientas necesarias para el desarrollo de aplicaciones en el Firmware de forma automatica. La CIAA utiliza una version modificada de la plataforma de software (IDE) *Eclipse*, denominada *CIAA-Software-IDE*, la cual contiene herramientas de programación tales como editor de texto, compilador,plataforma para depuración, etc. Sobre la página web del proyecto, se provee un instalador llamado *CIAA-IDE-SUITE*, desde donde se puede configurar automáticamente todas las herramientas necesarias para trabajar con la placa. Este instalador solamente es para los usuarios que poseen Windows XP o superior.

El paquete de instalación incluye:

1. **Eclipse**
2. **PHP (Hypertext Pre-processor)** es un lenguaje de programación de uso general de código desde el lado del servidor, originalmente diseñado para el desarrollo de contenido

dinámico. En este caso, se utiliza solamente en forma de scripts para poder generar algunos archivos del **Sistema Operativo OSEK**

3. **Cygwin** es una consola que se ejecuta en Windows, de modo de emular la consola de comandos de Linux. Cuenta con todos los comandos, y el compilador GCC, propio del sistema operativo libre.

Una vez realizada la descarga del instalador, se ejecuta dicha aplicación, la figura 5 muestra el arranque del instalador, sobre ella, debe seleccionarse *Siguiente*



Figura 5: Arranque del instalador del software IDE

A continuación se presenta la siguiente ventana, sobre ella deben aceptarse los términos de uso:

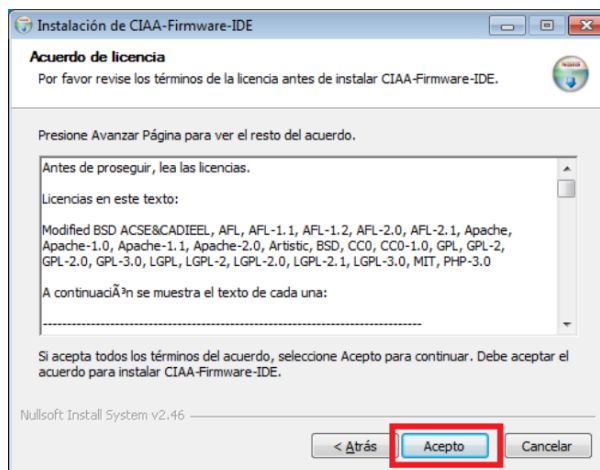


Figura 6: Arranque del instalador del software IDE

Sobre la ventana siguiente deben elegirse cuáles componentes se desea instalar, en el caso que el usuario no posea la placa disponible, no es necesario instalar los drivers, si se adquiere dicha placa en un momento posterior, dado que los drivers se instalan junto con el IDE, los mismos quedarán en la carpeta de destino para su instalación en forma manual; otra forma de instalar los controladores es ejecutar el instalador del CIAA-IDE Suite y tildar únicamente la opción

drivers al momento de seleccionar los componentes a instalar. La figura 6 ilustra lo explicado anteriormente.

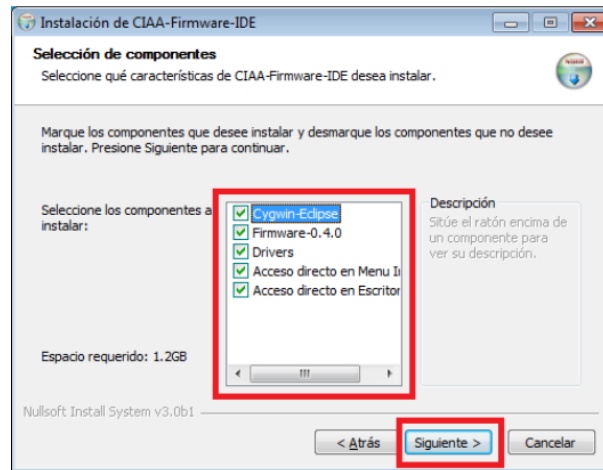


Figura 7: Selección de componentes del instalador

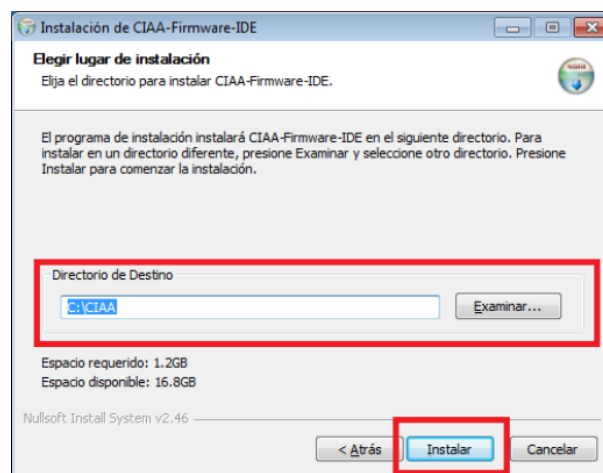


Figura 8: Elección de la ruta de instalación

A continuación debe establecerse la dirección en donde se desea instalar el entorno. La ventana que corresponde a este proceso se ilustra en la Figura 8. En caso de que se desee cambiar dicha dirección, debe tenerse la precaución de no elegir una dirección donde los directorios posean espacios en sus nombres. Es recomendable no cambiar la unidad de instalación, pues en los siguientes pasos del documento se utilizarán direcciones que harán referencia a esta carpeta de instalación, y si se cambia, se deberán cambiar consecuentemente dichas direcciones.

Luego de dicha configuración, se inicia automáticamente el proceso de instalación. En un momento aparecerá una ventana emergente, similar a la que se muestra en la Figura 9 en donde el programa pregunta si disponemos del hardware, pues para la instalación del driver es necesario conectar la placa. De no ser así, aún puede continuar la instalación haciendo click en 'No'. Por el contrario, si disponemos de la EDU-CIAA, hacemos click en 'Yes', y emergerá otra ventana, como se muestra en la Figura 11

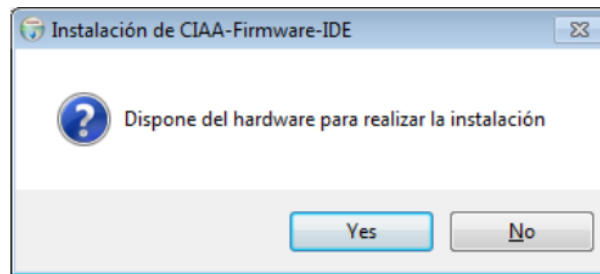


Figura 9: Instalación de los drivers: primera instancia

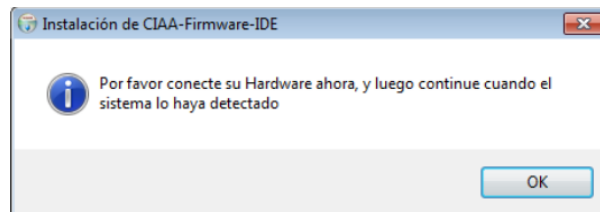


Figura 10: Instalación de drivers si se dispone del hardware

Una vez finalizada esta etapa, se procede a la instalación de los drivers por defecto del fabricante FTDI para puerto virtual. Este proceso se ilustra en las figuras 11 ,12,13.

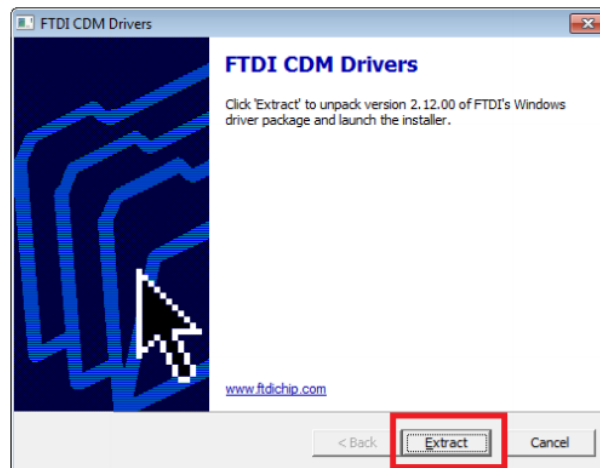


Figura 11: Instalador de drivers FTDI parte 1

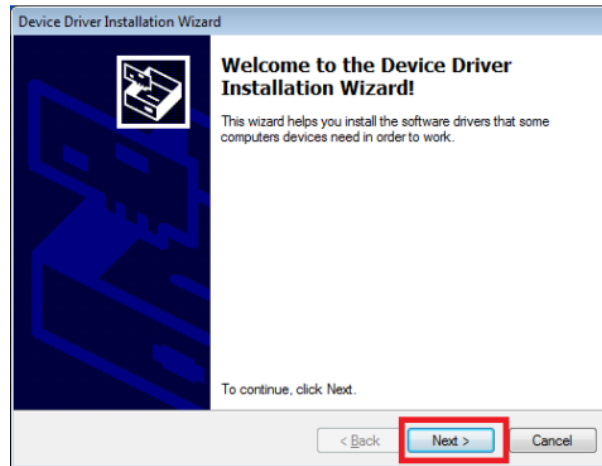


Figura 12: Instalador de drivers FTDI parte 2

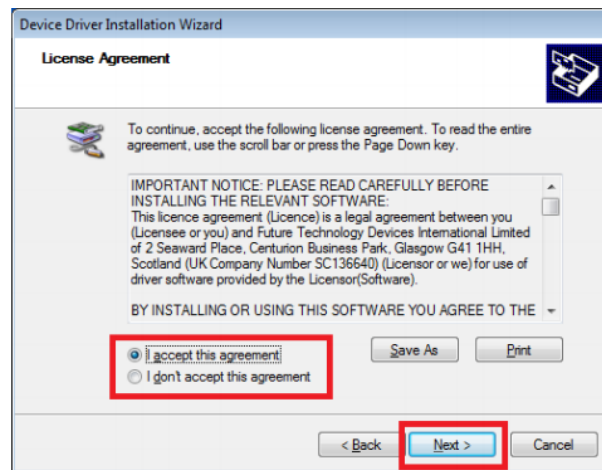


Figura 13: Instalador de drivers FTDI parte 3

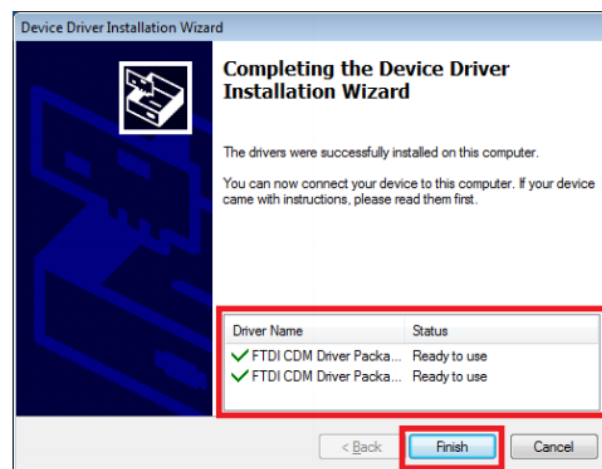


Figura 14: Instalador de drivers FTDI parte 4

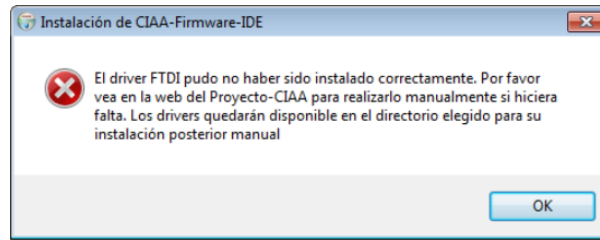


Figura 15: Instalador de drivers FTDI parte 4

Una de las posibles fallas que pueden surgir a través de este proceso, se presenta al producirse una falla en la comunicación a través del puerto virtual FTDI, que impide la correcta comunicación entre la placa y el entorno IDE. Su corrección debe efectuarse manualmente, fuera del instalador, y es posible la aparición de una ventana de error emergente como la que se muestra en la figura 15.

El instalador incluye en la carpeta donde se instaló el software (Por defecto, $C : /CIAA$) un programa que configura el driver del controlador serie, emulado por la placa, para que uno de ellos pueda ser utilizado como interfaz JTAG. Dicho programa se llama *Zadig_Win_7_2.1.1.exe*, la figura 16 nos muestra una ilustración de la ubicación del programa.

Nombre	Fecha de modifica...	Tipo	Tamaño
cygwin	29/08/2016 13:05	Carpeta de archivos	
Firmware	29/08/2016 21:21	Carpeta de archivos	
IDE4PLC	28/08/2016 0:17	Carpeta de archivos	
Linux	28/08/2016 0:17	Carpeta de archivos	
local-repo	28/08/2016 0:16	Carpeta de archivos	
usbdriver	28/08/2016 0:17	Carpeta de archivos	
driver_winusb_zadig_ft232h	10/04/2015 16:43	Imagen PNG	25 KB
Setup_Win_7_FTDI_2.12.00	08/06/2015 10:15	Aplicación	2.188 KB
SetUsers	31/03/2015 10:49	Archivo por lotes ...	2 KB
uninstall	29/08/2016 13:26	Aplicación	61 KB
zadig_Win_7_2.1.1	08/06/2015 10:16	Aplicación	5.069 KB

Figura 16: Instalador de drivers FTDI parte 4

Al abrir la aplicación, se presenta la Figura 17. Antes de proceder, el usuario debe conectar la placa, posteriormente, debe abrir el menú contextual *Options* y presionar sobre *List all devices*

Aparecerá una lista de dispositivos de comunicación relacionados al USB. Tenemos que buscar aquellos cuyos nombres tengan relación con el puerto serie (puede aparecer Dual RS232-HS, USB Serial Converter, o algo similar).

Por lo general, aparecerán 2 con el mismo nombre, excepto que uno es Interface 0 y el otro Interface 1, como se muestra en la Figura 18 (la lista de drivers que se muestra puede diferir, dependiendo de la computadora que se utilice).

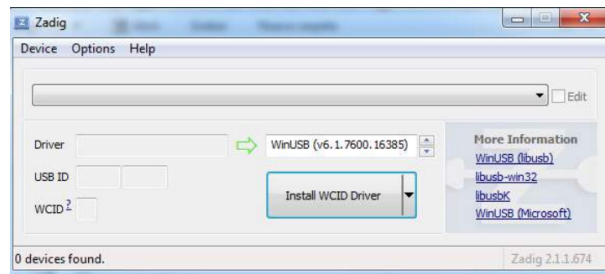


Figura 17: Entorno del software corrector Zadig para Windows

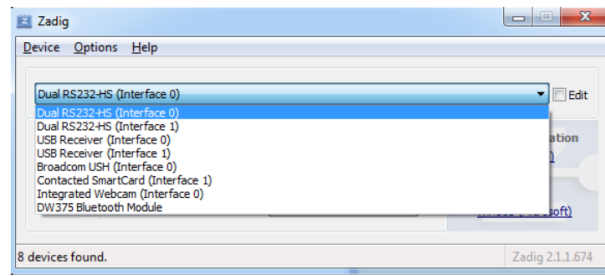


Figura 18: Lista de dispositivos vinculados a USB

Para configurar el driver:

- 1 seleccionar la **Interfase 0**
- 2 elegir el “**WinUSB v6.1**”
- 2 hacer click en el botón “**Replace Driver**”.

La Figura 19 muestra la ventana ya configurada:

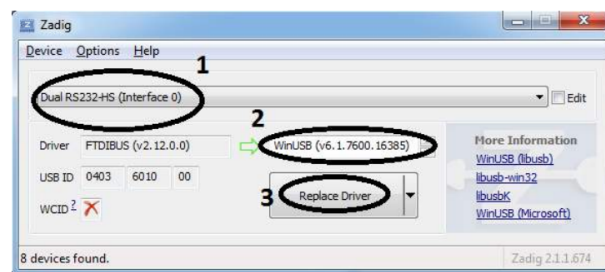


Figura 19: Configuración del Zadig para el reemplazo del driver



4. Desinstalación

Si se instaló el Software de CIAA-IDE y luego se desea desinstalarlo, se debe tener especial cuidado en quitar cualquier contenido que se quiera conservar de la carpeta $C : _ CIAA$, o el directorio de instalación elegido. Esto se debe a que el desinstalador del Software CIAA-IDE elimina el directorio y todo su contenido.

5. Primeros Pasos con la EDU-CIAA

5.1. Programacion en Baremetal a través de libreria sAPI

Debido a que la programación de la placa en Baremetal puede tornarse un tanto engorrosa en principio, es posible utilizar una librería diseñada para la implementación de proyectos en Baremetal con la placa EDU CIAA, dicha librería se la denomina *sAPI*. Esta biblioteca implementa una API simple para la programación de dicha placa, es necesario comentar que una API es una interfaz de programación de aplicaciones, y consta de un conjunto de subrutinas, funciones y procedimientos (o métodos, en la programación orientada a objetos) que ofrece cierta biblioteca; para permitir ser utilizada por otro software como una capa de abstracción en la programación (aunque no necesariamente) entre los niveles o capas inferiores y las superiores del software[7].

La motivación para el desarrollo de la biblioteca *sAPI* surge de la necesidad de manejar los periféricos directamente desde una máquina virtual de Java para el desarrollo de Java sobre la CIAA y corresponde a la parte de bajo nivel de las clases de periféricos en Java que básicamente bindea a funciones escritas en C. Luego se extendió la misma para facilitar el uso de la EDU-CIAA-NXP a personas no expertas en la arquitectura del LPC4337 facilitando el uso de esta plataforma.

La idea es tener periféricos abstractos y lo más genéricos posibles. Que sea bien independiente de la arquitectura y en lo posible que las funciones sean todas del tipo:

- `moduloConfig();`
- `moduloRead();`
- `moduloWrite();`

Los siguientes módulos están incluidos:

- Tipos de datos.
- Mapa de periféricos.
- Plataforma.
- Tick.
- Retardo.
- E/S Digital.
- E/S Analógica.



- Uart.

Es necesario destacar que actualmente se encuentra disponible para las plataformas EDU CIAA NXP (microcontrolador NXP LPC4337) y para la plataforma CIAA NXP (microcontrolador NXP LPC4337). La figura 20 ilustra gráficamente como son las distintas capas de software y la correspondiente ubicación de la *sAPI*.

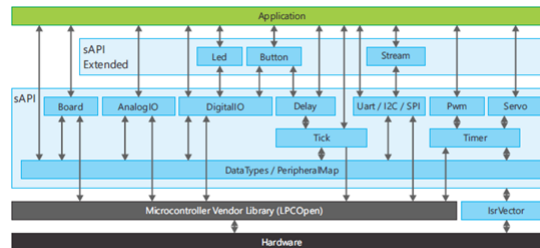


Figura 20: Capas de abstracción de software

Breve descripción de los módulos de la biblioteca:

sAPI_Config: Contiene configuraciones de la biblioteca.

sAPI_DataTypes: Define las siguientes constantes:

- Estados lógicos, *TRUE* y *FALSE*.
- Estados funcionales *ON* y *OFF*
- Estados electricos *HIGH* y *LOW*
- Tipos de datos: Booleanos (*bool_t*), enteros sin signo (*uint8_t*, *uint16_t*, *uint32_t*, *uint64_t*), enteros con signo (*int8_t*, *int16_t*, *int32_t*, *int64_t*).

sAPI_IsrVector: Contiene la tabla de vectores de interrupción.

sAPI_Board: Contiene la función de configuración para inicialización de la plataforma de hardware.

sAPI_PeripheralMap: Contiene el mapa de periféricos, para la interpretación de éste, el usuario debe utilizar el diagrama esquemático de la placa y el archivo *PeripheralMap.txt* ubicado sobre el directorio *sapi-bm*.

sAPI_DigitalIO: Utilizada para el manejo de entradas y salidas digitales.

Utilización de librería sAPI:

Es posible descargar la versión más reciente de dicha biblioteca, a través del repositorio de la misma, ubicado en la página web (especificar la referencia a la página web del repositorio).

Luego de haber descargado la versión actual de sAPI se procede a copiar la carpeta *sapi-bm* y pegarla en *C: / CIAA / Firmware / modules*.

A continuación, el usuario debe crear un directorio el cual contiene al proyecto, y sobre el mismo, deben realizarse los directorios que contengan las cabeceras, el *Makefile*, y los archivos fuentes.



Al utilizar la biblioteca *sAPI* para un proyecto en Baremetal, se debe modificar el makefile del mismo dentro de la carpeta mak y cambiar la última línea de: **MODS += externals \$(DS)drivers**, y reemplazarla por: **MODS += modules \$ (DS)sapi_bm**.

Luego, sobre cada archivo fuente en la que se ejecuten instrucciones que contenga esta librería, se debe realizar la inclusión del mismo mediante la instrucción: **# include "sAPI.h"**. Debe aclararse que en la versión 0.3.0 no es necesario incluir el archivo *chip.h* dado que la propia biblioteca lo incluye, además, esta librería maneja el vector de interrupción, por lo tanto, para el usuario que haya trabajado anteriormente con proyectos escritos en instrucciones de *LPCOpen*, debe tenerse en cuenta que ya no se necesita realizar el archivo que contenga las direcciones de las subrutinas para la atención de las interrupciones. El ejemplo "*baremetal*" del Firmware en el que se realiza este tutorial, trae consigo dicho archivo.

Es importante tener en cuenta que para la compilación y depuración del programa mediante el IDE del Firmware, se debe colocar sobre la carpeta Firmware y mediante click derecho, el usuario debe ubicarse en *Propiedades*→*C/C++ Build*→*Behaviour*. A continuación debe modificar sobre la rama *Clean*, y reemplazar la palabra *Clean_ generate* por la palabra *clean*, como puede apreciarse en la Figura 21.

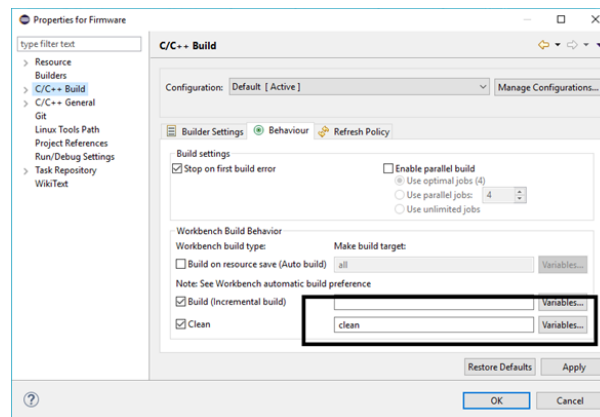


Figura 21: Cambio de “clean_ generate” a “clean”.

5.1.1. Implementacion de ejemplo N°1: Salidas Digitales

El primer ejemplo aborda las salidas digitales, a través de los leds que provee la placa EDU-CIAA.

Este programa enciende los leds de la placa en forma secuencial, de izquierda a la derecha. Luego de finalizar esta secuencia, se apagan desde derecha hacia izquierda.

Debe destacarse que sobre el inicio del programa fuente se realizan las inclusiones de el archivo cabecera del proyecto y la biblioteca *sAPI*.

Sobre el código del programa, es importante destacar algunas funciones utilizadas:

- **Boardconfig()**: Esta función se encarga de la configuración para inicializar la plataforma del hardware.

```
5 /*Autores: Suarez Facundo, Saez Jonathan, Duperre Esquivel. */
6
7 #include "Ejemplo 1.h" // Libreria propia del programa
8 #include "sAPI.h"      //libreria sAPI
```

Figura 22: Inclusión de archivo cabecera y libreria

- **Tickconfig()**: Configura una interrupción periódica de temporizador cada tickRateMSvalue milisegundos para utilizar de base de tiempo del sistema. El primer parámetro es el tiempo en milisegundos en el que se desee interrumpir el periférico SysTick y aumente un contador que se usa para el módulo delay o para lo que se requiera.
- **Digitalconfig()**: Configuración inicial y modo de una entrada o salida.
- **DigitalWrite()**: Esta función se encarga de la escritura de salida digital, en este caso encienden los leds.
- **Delay()**: Esta función realiza los retardos (con excepción del retardo inexacto) siempre y cuando previamente se haya configurado el tick en el código.

Para la compilación de dicho proyecto, debe tenerse en cuenta lo mencionado sobre la sección ??, mientras que para implementar la depuración sobre la placa, el usuario debe seleccionar el archivo *axf* que resulta de la compilación del proyecto. La Figura 23 ilustra la ventana resultante para la carga del programa. Este procedimiento, se repite para la implementación de todos los ejemplos.

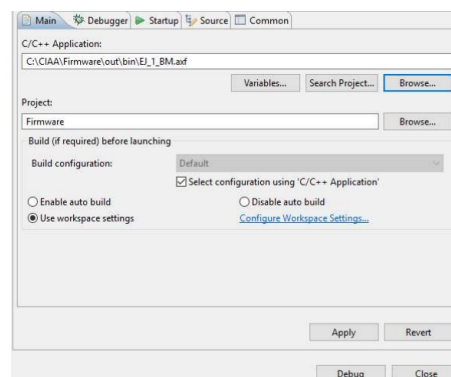


Figura 23: Inclusión de archivo cabecera y libreria

5.1.2. Implementación de ejemplo N°2: Entradas y Salidas Digitales

El siguiente ejemplo tiene como objetivo el manejo de las entradas y salidas digitales, dicho programa enciende los leds instalados sobre la placa, de acuerdo con la cantidad de veces que se oprime la tecla *TEC1*, sobre dicho ejemplo se implementó una máquina de estado, a través del programa *uModel Factory* para poder establecer un orden sobre los eventos y las acciones que debe ejecutar el procesador. Debe tenerse en cuenta que se implementan múltiples archivos fuentes y cabeceras, en particular, el archivo fuente *FUNC_EJ2_BM.c* define las acciones y la evaluación de los eventos y *FUNC_EJ2_BM.h* establece la declaración de dichas funciones y de los estados.



La funcion *digitalRead* se encarga de las entradas digitales. En este caso se pregunta si se ha oprimido la tecla 1, como se puede notar esta misma se activa por bajo, por eso se pregunta si la lectura es igual a OFF.

A continuación se realiza una breve descripción de los estados, eventos y acciones que contiene este programa.

- Estados:
 - Estado **INICIAL**: Estado inicial en el cual, si se oprime la tecla *TEC1*, se ejecuta la acción *LED_R*.
 - Estado **ROJO**: El codigo establece que al oprimir la tecla *TEC1*, se ejecuta la acción *P_LED1*.
 - Estado **LED_1**: El codigo establece que al oprimir la tecla *TEC1*, se ejecuta la acción *P_LED2*.
 - Estado **LED_2**: El codigo establece que al oprimir la tecla *TEC1*, se ejecuta la acción *P_LED3*.
 - Estado **LED_3**: El codigo establece que al oprimir la tecla *TEC1*, se ejecuta la acción *P_LED3*.
- Eventos:
 - Evento **PRESIONO**: Identifica si se oprime la tecla *TEC1*.
 - Evento **PRESIONO_4**: Identifica si se oprime la tecla *TEC1* en la primer secuencia.
 - Evento **PRESIONO_7**: Identifica si se oprime la tecla *TEC1* en la segunda secuencia.
 - Evento **PRESIONO_10**: Identifica si se oprime la tecla *TEC1* en la tercer y ultima secuencia.
- Acciones:
 - Accion **LED_R**: Encendido de *LEDR,LEDB,LEDG* según corresponda.
 - Accion **P_LED_1**: Encendido de *LED1*.
 - Accion **P_LED_2**: Encendido de *LED2*.
 - Accion **P_LED_3**: Encendido de *LED3*.

La Figura 24 especifica el diagrama de estados del ejemplo:

5.1.3. Implementacion de ejemplo N°3: Entradas Analógicas y Uso de Display 7 segmentos

En este ejemplo se realizan dos tareas distintas, dependiendo de la tecla pulsada (*TEC1* y *TEC2*).

Si se pulsa la tecla *TEC1*, se encienden los Leds en una secuencia determinada. Mientras que si se pulsa la tecla *TEC2*, se realiza una muestra de los dígitos desde 1 hasta 9 a través del display 7 segmentos.

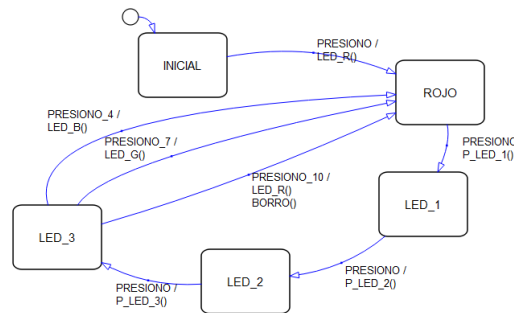


Figura 24: Diagrama de estados de ejemplo N°2

Se implementa una maquina de estados en donde se establecen los prototipos de funciones que corresponden a los eventos y las acciones que acontecen.

Para el manejo del display se utiliza una biblioteca. Para ello, deben generarse dos archivos los cuales pertenecen a la cabecera y a la fuente de dicha biblioteca. Sobre la cabecera deben establecerse las inclusiones de la biblioteca *sAPI* y las declaraciones de las funciones que corresponden con el manejo del dispositivo. En este tutorial se realiza el manejo de un display de 7 segmentos del tipo cátodo común, de manera que para provocar el encendido de un led perteneciente al arreglo, se debe establecer en alto la salida de el pin conectado a dicho led. La biblioteca que provee este tutorial determina el conexionado de los pines del display, sobre los correspondientes terminales GPIO ubicados en la placa EDU CIAA. La Figura 25 ilustra los terminales de la placa utilizados para la conexión del dispositivo.

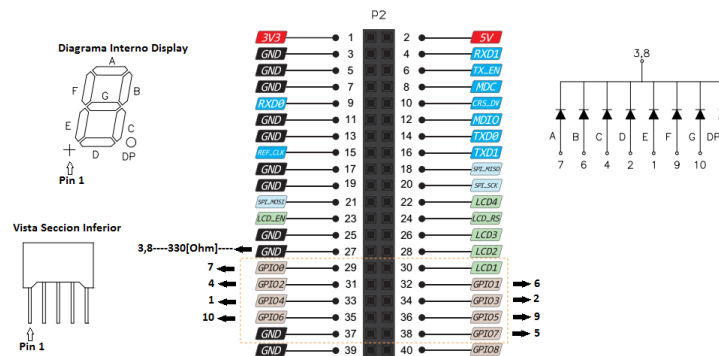


Figura 25: Diagrama de conexión display 7 segmentos.

A continuación se realiza una breve descripción de los estados, eventos y acciones que contiene este programa.

- Estados:

- Estado **INICIAL**: Estado inicial en el cual, en presencia del evento *NO_APRETO*, el programa se establece en el mismo estado; mientras que para el caso que suceda evento *APRETO1*, el programa se establece en el estado *ESTADO1*; en el caso de la ocurrencia del evento *APRETO2*, el programa se establece en el estado *ESTADO2*.



- Estado **ESTADO1**: Sobre dicho estado se realiza la secuencia de luces y la muestra de los digitos decimales sobre el display.
- Estado **ESTADO2**: Sobre dicho estado se muestra de un digito decimal en caso de que se oprima la tecla **TEC2**.
- Eventos:
 - Evento **NO_APRETO**: Identifica si no se ha oprimido la tecla **TEC1** o la tecla **TEC2**.
 - Evento **APRETO1**: Identifica si se oprime la tecla **TEC1**.
 - Evento **APRETO2**: Identifica si se oprime la tecla **TEC2**.

La Figura 26, ilustra el diagrama de estados de este ejemplo:

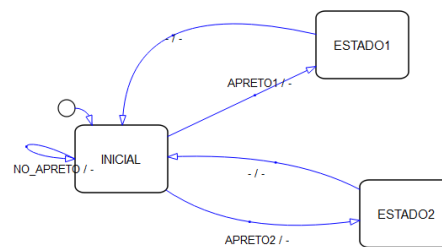


Figura 26: Diagrama de estados de ejemplo N°3.

Uso de Entradas Analógicas:

En este código se hará uso del conversor analógico digital que posee esta placa. La idea es introducir una tensión analógica mediante la entrada CH1 y luego convertirla en un valor digital, para que posteriormente dentro del código, mediante operaciones matemáticas, poder mostrar dicho valor por el display. En la figura 5.4 se muestra un extracto del código principal donde se hace uso del ADC. Como se ver en esta figura, se utiliza la función `analogRead (AIO)`, la cual se encarga de tomar el valor de tensión ingresado por la entrada analógica y convertirla a un valor digital.

5.1.4. Implementacion de ejemplo N°4: Conversor Digital/Analógico (DAC)

Un convertidor Digital/Analógico (DAC), es un dispositivo electrónico que recibe como dato de entrada un valor digital (en forma de una palabra de "n"bits) y lo transforma a una señal analógica. Cada una de las combinaciones binarias de entrada es convertida en niveles lógicos de tensión de salida. Un DAC transfiere información expresada en forma digital a una forma analógica. Para ubicar la función de este dispositivo conviene recordar que un sistema combina y relaciona diversos subsistemas que trabajan diferentes tipos de información analógica, como son; magnitudes eléctricas, mecánicas, etc.

El siguiente ejemplo muestra al usuario como realizar el uso del módulo ADC de la placa, para realizar la lectura de una entrada analógica. Este programa enciende algunos de los leds de la placa, en función a la magnitud de la tensión leída. Por ejemplo, si la tensión leída es 2[V], entonces se encienden dos leds.



La placa EDU-CIAA posee un DAC de 10 bits de resolución por lo tanto El número de niveles de voltaje de salida analógico que es capaz de generar es de $2^n = 2^{10} = 1024$.

Para la implementación del ejemplo, es posible realizar la lectura del terminal medio de un potenciómetro, la Figura 27 ilustra la conexión realizada. Debe tenerse en cuenta que es posible realizar la conexión del potenciómetro a partir de la terminal de 5[V] y la terminal GNDA que ofrece la placa.

Este ejemplo utiliza maquinas de estado para poder establecer un orden sobre los eventos y las acciones que debe ejecutar el procesador. La Figura 28 especifica el diagrama de estados del ejemplo. A continuación se realiza una breve descripción de los estados, eventos y acciones que contiene este programa.

La instrucción `analogConfig(ENABLE_ANALOG_INPUTS)` se encarga de habilitar las entradas analógicas. Mientras que `analogConfig(ENABLE_ANALOG_OUTPUTS)` se encarga de habilitar las salidas analógicas, con las que trabajara el DAC.

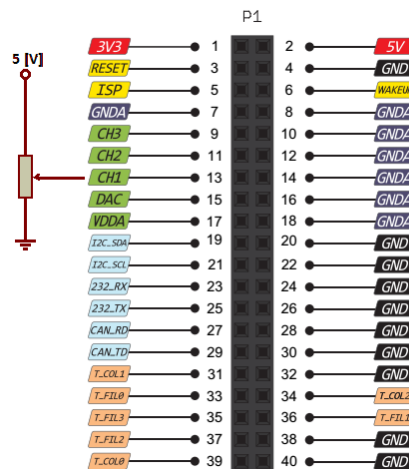


Figura 27: Diagrama de conexión potenciómetro para lectura analógica.

- Estados:

- Estado **UN_VOLT**: Estado en el cual, la tensión leída es igual a 1[V].
- Estado **DOS_VOLT**: Estado en el cual, la tensión leída es igual a 2[V].
- Estado **TRES_VOLT**: Estado en el cual, la tensión leída es igual a 3[V].
- Estado **CUATRO_VOLT**: Estado en el cual, la tensión leída es igual a 4[V].
- Estado **INTERMEDIO**: Estado inicial en el cual, la tensión leída no es igual a 1[V], 2[V], 3[V], 4[V], o 5[V].

- Eventos:

- Evento **LEYO_1**: Identifica si la lectura realizada sobre el ADC corresponde a 1[V].
- Evento **LEYO_2**: Identifica si la lectura realizada sobre el ADC corresponde a 2[V].



- Evento **LEYO_3**: Identifica si la lectura realizada sobre el ADC corresponde a 3[V].
- Evento **LEYO_4**: Identifica si la lectura realizada sobre el ADC corresponde a 4[V].
- Evento **LEYO_5**: Identifica si la lectura realizada sobre el ADC corresponde a 5[V].
- Evento **NOES1**: Identifica si la lectura realizada sobre el ADC es distinto a 1[V].
- Evento **NOES2**: Identifica si la lectura realizada sobre el ADC es distinto a 2[V].
- Evento **NOES3**: Identifica si la lectura realizada sobre el ADC es distinto a 3[V].
- Evento **NOES4**: Identifica si la lectura realizada sobre el ADC es distinto a 4[V].
- Evento **NOES5**: Identifica si la lectura realizada sobre el ADC es distinto a 5[V].
- Evento **NOESNINGUNO**: Identifica si la lectura realizada sobre el ADC no corresponde a 1[V],2[V],3[V],4[V] y 5[V].

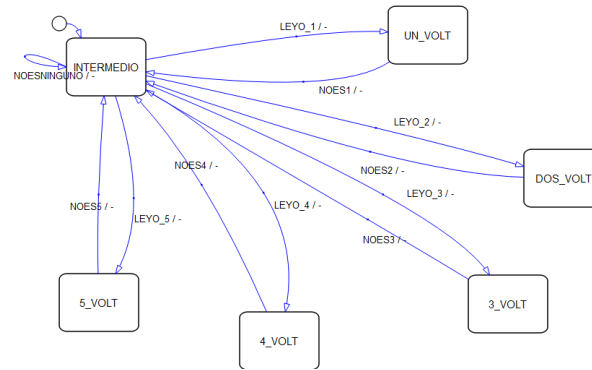


Figura 28: Diagrama de estados de ejemplo N°4.

5.1.5. Implementacion de ejemplo N°5: Uso de UART y Display LCD 16x2

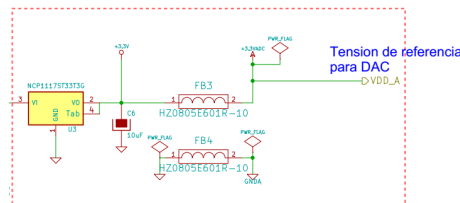


Figura 29: Ilustración de tensión de referencia de DAC.

Sobre este código se utiliza el modulo conversor analógico digital de la placa, para efectuar la lectura de una entrada analógica sobre esta. En el caso que dicha medición sea superior a 2[V], se establece una salida analógica de 2[V] utilizando el módulo conversor digital analógico. De forma similar, si la tensión de entrada resulta mayor a 4[V], se define una salida analógica de 3[V]. Es necesario destacar que la placa ya integra internamente el conversor digital analógico, de modo que



no es necesario realizar una interfaz para la ejecución de dicha salida, además, es necesario destacar que la tensión de referencia interna se encuentra establecida, y adquiere un valor igual a 3.3[V]. La Figura 29 ilustra el esquemático que muestra dicho concepto. La instrucción *analogRead()*, permite realizar la lectura de la tensión aplicada sobre el canal 1 del modulo ADC0 de la placa. A partir de la conversión a tensión, el programa aplica la tensión de salida correspondiente.

Este ejemplo también utiliza maquina de estado para establecer un orden sobre los eventos y las acciones que debe ejecutar el procesador. A continuación se realiza una breve descripción de los estados, eventos y acciones que contiene este programa.

- Estados:

- Estado **LEO_POTENCIOMETRO**: Estado inicial, en el cual se determina la lectura analógica.
- Estado **SALIDA_2**: Estado en el cual se realiza una salida analógica igual a 2[V], en el caso que la lectura realizada sea superior a 2[V].
- Estado **SALIDA_3**: Estado en el cual se realiza una salida analógica igual a 3[V], en el caso que la lectura realizada sea superior a 4[V].

- Eventos:

- Evento **MAYOR_2**: Identifica si la lectura realizada sobre el ADC es superior a 2[V].
- Evento **MAYOR_4**: Identifica si la lectura realizada sobre el ADC es superior a 4[V].
- Evento **MENOR_4**: Identifica si la lectura realizada sobre el ADC es inferior a 4[V].
- Evento **NINGUNO**: Identifica si la lectura realizada sobre el ADC es inferior a 2[V].

- Acciones

- Accion **APAGAR_DAC**: Establece una salida de 0 [V] sobre el terminal del DAC.
- Accion **DAC_2**: Establece una salida de 2 [V] sobre el terminal del DAC.
- Accion **DAC_3**: Establece una salida de 3 [V] sobre el terminal del DAC.

La Figura 30 ilustra el diagrama de estados que corresponde al ejemplo

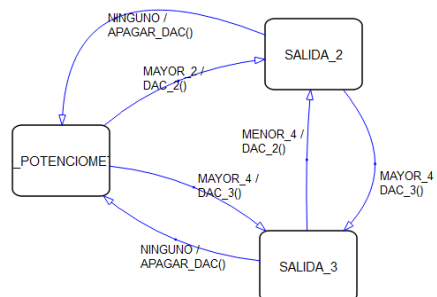


Figura 30: Diagrama de estados de ejemplo N°5

5.1.6. Implementación de ejemplo N°6

El siguiente ejemplo introduce al usuario a la utilización de comunicación serial, es necesario destacar que para la implementación del ejemplo se utiliza el programa *Octoplus Terminal* para la visualización y simulación del envío y transmisión de datos a través del terminal conectado sobre el puerto USB.

El programa se encuentra disponible de forma gratuita en la dirección web <http://octoplus-terminal.software.informer.com/download/>. La instalación de dicho programa es simple, sin embargo, es necesario destacar que durante dicho proceso, el usuario debe obviar la instalación de los drivers que provee dicho programa.

Si bien ofrece distintas herramientas para la programación de sistemas embebidos, este tutorial se centra en la utilización de dicho programa para el envío y la recepción de datos sobre el terminal perteneciente a la placa. Para ello, a continuación se realizará una serie de pasos para la utilización de *Octoplus* junto con la placa:

- Suponiendo que el usuario ya ha instalado los drivers para la placa, y las herramientas de depuración para la misma, luego de realizar la conexión entre la placa y la computadora a través de *OpenOCD* (sobre la consola *cygwin*), el usuario debe iniciar *Octoplus*.
- A continuación se presenta una pantalla similar a la Figura 31

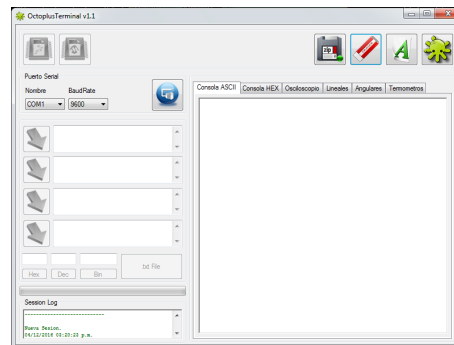


Figura 31: Panel principal de *Octoplus*

- Sobre la sección *Puerto Serial* debe identificarse sobre el menú desplegable *Nombre*, el puerto COM asociado a la placa. La figura 32 ilustra dicho concepto

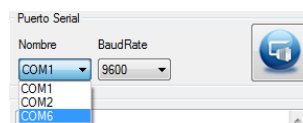


Figura 32: Selección de puerto COM asociado a la placa



- Debe tenerse en cuenta sobre la instrucción *uartConfig()*, perteneciente a la librería *sAPI*, deben asignarse dos parámetros de entrada, uno de ellos indica el módulo de la UART sobre la cual se desea trabajar, en este caso el parámetro es *UART_USB*. El segundo parámetro que debe asignarse a dicha instrucción es la velocidad de transmisión en baudios. El valor de la velocidad previamente configurada sobre el programa debe ser configurado sobre el menú desplegable *BaudRate*, ubicado sobre el costado derecho del menú desplegable *Nombre*. Por ejemplo, si la velocidad configurada es igual a 9600 baudios, entonces sobre dicho menú debe seleccionarse 9600, como lo ilustra la Figura 32.
- Al realizar la depuración, el usuario debe seleccionar el boton *Abrir/Cerrar puerto COM*, el cual se encuentra sobre la derecha del menú desplegable *BaudRate*, como lo ilustra la 31.
- Para efectuar transmisiones sobre el puerto COM seleccionado, el usuario debe ingresar el dato sobre el cuadro de texto asociado al mismo y apretar el boton asociado a dicho cuadro.

Es destacable mencionar que si existe un programa ya cargado previamente, también es posible utilizar *Octopus* de forma similar.

En este apartado se verá un código base para utilizar la UART del LPC4337 mediante las funciones que incluye la librería *sAPI*. Las funciones provistas por esta biblioteca son las encargadas de realizar los siguientes pasos básicos para poder utilizar la UART0 [9].

- Habilitar la alimentación del periférico.
- Habilitar el clock al periférico.
- Configurar la velocidad de transmisión.
- Habilitar las FIFO del transmisor y el receptor.
- Configurar la función de los pines para utilizarlo con la UART0.
- Habilitar la interrupción.

5.1.7. Implementacion de ejemplo N°7

El siguiente ejemplo utiliza los leds incorporados en la placa, de forma tal que el numero de leds encendidos corresponda al caracter enviado. Por ejemplo, si se envía el caracter '3', entonces se encienden 3 leds.

En este ejemplo también se utiliza un display LCD 16x2. Para el manejo del mismo fue necesario utilizar una libreria, la cual fue diseñada por Matias Ferraro[10].

Para la implementación de la misma, se procede de forma similar a la realizada para el display de 7 segmentos, explicado anteriormente sobre la sección 5.1.2 .

Sobre la Figura 33 se ilustra el diagrama esquemático para el conexionado.

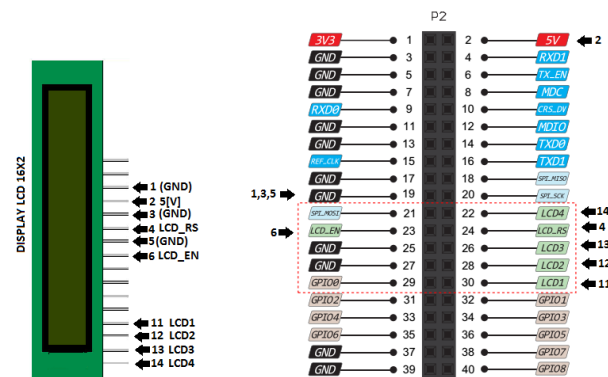


Figura 33: Diagrama esquemático de conexión display LCD 16x2

6. Sistemas Operativos en Tiempo Real

Un Sistema Operativo es un conjunto de programas que ayuda al programador de aplicaciones a gestionar recursos de hardware disponible, entre ellos el tiempo del procesador y la memoria (citar). Una parte del OS se encarga de asignar el tiempo de ejecución a todos los programas que tiene cargados en base a un juego de reglas conocido de antemano. A dichos subprogramas se los denomina Tareas.

Con esto se logra aparentar que múltiples programas se están ejecutando simultáneamente, sin embargo solo pueden hacerlo de uno a la vez.

El encargado de realizar esta gestión es un componente del sistema operativo denominado Scheduler o Programador de Tareas. La función de éste es determinar que tarea debe estar en ejecución a cada momento.

Ante la ocurrencia de ciertos eventos el Scheduler revisa si la tarea en ejecución debe reemplazarse por alguna otra tarea. A este reemplazo se lo denomina cambio de contexto de ejecución.

Debido a que el OS debe guardar el contexto completo de la tarea actual, y reemplazarlo por la tarea reentrante, debe reservarse un bloque de la memoria de datos para cada tarea. Lo cual limita el número de tareas que pueden ejecutarse de forma simultánea. Los cambios de contexto que se realizan cuando se reemplaza una tarea por otra no agregan trabajo al programador, de modo que al retornar a dicha tarea, el programador no observa ningún síntoma de haberla pausado alguna vez.

Un RTOS (sigla de *Real Time Operating System*) realiza la misma función que un OS común, sin embargo agrega herramientas para que los programas de aplicación puedan cumplir compromisos temporales definidos por el programador. De modo que se encuentran diseñados para la administración de varias tareas simultáneas con plazos de tiempo estrictos.

El RTOS ofrece funcionalidad para asegurar que una vez ocurrido un evento, la respuesta ocurra en un tiempo acotado. Es necesario destacar que esto no lo hace por sí solo sino que brinda al programador herramientas para implementarlo de forma más simple.

6.1. Tareas

El bloque básico de software escrito sobre un RTOS es la Tarea, sobre la mayoría de las RTOS que se ofrecen en el mercado, una Tarea es una simple subrutina[8].

Una Tarea provee un contexto en el cual se ejecuten las funciones. Mientras que el Scheduler



organiza la secuencia de ejecución de las tareas(referencia os223). En algún punto del programa se produce el llamado a alguna función que produzca la ejecución de dicha tarea(referencia libro).

En el sistema operativo OSEK las Tareas deben ser definidas en la configuración, de manera que no es posible crear Tareas de forma dinámica (a diferencia de los Sistemas Operativos de escritorio). En el momento de la compilación se genera el código del sistema operativo y se definen la cantidad de Tareas y sus características. Además deben utilizarse macros para las definiciones y las funciones que ofrece este Sistema Operativo, para ello, debe incluirse sobre el programa, *os.h*.

Este sistema operativo ofrece dos conceptos distintos de Tareas:

- Tareas del tipo *BASIC*: Este tipo de Tareas solamente libera al procesador en los siguientes casos:
 - 1 Cuando terminan.
 - 2 Cuando son interrumpidas por acción del Scheduler, al realizar la activación de una Tarea que posea mayor prioridad (característica propia de los Sistemas Operativos del tipo *preemptive*).
 - 3 Ocurre una interrupción que causa que el procesador acuda a una subrutina de atención de interrupción.
- Tareas del tipo *EXTENDED*: Se distinguen de las Tareas extendidas por el hecho de que pueden utilizar una función propia de este OS, denominado *WaitEvent()*. Este tipo de Tareas permite liberar el procesador y ser relevado hacia Tareas de menor prioridad, sin la necesidad de que finalice la Tarea que se encuentra esperando. La ventaja de las Tareas extendidas es que pueden manejar coherentemente una Tarea sin importar que eventos de sincronización se encuentren activos

6.1.1. Modelo de Tareas Básicas

El modelo de las Tareas Básicas es similar al de las Tareas Extendidas, excepto que éstas no contienen un estado *Waiting*. A continuación se realiza una breve descripción de los estados definidos sobre este tipo de Tareas.

- ***Running***: En este estado, la CPU es asignada a la Tarea, de modo que se ejecutan sus instrucciones. Solamente una sola Tarea (sin importar de que tipo sea) puede estar en este estado, en un instante determinado; mientras las demás Tareas pueden adoptar otros estados.
- ***Ready***: Se cumplieron todos los pre-requisitos para que la Tarea adquiriera el estado *Running*. El Scheduler decide cuál Tarea en estado *Ready* será desplazada al estado *Running*.
- ***Suspended***: En este estado, la Tarea se encuentra en estado pasivo y puede ser activada.

La Figura 34 ilustra los conceptos explicados previamente.

El Cuadro 3 explica los diferentes eventos que provocan las transiciones entre los estados.

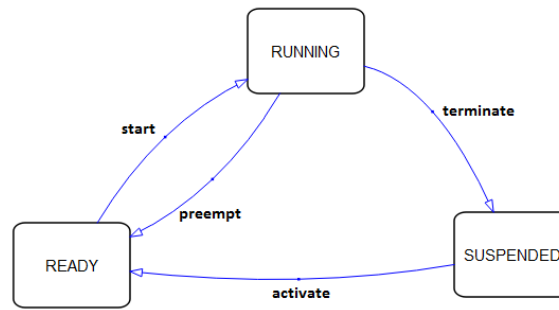


Figura 34: Modelo de las Tareas del tipo *BASIC*

Transicion	Estado Actual	Nuevo Estado	Descripcion
activate	suspended	ready	Una nueva tarea se asigna al estado <i>Ready</i> por el OS.
start	ready	running	Una Tarea en estado <i>Ready</i> es seleccionada por el <i>Scheduler</i> para ser ejecutada
preempt	running	ready	El <i>Scheduler</i> decide empezar otra Tarea. La Tarea que estaba en estado <i>Running</i> se establece en estado <i>Ready</i> .
terminate	running	suspended	La tarea en estado <i>Running</i> se establece en estado <i>Suspended</i> gracias a la acción de algún servicio del sistema.

Cuadro 3: Tabla de transiciones de las Tareas del tipo *Basic*.

6.1.2. Modelo de Tareas Extendidas

El modelo de las Tareas Extendidas posee cuatro estados:

- **Running:** En dicho estado, la CPU es asignada a la Tarea, de modo que se ejecuten las instrucciones que contiene la misma. Solamente una Tarea puede encontrarse en dicho estado en un instante determinado, mientras las otras Tareas pueden adoptar los demas estados.
- **Ready:** Se cumplieron todos los pre-requisitos necesarios para la transición al estado *Running*. El *Scheduler* decide cuál de las tareas en estado *Ready* será ejecutada a continuación.
- **Waiting:** La ejecución de una Tarea no puede continuar debido a que debe "esperar" a que un evento ocurra.
- **Suspended:** La Tarea se encuentra en modo pasivo hasta que se active.

La Figura 35 ilustra los conceptos explicados previamente.

El Cuadro 4 explica los diferentes eventos que provocan las transiciones entre los estados.

Transicion	Estado Actual	Nuevo Estado	Descripcion
activate	suspended	ready	Una nueva tarea se asigna al estado <i>Ready</i> por el OS.
start	ready	running	Una Tarea en estado <i>Ready</i> es seleccionada por el <i>Scheduler</i> para ser ejecutada
wait	running	waiting	La tarea se establece en estado <i>Waiting</i> debido a la accion de un Servicio del Sistema.
release	waiting	ready	Al menos ocurrió un evento que esperaba la Tarea
preempt	running	ready	El <i>Scheduler</i> decide iniciar otra Tarea. La Tarea que se encontraba en estado <i>Running</i> , se establece en estado <i>Ready</i> .
terminate	running	suspended	La Tarea en estado <i>Running</i> se establece al estado <i>Suspended</i> gracias a un Servicio del Sistema.

Cuadro 4: Transiciones de las Tareas del tipo *Extended*.

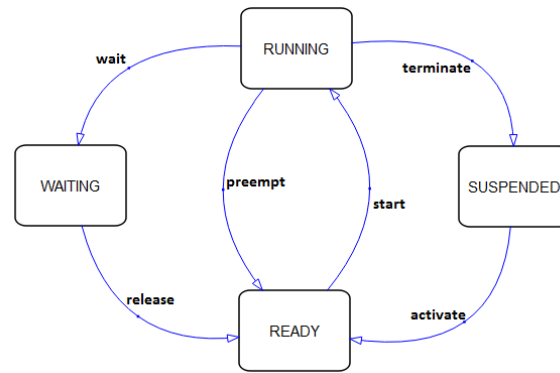


Figura 35: Modelo de las Tareas del tipo *BASIC*

6.2. Scheduler

El algoritmo del Scheduler puede ser visto fundamentalmente como un coordinador de Tareas con las prioridades ya establecidas, en el cual se define un número máximo de activaciones de las mismas. El sistema operativo OSEK define tres políticas de *Scheduling*, las cuales se mencionan a continuación.

Scheduling Full Preemptive:

Esta política de *Scheduling* implica que una Tarea que se encuentra en el estado *Running* puede ser interrumpida sobre cualquier instrucción, como consecuencia de la ocurrencia de alguna condición o evento; que ya se encuentre definido previamente sobre el OS. *Full Preemptive Scheduling* determinará que una Tarea en el estado *Running* sea establecido en el estado *Ready*, tan pronto como una Tarea de mayor prioridad se establezca en estado *Ready*.

El contexto de la Tarea será almacenado de forma que la Tarea que fue interrumpida pueda continuar sobre la instancia en donde fue interrumpida.

Scheduling Non Preemptive:

Cuando el cambio de Tareas solo se produce mediante la ejecución de algún Servicio del Sistema (explicitados en los puntos de *Scheduling*).

Puntos de Scheduling:

- Puntos de *Scheduling* en una tarea NON-PREEMPTIVE
 - Al llamar a la interfase Schedule cuando retorna E_OK.
- Puntos de *Scheduling* en una tarea PREEMPTIVE
 - Al finalizar un llamado a la interfase ActivateTask que retorna E_OK.
 - Al finalizar un llamado a la interfase ChainTask que no retorna.
 - Al finalizar un llamado a la interfase TerminateTask que no retorna.
 - Al finalizar un llamado a la interfase ReleaseResource que retorna E_OK.
 - Al finalizar un llamado a la interfase SetEvent que no retorna.
 - Al expirar una alarma que activa una tarea.
 - Al terminar la ejecución de una ISR de categoría 2



Referencias

- [1] http://proyecto-ciaa.com.ar/devwiki/doku.php?id=proyecto:origen_ciaa
Fecha: 15/10/16 10:55 am.
- [2] *UM10503 LPC43xx/LPC43Sxx ARM Cortex-M4/M0 multi-core microcontroller* Pags: 12-16.
- [3] <http://proyecto-ciaa.com.ar/devwiki/doku.php?id=desarrollo:edu-ciaa:edu-ciaa-nxp>
Fecha: 15/10/16 10:55 am.
- [4] [http://proyecto-ciaa.com.ar/devwiki/doku.php?id=desarrollo:firmware:instalacion_sw&s\[\]=puente](http://proyecto-ciaa.com.ar/devwiki/doku.php?id=desarrollo:firmware:instalacion_sw&s[]=puente)
Fecha: 15/10/16 11:00 am.
- [5] [http://proyecto-ciaa.com.ar/devwiki/doku.php?id=docu:fw:bm:make&s\[\]=makefile](http://proyecto-ciaa.com.ar/devwiki/doku.php?id=docu:fw:bm:make&s[]=makefile)
Fecha: 15/10/16 11:00 am.
- [6] [http://proyecto-ciaa.com.ar/devwiki/doku.php?id=docu:fw:bm:estructura&s\[\]=estructura&s\[\]=de&s\[\]=directorios](http://proyecto-ciaa.com.ar/devwiki/doku.php?id=docu:fw:bm:estructura&s[]=estructura&s[]=de&s[]=directorios)
Fecha: 15/10/16 11:00 am.
- [7] *sAPI: Introducción*
Documento existente sobre el repositorio ubicado en *Github*.
Dirección web: <https://github.com/epernia/sAPI>
- [8] *“An Embedded Software Primer”* Primera Edición Autor: David E. Simon Editorial: Pearson Education. Pags: 138-139.
- [9] *UM10503 LPC43xx/LPC43Sxx ARM Cortex-M4/M0 multi-core microcontroller* Capítulo 40.
- [10] <https://github.com/MatiasFerraro/CIAA-MatiasFerraro>
Fecha: 30/10/16 16:00 pm.