

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA USAC

Facultad de Ingeniería

Laboratorio: Organización Computacional

Sección: P

Docente: Jorge Alejandro De León Batres

Practica #1:

SEÑALIZACIÓN MUNICIPAL

Información de alumnos							
Nombre	Carné						
Luis Antonio Catalán Pérez	202147534						
Hengel José Roberto Contreras Tobar	202140315						
Geovany Josué Calderón Díaz	202042465						
José Alfonso Villela Villeda	201944260						

INTRODUCCIÓN

En la actualidad, la mayoría de los sistemas están compuestos por circuitos combinacionales. Estos circuitos son fundamentales en el diseño de sistemas digitales y se utilizan para realizar diversas operaciones lógicas. Los circuitos combinacionales consisten en una serie de compuertas lógicas, que al ser combinadas transforman un conjunto de entradas en una única salida. Las compuertas lógicas, como AND, OR, NOT, NAND, NOR, XOR y XNOR, son los elementos básicos utilizados en los circuitos combinacionales. Cada una de estas compuertas realiza una operación lógica específica y se conectan entre sí para implementar la función lógica deseada.

OBJETIVOS

General

Aplicar los conocimientos teóricos aprendidos en clase magistral y laboratorio para la construcción de circuitos combinacionales.

Específicos

- 1. Poner en práctica los conocimientos de Lógica Combinacional y Mapas de Karnaugh.
- 2. Conocer el funcionamiento de transistores y realización de compuertas lógicas transistorizadas.
- 3. Utilizar lógica negativa y positiva durante el desarrollo de la práctica.

MARCO TEÓRICO

Lógica Negativa y Positiva

La señal binaria a la entrada o salida de cualquier circuito puede tener uno de dos valores, excepto durante la transición. Un valor debe ser mayor que el otro ya que tienen que ser diferentes para poder distinguirlos. Desígnese el nivel alto como H (High) y el nivel bajo como L (Low). Hay dos alternativas para la asignación de la lógica.

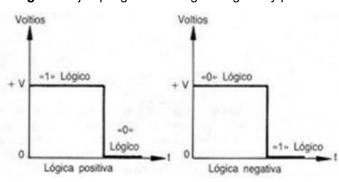


Figura I: Ejemplo gráfico de lógica negativa y positiva

Fuente: C. Amaury, tomado de: https://circuitos-logicos-aarc.webnode.mx/blog/logica-negativa/

Términos mínimos y máximos

Una Función Lógica que está compuesta por operadores lógicos puede ser expresada en forma canónica usando los conceptos de minterm y maxterm. Todas las funciones lógicas son expresables en forma canónica, tanto como una "suma de minterms" como "producto de maxterms". Esto permite un mejor análisis para la simplificación de dichas funciones, lo que es de gran importancia para la minimización de circuitos digitales.

Mini-términos Maxi-términos X y Z Término Designación Término Designación 0 0 0 x'y'z' mo x+y+z M_0 0 0 1 x'y'z x+y+z' M_1 m_1 0 0 1 x'yz' x+y'+z M_2 m_2 0 1 1 x+y'+z' x'yz m_3 M_3 0 0 1 xy'z' x'+y+z M_4 m_4 0 1 1 xy'z x'+y+z' M_5 m_5 1 1 0 xyz' x'+y'+z M_6 m_6 1 1 1 M_7 m₇ x'+y'+z' xyz

Figura II: Uso de mintérminos y maxtérminos

Juan, https://circuitosdigitalesudblog.wordpress.com/2020/06/03/practica-5/

tomado

de:

Ρ.

Fuente:

Familias Lógica

Las familias lógicas son conjuntos de circuitos integrados (chips) que implementan funciones lógicas, como AND, OR, NOT, etc. Estos chips se utilizan en la electrónica digital para procesar y manipular señales binarias (1s y 0s), que son la base de la computación y los sistemas digitales. Cada familia lógica tiene sus propias características de rendimiento, consumo de energía, velocidad, costo y niveles de voltaje de operación.

Familia Lógica TTL

La familia lógica TTL es una de las familias lógicas más comunes y ampliamente utilizadas en la electrónica digital. "TTL" significa "Transistor-Transistor Logic", lo que indica que estos chips están construidos con transistores bipolares.

Características TTL

- Velocidad de conmutación rápida: Los chips TTL pueden cambiar de estado (de 0 a 1 o viceversa) muy rápidamente, lo que los hace adecuados para aplicaciones que requieren una alta velocidad de procesamiento.
- Consumo de energía moderado: Aunque no es la familia lógica más eficiente en términos de consumo de energía, tiene un consumo de energía aceptable para muchas aplicaciones.
- Compatibilidad universal: Los niveles de voltaje lógico de entrada y salida son compatibles con una amplia gama de dispositivos y sistemas, lo que facilita su integración en diseños más grandes.

Voltaje Umbral en TTL

Una característica crítica de los chips TTL es el "voltaje umbral" o "nivel de disparo" (threshold voltage en inglés). Los transistores bipolares en un chip TTL requieren una cierta cantidad de voltaje para cambiar su estado. A este valor específico se le llama "voltaje umbral". Por lo general, para la familia TTL, el voltaje umbral es de aproximadamente 0.8 V para un nivel lógico bajo (0) y 2.0 V para un nivel lógico alto (1).

Importancia de una Fuente de Poder Estable

Dado que los chips TTL tienen un voltaje umbral definido para reconocer niveles lógicos, es crucial proporcionar una fuente de alimentación con un voltaje estable y bien regulado a +5 voltios (5V). Si el voltaje de la fuente no es lo suficientemente alto para superar el voltaje umbral requerido, los transistores no cambiarán de estado adecuadamente, lo que podría llevar a errores o comportamientos inesperados en el circuito.

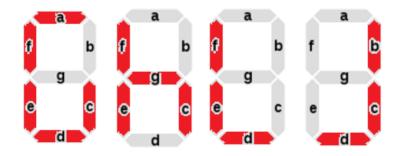
Una fuente de alimentación con un voltaje estable de +5V garantiza que los niveles lógicos se interpreten de manera confiable y precisa, lo que es esencial para un funcionamiento correcto del circuito TTL y para evitar daños en los componentes electrónicos.

En resumen, la familia lógica TTL es ampliamente utilizada en electrónica digital debido a su velocidad de conmutación rápida y su compatibilidad universal. Sin embargo, es crucial suministrar una fuente de alimentación estable y bien regulada a +5V para garantizar un funcionamiento confiable, tomando en cuenta el voltaje umbral necesario para el cambio de estado de los transistores en los chips TTL. Esto es especialmente importante al realizar simulaciones o prácticas con protoboard o fibra de vidrio, donde la precisión y estabilidad del voltaje son fundamentales para un correcto funcionamiento de los circuitos.

Contenido

Funciones booleanas

Frontal



Α	В	а	b	С	d	е	f	g	Letra
0	0	1	0	1	1	1	1	0	G
0	1	0	0	1	0	1	1	1	Н
1	0	0	0	0	1	1	1	0	L
1	1	0	1	1	1	0	0	0	J

a = A'B'

b = AB

c = A'B' + A'B + AB

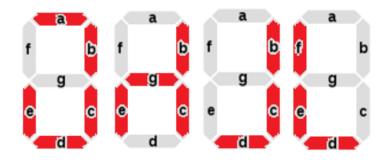
d = A'B' + AB' + AB

e = A'B' + A'B + AB'

f = A'B' + A'B + AB'

g = A'B

Espejo



Α	В	а	b	С	d	е	f	g	Letra
0	0	0	0	0	0	0	1	1	G
0	1	1	0	0	1	0	1	0	Н
1	0	1	0	0	0	1	1	1	L
1	1	1	1	1	0	0	0	1	J

$$a = A+B$$

$$b = (A+B)(A+B')(A'+B)$$

$$c = (A+B)(A+B')(A'+B)$$

$$d = (A+B) (A'+B)(A'+B')$$

$$e = (A+B) (A+B') (A'+B')$$

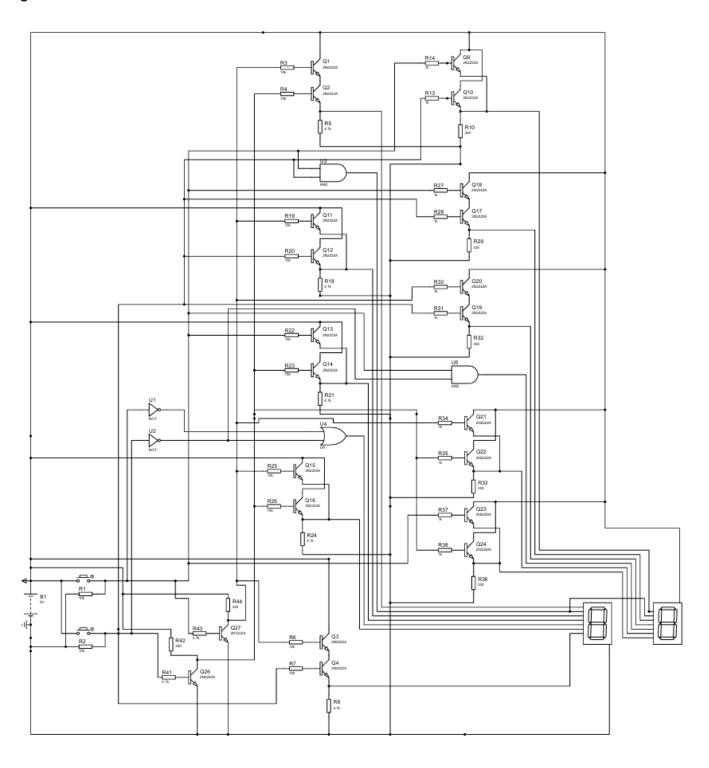
$$f = (A'+B')$$

$$g = (A+B')$$

Mapas de Karnaugh

Frontal				Espejo			
В	0	1	В	0	1		
0	1	0	, C		0		
1	0	0	1		0		
	a=A'B'			a'=A+B			
A B	0	1	AB	0	1		
0	0	0	C		1		
1	0	1	1		0		
	b=AB			b'=AB			
A B	0	1	A	0	1		
0	1	1	С		1		
1	0	1	1		0		
c=B+A'				c'=AB			
В	0	1	В	0	1		
0	1	0	C	1	0		
1	1	1	1	1	1		
	d=A+B'			d'=A'B			
			_				
A B	0	1	A B	0	1		
0	1	1	С		1		
1	1	0	1		1		
	e=A'+B'			e'=AB'			
A B	0	1	В	0	1		
0	1	1	C	0	0		
1	1	0	1	0	1		
	f=A'+B'			f'=A'+B'			
В			, В				
A \	0	1	A \	0	1		
0	0	1	C		1		
1	0	0	1		0		
	g=A'B			g'=A+B'			

Diagramas del diseño en circuito



Equipo utilizado

Cable para protoboard: 3 metros (Q 2.0 c/u mts)

Protoboard normal: 1 protoboard (Q 45.0)

Protoboard Espejo: 1 protoboard (Q 70.0)

Jumpers: 2 kit (Q32.00 kit)

Resistencias de 330 Ω : 10 resistencias (1 c/u)

Resistencias de $1K\Omega$: 20 resistencias (1 c/u)

Resistencias de 220Ω : 2 resistencias (1 c/u)

Transistores 2N2222A: 20 transistores (1.25 c/u)

IC TTL 74LS08 (AND): 2 ands (8 c/u)

IC TTL 74LS04 (NOT): 1 not (8 c/u)

IC TTL 74LS32 (OR): 1 or (8 c/u)

Display de 7 segmentos cátodo común: 1 display (Q7.00)

Display de 7 segmentos ánodo común: 1 display (Q7.00)

Baquelita de cobre: 1 baquelita (Q13.5)

Fuente de Voltaje de 5V (Cargador de celular)

Pulsadores de 4 pines: 2 (Q2 c/u)

Tapon de pulsador: 2 (Q1.00 c/u)

Bornera 3 pines: 2 borneras (3.0 c/u)

Bornera 2 pines: 2 borneras (2.0 c/u)

Hoja termotransferible: 1 (Q 7.00)

Cloruro Férrico: 1 botella (Q 9.00)

Estaño: 1mtr (Q 3.00 c/metro)

Recipiente para encapsulado: Q10.00

Presupuesto: Q 346.50

Total de presupuesto en material para la practica 1, sin herramienta es de: Q346.50

Aporte individual de cada integrante

Luis Catalán

Aporto Q 86.63 en compra de material para la práctica, más el aporte de herramienta ya adquirida previamente para la realización de la práctica no.1.

José Villela

Aporto Q 86.63 en compra de material para la práctica, más el aporte de herramienta ya adquirida previamente para la realización de la práctica no.1.

Geovany Calderón

Aporto Q 86.63 en compra de material para la práctica, más el aporte de herramienta ya adquirida previamente para la realización de la práctica no.1.

Hengel Contreras

Aporto Q 86.63 en compra de material para la práctica, más el aporte de herramienta ya adquirida previamente para la realización de la práctica no.1.

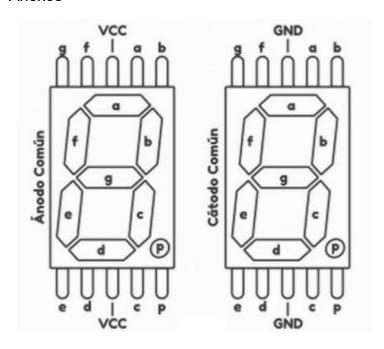
Conclusión General:

La práctica permitió aplicar los conocimientos adquiridos en clase y laboratorio para la construcción de circuitos combinacionales, fortaleciendo la comprensión de los principios de la lógica digital a través de su implementación práctica.

Conclusiones Específicas:

- 1. Se logró poner en práctica la lógica combinacional utilizando Mapas de Karnaugh para simplificar expresiones lógicas, lo cual facilitó el diseño eficiente de los circuitos.
- 2. Se comprendió el funcionamiento básico de los transistores y su aplicación en la construcción de compuertas lógicas, reforzando su importancia en la electrónica digital.
- 3. Se aplicaron correctamente los conceptos de lógica positiva y negativa, comprendiendo su influencia en el comportamiento y análisis de los circuitos diseñados.

Anexos



Abecedario en display de 7 segmentos:

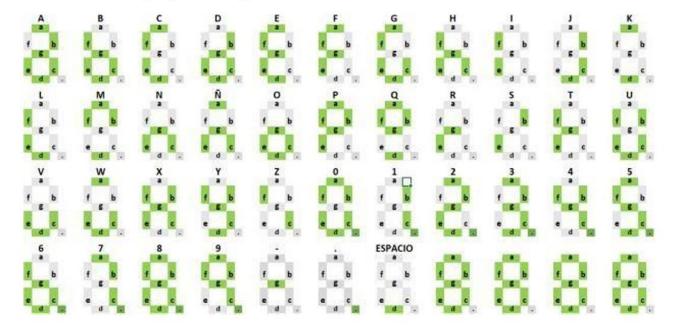
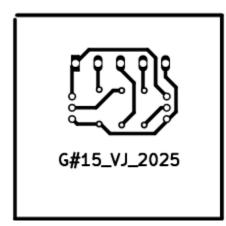
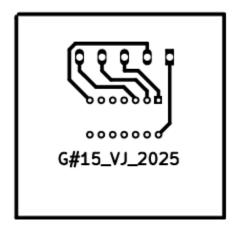


Diagrama del circuito impreso





Fotografías de los circuitos físicos (protoboard y placa)



