

Concetti base

SP - Stack pointer

L'indirizzo di partenza dello stack viene caricato all'inizio(prima entry della IVT).

System registers

Sono registri non accedibili tramite modalità **user**.

Il più importante(per noi) è il registro **CONTROL**:

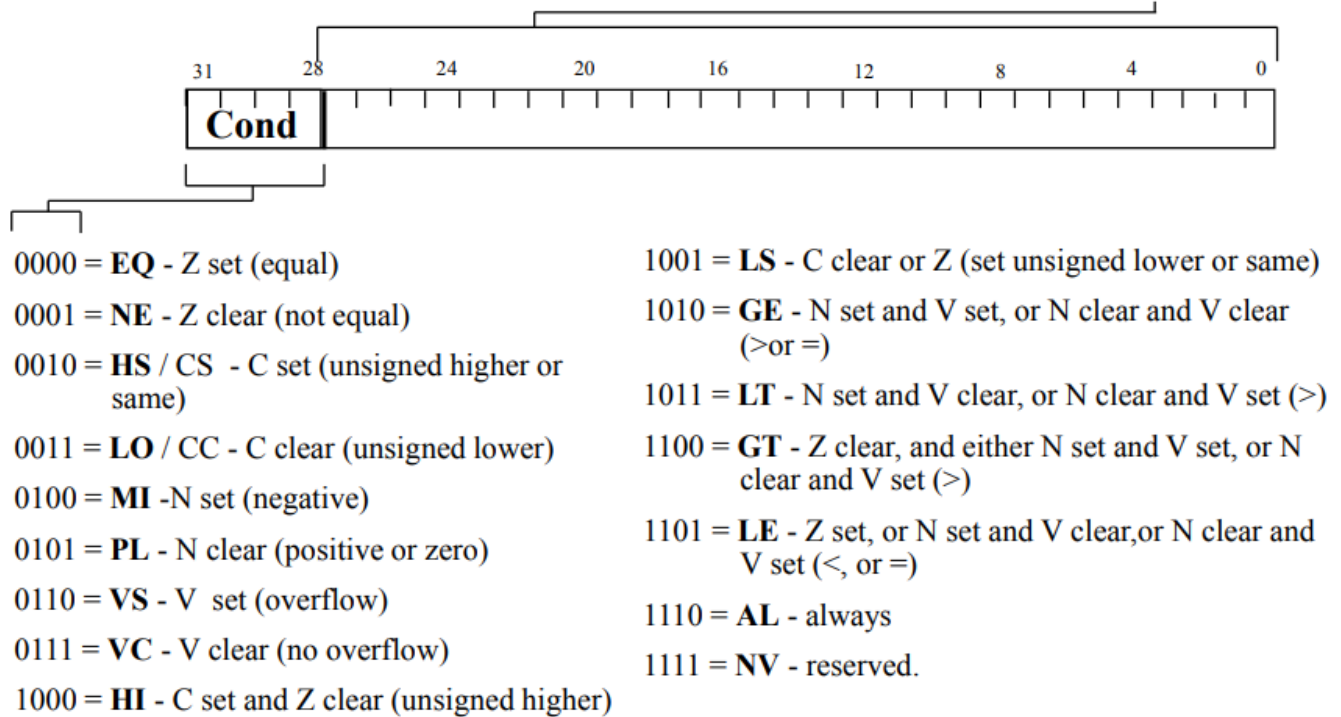
- **CONTROL[0]:**
 - Se è 0 thread mode e privileged state
 - Se è 1 thread mode e user state
- **CONTROL[1]:**
 - Se 0 in handler mode: Master SP viene usato
 - Se 0 in thread mode: Master SP viene usato
 - Se 1 in thread mode, SPS viene usato

Esecuzione condizionata

Tutte le istruzioni possono venir eseguite condizionatamente.

Infatti in ogni istruzione ci sono 4 bit ad indicare la condizione.

Un'istruzione non eseguita a causa della condizione **perderà** soltanto 1 ciclo di clock a fronte dei 3 cicli di clock persi del **branch**.



Condizioni varie in base ai flag del PSR.

Questi suffissi si mettono dopo l'istruzione, ad esempio:

ADDEQ r0,r1,r2

viene eseguita solo se la condizione **EQ** è vera.

I flag delle condizioni del PSR possono venir modificati impostando ad 1 il flag **S** nelle istruzioni (alcune istruzioni lo fanno di default, senza questo bit).