

Hardwarebeschreibung

Digital-Design

Prof. Dr.-Ing. habil. Jürgen Kampe

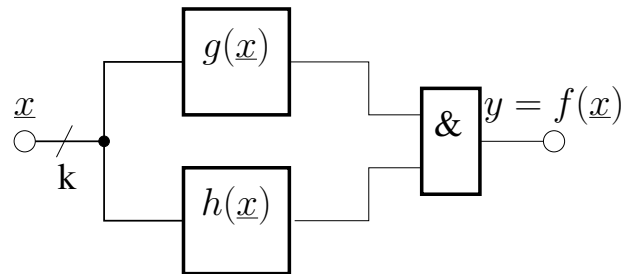
Logiksynthese

1. Beschreibung kombinatorischer Systeme.

- Lesen Sie die KKNF und die KDNF aus der Schaltbelegungstabelle aus:

x_2	x_1	x_0	y_1	y_2	y_3	y_4	y_5
0	0	0	0	1	1	0	0
0	0	1	0	1	1	0	0
0	1	0	1	0	1	0	1
0	1	1	0	0	0	1	0
1	0	0	0	0	0	0	1
1	0	1	0	0	1	0	0
1	1	0	1	1	1	0	0
1	1	1	0	1	1	0	0

2. Realisierungen für kombinatorische Systeme.



- Lesen Sie die Funktion $f(\underline{x})$ und die Torfunktion $h(\underline{x})$ aus der Wertetabelle aus für:

$$g(\underline{x}) : E = \{0, 11, 12\}, \quad k = 4$$
$$D = \{4, 5, 13, 15\}$$

unter der Voraussetzung, dass $f(\underline{x})$ für alle Eingangsbelegungen eindeutig ist, d. h. $\forall \epsilon : f(\underline{x}_\epsilon) \in \{0, 1\}$.

- Minimieren Sie die Funktion $g(x)$ aus dem Karnaugh-Plan.
- Bestimmen Sie eine Realisierung für diese Funktion nach Quine/McCluskey und Tafelauswahlverfahren.
- Faktorisierung aus dem Karnaugh-Plan:

Entwickeln Sie eine mehrstufige NAND-Schaltung für $f(\underline{x}) = \sum 0, 3, 5, 6, 7, 8, 12, 15, \quad k = 4$.

Verwenden Sie zwei Startblöcke $B_{1,9}$ und $B_{10,14}$. Vergleichen Sie das Ergebnis mit der minimalen 2-stufigen Realisierung.

Verzeichnis der Präsentationen

Logiksynthese

1. Seminar HB: 1

..... 1. Seminar HB: 2

..... 1. Seminar HB: 3

Verzeichnis der Präsentationen

Präsentationen: 1