实验五 时序逻辑电路

JS124620 高越 2025年5月5日

一、 实验和要求目的

实验目的

- 1. 掌握时序逻辑电路的一般设计过程
- 2. 掌握时序逻辑电路的时延分析方法,了解时序逻辑电路对时钟信号相关参数的基本要求:
- 3. 掌握时序逻辑电路的基本调试方法, 熟练使用示波器观察波形图

实验要求

广告流水灯

用触发器、组合函数器件和门电路设计一个广告流水灯,该流水灯由八个 LED 灯组成,工作时始终为 1 暗 7 亮,且这一个暗灯循环右移。

- 1. 写出设计过程, 画出设计的逻辑电路图, 按图搭接电路
- 2. 将单脉冲加到系统时钟端, 静态验证实验电路
- 3. 将 TTL 连续脉冲信号加到系统时钟端, 用示波器观察并记录时钟脉冲 CP、触发器的输出端 Q_2 、 Q_1 、 Q_0 和 8 个 LED 上的波形。

二、 实验原理

广告流水灯

硬件选择

实验要求设计一个广告流水灯,该流水灯由8个LED组成,工作时始终为1暗7亮,且这一个暗灯循环右移,故可先用一个同步时序电路产生一个递增的三位二进制数,再将此二进制数的各位接入一个3线—8线译码器,产生各个LED灯的控制信号。查阅器件手册,可知可以利用门电路和双D触发器74HC74组成一个3位同步二进制递增计数器,利用3线—8线译码器74HC138来产生LED灯的控制信号。

列出3位同步二进制递增计数器的状态转移真值表

设 3 位同步二进制递增计数器输出的三位二进制数为 $Q_2Q_1Q_0$,则此电路的状态转移真值表如表1所示。

列出状态转移方程组

观察状态转移真值表,不难得出电路的状态转移方程组:

$$\begin{split} Q_0^{n+1} &= D_0^n = \overline{Q_0^n} \\ Q_1^{n+1} &= D_1^n = Q_1^n \oplus Q_0^n \\ Q_2^{n+1} &= D_2^n = Q_2^n \oplus (Q_1^n \cdot Q_0^n) \end{split}$$

现态			次态		
Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	0	0

表 1: 3 位同步二进制递增计数器的状态转移真值表

逻辑电路图

根据状态转移方程组不难设计出3位同步二进制递增计数器的逻辑电路图,将其输出接入译码器的三个输入位,可以得到广告流水灯的完整电路图,如图1所示。

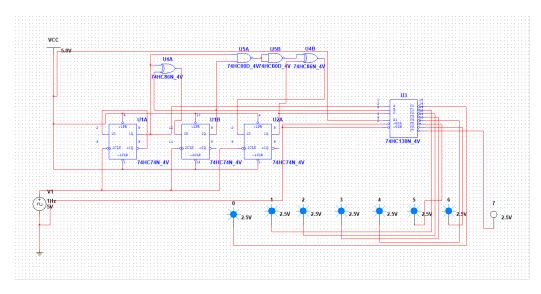


图 1: 广告流水灯逻辑电路图

三、 实验仪器

四、 实验记录

根据电路图搭接电路,将面包板上的连续脉冲信号接入 CP 端,将信号频率设置为1 Hz。将译码器的八个输出端接入面包板上的 LED 灯,进行动态验证。之后,把 CP 信号的频率改为1000 Hz,依次把 CP 端、 Q_2 、 Q_1 、 Q_0 和 LED 灯的输出端接入示波器,观察并记录波形。示波器波形实物图如图2和图3所示。汇总后的波形图如图4所示。

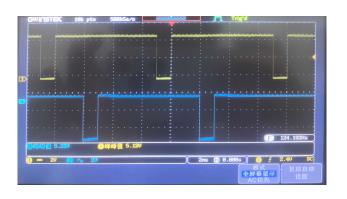


图 2: 示波器显示波形实物图 (0 号灯和 5 号灯)

图 3: 示波器显示波形实物图 (0 号灯和 7 号灯)

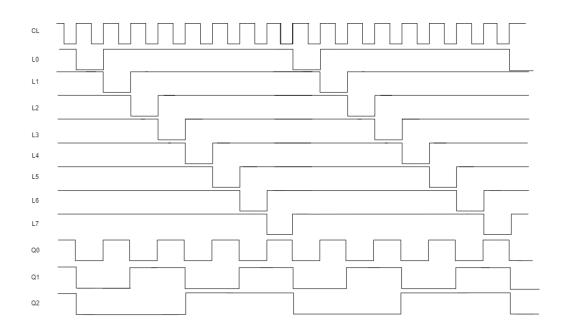


图 4: 汇总后的波形图

五、 实验分析

符不符合预期。

六、 实验小结

瞎写点东西。