

La Fifo

Objectifs

- automate,
- affectation de signaux,
- notion de process
- utilisation d'un IP Core

1 Implantation et Test de la Fifo du TD

1.1 simulation

1. Reprenez le code développé en TD et complétez le fichier fourni fifo.vhd.

Quelques différences par rapport au TD :

- (a) les noms des signaux ont un peu changé pour être cohérent avec la seconde partie du TP où on va utiliser une FIFO de Xilinx:
- (b) le reset est actif à '1' pour la même raison,
- (c) nous avons rajouté en sortie le nombre d'éléments contenus dans la fifo pour aider au debbuggage.
- 2. Générez un fichier de tests en utilisant les outils de Xilinx ISE et vérifier le bon fonctionnement de votre Fifo par une simulation.

1.2 synthèse

Programmez la FIFO sur la carte Nexys4 en utilisant différents composants déjà développés dans les séances précédentes (décodeur 7 segments pour afficher la sortie de la FIFO, le diviseur d'horloge pour utiliser une horloge pas trop rapide, ...)

2 Fifo IP core

Utilisez le catalogue des composants de Xilinx pour retrouver une FIFO avec un comportement équivalent.

Vous devriez être capable de l'utiliser rapidement sans trop modifier le composant principal Nexys4.