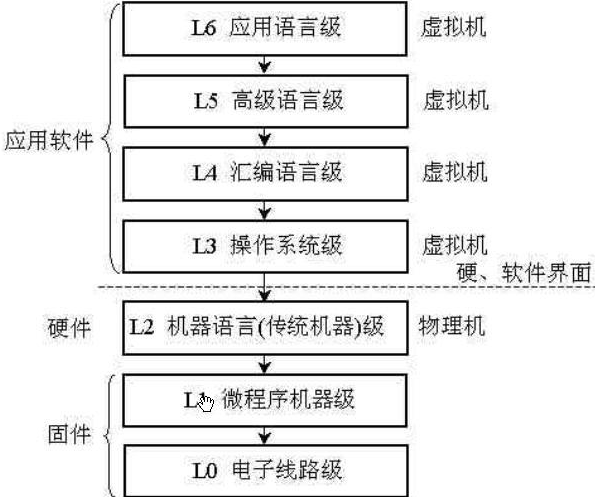
1.下列说法中，错误的是（ B ）

A.固件功能类似软件，形态类似硬件(Firmware: 内部保存的设备驱动程序)

B.寄存器的数据位对微程序级用户透明

C.软件与硬件具有逻辑功能的等效性

D.计算机系统层次结构中，微程序属于硬件级



2、完整的计算机系统通常包括（ A ）

A.硬件系统与软件系统

B.运算器、控制器、存储器

C.主机、外部设备

D.主机和应用软件

3、CPU地址线数量与下列哪项指标密切相关（ B ）

A.运算精确度

B.内存容量

C.存储数据位

D.运算速度

4、下列属于冯•诺依曼计算机的核心思想是（ C ）

A.采用补码

B.采用总线

C.存储程序和程序控制

D.存储器按地址访问

5、计算机中表示地址时使用（ A ）

A.无符号数

B.反码

C.补码

D.原码

6、当 -1 < x < 0时， [x]补=（ C ）

A. x

B.1-x

C.2+x

D.2-x

7、假设寄存器为8位，用补码形式存储机器数，包括一位符号位，那么十进制数一25在寄存器中的十六进制形式表示为（ C ）

A.99H

B.67H

C.E7H

D.E6H

8、如果某系统15\*4=112成立，则系统采用的进制是（ C ）

A.9

B.8

C.6

D.7

9、某十六进制浮点数A3D00000中最高8位是阶码（含1位阶符），尾数是最低24位（含1位数符），若阶码和尾数均采用补码，则该浮点数的十进制真值是（ A ）

A.-0.375×2^(-93)

B.-0.375×2^(-35)

C. -0.625×2^(-93)

D.0.625×2^(-35)

10、存储器中地址号分别为1000#、1001#、1002#、1003的4个连续存储单元，分别保存的字节数据是1A、2B、3C、4D，如果数据字长为32位,存储器采用的是小端对齐模式，则这4个存储单元存储的数据值应被解析为（ A ）

A.4D3C2B1A

B.A1B2C3D4

C.D4C3B2A1

D.1A2B2C3D

11、字长8位的某二进制补码整数为11011010，则该数的标准移码是（ B ）

A.11011010

B.01011010

C.00111010

D.10111010

12、对于IEEE754格式的浮点数，下列描述正确的是（ D ）

A.阶码和尾数都用补码表示

B.阶码用移码表示，尾数用补码表示

C.阶码和尾数都用原码表示

D.阶码用移码表示，尾数用原码表示

13、对字长为8位的二进制代码10001101，下列说法错误的是（ C ）

A.如果代码为无符号数，则其十进制真值为+141

B.如果代码为补码数，则其十进制真值为-115

C.如果代码为标准移码数，则其十进制真值为+115

D.如果代码为原码数，则其十进制真值为-13

14、若浮点数的尾数是用5位补码来表示的，则下列尾数中规格化的尾数是（ B ）

A.01011和11010

B.10000和01001

C.01100和11110

D.11011和01011

15、若浮点数的尾数是用5位补码来表示(其中符号位1位)，则下列尾数中规格化的尾数是（ B ）

A.11011和01011

B.10000和01001

C.01011和11010

D.01100和11110

16、下列关于补码和移码关系的描述中，错误的是（ C ）

A.同一个数的补码和移码，其数值部分相同，而符号相反

B.相同位数的补码和移码具有相同的数据表示范围

C.零的补码和移码相同

D.一般用移码表示浮点数的阶码，而用补码表示定点数

17、执行算术右移指令的操作过程是（ C ）

A.进位标志移至符号位，各位顺次右移1位

B.操作数的符号位填0，各位顺次右移1位

C.操作数的符号位不变，各位顺次右移1位，符号位拷贝至最高数据位

D.操作数的符号位填1，各位顺次右移1位

18、原码除法是指（ D ）

A.操作数用补码表示并进行除法，但商用原码表示

B.操作数用绝对值表示，加上符号位后相除

C.操作数用原码表示，然后相除

D.操作数取绝对值相除，符号位单独处理

19、对8位补码操作数A5H，进行二位算术右移后的十六进制结果为（ C ）H

A.52

B.D2

C.E9

D.69

20、在定点二进制运算器中，减法运算一般通过（ D ）来实现

A.补码运算的二进制减法器

B.反码运算的二进制加法器

C.原码运算的二进制减法器

D.补码运算的二进制加法器

21、浮点数加减运算过程一般包括对阶、尾数运算、规格化、舍入和判溢出等步骤。设浮点数的阶码和尾数均采用补码表示，且位数分别为5位和7位（均包含2位符号位）。若有两个数X = 2^7 ´ 29/32 ,Y= 2^5 ´ 5/8，则用浮点加法计算X+Y 的最终结果是（ C ）

A.00111 1100010

B.01000 0010001

C.溢出

D.00111 0100010

22、 若浮点数用补码表示，则判断运算结果是否为规格化数的方法是（ B ）

A.阶符与数符相同

B.数符与尾数小数点后第一位数字相异

C.阶符与数符相异

D.数符与尾数小数点后第一位数字相同

23、在定点运算器中，为判断运算结果是否发生错误，无论采用双符号位还是单符号位，均需要设置（ A ），它一般用异或门来实现

A.溢出判断电路

B.编码电路

C.译码电路

D.移位电路

24、已知A=0.1011,B= -0.0101，则[A+B]补 为（ B ）

A.1.1011

B.0.0110

C.1.0110

D.0.1101

25、下列说法错误的是（A ）

A.补码乘法器中，被乘数和乘数的符号都不参加运算

B.在小数除法中，为了避免溢出，要求被除数的绝对值小于除数的绝对值

C.并行加法器中虽然不存在进位的串行传递，但高位的进位依然依赖于数据的低位

D.运算器中通常都有一个状态标记寄存器，为计算机提供判断条件，以实现程序转移

26、以下关于ALU的描述正确的是（A ）

A.能完成算术与逻辑运算

B.不能支持乘法运算

C.只能完成逻辑运算

D.只能完成算术运算

27、在计算机中，对于正数，其三种机器数右移后符号位均不变，但若右移时最低数位丢1，可导致（ B ）

A.无任何影响

B.影响运算精度

C.无正确答案

D.运算结果出错

28、CPU可直接访问的存储器是（A ）

A.主存

B.磁盘

C.光盘

D.磁带

29、计算机字长32位，主存容量为128MB，按字编址，其寻址范围为（ D ）

A.0 ~ 128M-1

B.0 ~ 64M-1

C.0 ~ 16M-1

D.0 ~ 32M-1

30、字位结构为256Kｘ4位SRAM存储芯片，其地址引脚与数据引脚之和为（ B ）

A.24

B.22

C.18

D.30

31、某SRAM芯片，存储容量为64K×16位，该芯片的地址线和数据线数目分别为（D ）

A.64，16

B.16，64

C.64 , 64

D.16，16

32、假定用若干块4K 4位的存储芯片组成一个8K8位的存储器，则地址0B1F所在芯片的最小地址是（ D ）

A.0600H

B.0700H

C.0B00H

D.0000H

33、计算机系统中的存贮器系统是指（B ）

A.RAM和ROM存贮器

B.Cache、主存贮器和外存贮器

C.Cache

D.磁盘存储器

34、动态存储器刷新以 （ D ） 为单位进行

A.字节

B.存储单元

C.列

D.行

35、下列存储器类型中，速度最快的是（ B ）

A.Flash Memory

B.SRAM

C.DRAM

D.EPROM

36、某计算机字长 32位，下列地址属性中属于按双字长边界对齐的是（ B ）

A.存储器地址线低二位全部为0

B.存储器地址线低三位全部为0

C.存储器地址线最低为0

D.存储器地址线低三位取值随意

37、在32位的机器上存放0X12345678，假定该存储单元的最低字节地址为0X4000，则在小端存储模式下存在在0X4002单元的内容是（ B ）

A.0X12

B.0X34

C.0X56

D.0X78

38、在虚存、内存之间进行地址变换时，功能部件 （ B ）将地址从虚拟（逻辑）地址空间映射到物理地址空间

A.DMA

B.MMU

C.Cache

D.TLB

39、在程序执行过程中，Cache与主存的地址映象是由（ A ）

A.硬件自动完成

B.操作系统完成

C.编译系统完成

D.用户编写程序完成

40、在 Cache的地址映射中， 若主存中的任意一块均可映射到Cache内任意一行的位置上， 则这种映射方法称为（ B ）

A.直接映射

B.全相联映射

C.2-路组相联映射

D.混合映射

41、采用虚拟存储器的主要目的是（ A ）

A.扩大主存储器的存储空间， 且能进行自动管理和调度

B.提高主存储器的存取速度

C.扩大外存储器的存储空间

D.提高外存储器的存取速度

42 、虚拟存储器中，程序执行过程中实现虚拟地址到物理地址映射部件（系统）是（ C ）

A.应用程序完成

B.编译器完成

C.操作系统和MMU配合完成

D.MMU完成

43、 相联存储器是按( D )进行寻址访问的存储器

A.地址

B.队列

C.堆栈

D.内容

44、以下哪种情况能更好地发挥Cache的作用（ C ）

A.递归子程序

B.程序的大小不超过内存容量

C.程序具有较好的时间和空间局部性

D.程序中存在较多的函数调用

45、以下关于虚拟存储管理地址转换的叙述中错误的是（ B ）

A.MMU在地址转换过程中要访问页表项

B.一般来说，逻辑地址比物理地址的位数少

C.地址转换是指把逻辑地址转换为物理地址

D.地址转换过程中可能会发生“缺页”

46、假定主存按字节编址，cache共有64行，采用4路组相联映射方式，主存块大小为32字节，所有编号都从0开始。问主存第3000号单元所在主存块对应的cache组号是（ A ）

A.13

B.29

C.1

D.5

47、下列关于MMU的叙述中，错误的是（ C ）

A.MMU是存储管理部件

B.MMU参与虚拟地址到物理地址的转换

C.MMU负责主存地址到Cache地址的映射

D.MMU配合使用TLB 地址转换速度更快

48、下列关于主存与cache地址映射方式的叙述中正确的是（ A ）

A.在Cache容量相等条件下，组相联方式的命中率比直接映射方式有更高的命中率

B.直接映射是一对一的映射关系，组相联映射是多对一的映射关系

C.在Cache容量相等条件下，直接映射方式的命中率比组相联方式有更高的命中率

D.全相联映射方式比较适用于大容量Cache

49、下列关于CaChe的说法中，错误的是（ C ）

A.CaChe行大小与主存块大小一致

B.分离CaChe(也称哈佛结构)是指存放指令的CaChe与存放数据CaChe分开设置

C.读操作也要考虑CaChe与主存的一致性问题

D.CaChe对程序员透明

50、下列关于CaChe的论述中，正确的是（ B ）

A.CaChe的容量与主存的容量差距越大越能提升存储系统的等效访问速度

B.采用直接映射时，CaChe无需使用替换算法

C.加快CaChe本身速度，比提高CaChe命中率更能提升存储系统的等效访问速度

D.采用最优替换算法，CaChe的命中率可达到100％

51、某计算机系统中，CaChe容量为512 KB，主存容量为256 MB，则CaChe 一主存层次的等效容量为（ A ）

A.256 MB

B.256 MB - 512 KB

C.512 KB

D.256 MB+512 KB

52、以下四种类型指令中，执行时间最长的是（ C ） (单选)

A.RS型指令

B.RR型指令

C. SS型指令

D.程序控制类指令

53、程序控制类指令的功能是（ B ） （单选 ）

A.进行主存与CPU之间的数据传送

B.改变程序执行的顺序

C.进行CPU和I/O设备之间的数据传送

D.进行算术运算和逻辑运算

54、下列属于指令系统中采用不同寻址方式的目的主要是（ B ）（单选）

A.丰富指令功能并降低指令译码难度

B.缩短指令长度，扩大寻址空间，提高编程灵活性

C.为了实现软件的兼容和移植

D.为程序设计者提供更多、更灵活、更强大的指令

55、寄存器间接寻址方式中，操作数存放在（ C ）中 （单选）

A.指令寄存器

B.数据缓冲寄存器MDR

C.主存

D.通用寄存器

56、指令采用跳跃寻址方式的主要作用是（ A ) (单选)

A.实现程序的有条件、无条件转移

B.实现程序浮动

C.实现程序调用

D.访问更大主存空间

57、下列寻址方式中，有利于缩短指令地址码长度的是 （ C ） （单选）

A.间接寻址

B.直接寻址

C.隐含寻址

D.寄存器寻址

58、假设某条指令的一个操作数采用寄存器间接寻址方式，假定指令中给出的寄存器编号为8，8号寄存器的内容为1200H，地址1200H中的内容为12FCH，地址12FCH中的内容为3888H，地址3888H中的内容为88F9H．则该操作数的有效地址为( A ) (单选)

A.1200H

B.88F9H

C.12FCH

D.3888H

59、某计算机按字节编址，采用大端方式存储信息。其中，某指令的一个操作数的机器数为ABCD 00FFH，该操作数采用基址寻址方式，指令中形式地址（用补码表示）为FF00H，当前基址寄存器的内容为C000 0000H，则该操作数的LSB(即该操作数的最低位FFH)存放的地址是( C ) (单选)

A.C000 FF00H

B.C000 FF03H

C.BFFF FF03H

D.BFFF FF00H

60 、假定指令地址码给出的是操作数所在的寄存器的编号，则该操作数采用的寻址方式是( D )(单选)

A.寄存器间接寻址

B.直接寻址

C.间接寻址

D.寄存器寻址

61 、相对寻址方式中，操作数有效地址通过( A )与指令地址字段给出的偏移量相加得到 (单选)

A.程序计数器的值

B.基址寄存器的值

C.变址寄存器的值

D.段寄存器的值

62、下列关于二地址指令的叙述中，正确的是( C ) (单选)

A.地址码字段一定是操作数

B.地址码字段一定是操作数的直接地址

C.运算结果通常存放在其中一个地址码所指向的位置

D.地址码字段一定是存放操作数的寄存器编号

63、下列选项中不会直接成为影响指令长度的是( D )(单选)

A.指令中地址码字段的长度

B.指令中操作码字段的长度

C.指令中地址码字段的个数

D.通用寄存器的位数

64、通常情况下，不包含在中央处理器(CPU)芯片中的部件是（ C ） （单选）

A.ALU

B.控制器

C.DRAM

D.寄存器

65、一定不属于冯•诺依曼机体系结构必要组成部分的是（ B ）（单选）

A.RAM

B.Cache

C.ROM

D.CPU

66、 冯•诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU依据（ D ）来区分它们(单选)

A.指令和数据的地址形式不同

B.指令和数据的寻址方式不同

C.指令和数据的表示形式不同

D.指令和数据的访问时间不同

67、指令寄存器的位数取决于（ B ）。（单选）

A.存储字长

B.指令字长

C.机器字长

D.存储器的容量

68、下列寄存器中，对汇编语言程序员不透明的是（ A ）（单选）

A.条件状态寄存器

B.存储器数据寄存器(MDR)

C.存储器地址寄存器(MAR)

D.程序计数器(PC)

69、PC存放的是下一条指令的地址，故PC的位数与（ B ）的位数相同

A.指令寄存器IR

B.主存地址寄存器MAR

C.程序状态字寄存器PSWR

D.指令译码器ID

70、在控制器的控制方式中，机器周期内的时钟周期个数可以不相同，这种控制方式属于（ C ）。（单选）

A.同步控制

B.联合控制

C.异步控制

D.分散控制

71、下列不属于控制器功能的是（ B ） （单选）

A.操作控制

B.算术与逻辑运算

C.指令的顺序控制

D.异常控制

72、当CPU内部cache发生缺失时，CPU如何处理（ A ) (单选)

A.等待数据载入

B.进程调度

C.进行异常处理

D.执行其他指令

73、用以指定待执行指令所在主存地址的寄存器是（ D ）。（单选）

A.数据缓冲寄存器

B.存储器地址寄存器MAR

C.指令寄存器IR

D.程序计数器PC

74、下列关于微程序和微指令的叙述中（ A ）是正确的。（单选）

A.微程序控制器比硬连线控制器相对灵活

B.同一条微指令可以发出互斥的微命令

C.控制器产生的所有控制信号称为微指令

D.微程序控制器的速度一般比硬布线控制快

75某计算机采用微程序控制器的微指令格式采用编码方式组织，某互斥命令组由4个微命令组成，则微指令寄存器中相应字段的位数至少需( D )。 （单选）

A.2

B.4

C.5

D.3

76、多周期CPU中，下列有关指令和微指令之间关系的描述中，正确的是（ A ）。（单选）

A.一条指令的功能通过执行一个微程序来实现

B.一条指令的功能通过执行一条微指令来实现

C.通过指令的寻址方式实现指令与微程序的映射

D.通过指令的形式地址字段实现指令与微程序的映射

77、相对于微程序控制器，硬布线控制器的特点是（ C ）（单选）

A.指令执行速度慢，指令功能的修改和扩展容易

B.指令执行速度快，指令功能的修改和扩展容易

C.指令执行速度快，指令功能的修改和扩展难

D.指令执行速度慢，指令功能的修改和扩展难

78、从信息流的传送效率来看，（ D ）工作效率最低。

A.双总线系统

B.多总线系统

C.三总线系统

D.单总线系统

79、系统总线地址的功能是（ C ）。

A.选择主存单元地址

B.选择外存地址

C.指定主存和I / O设备接口电路的地址

D.选择进行信息传输的设备

80、IEEE1394的高速特性适合于新型高速硬盘和多媒体数据传送，它的数据传输率最高可以达到（ C ）。

A.200 Mb/秒

B.100 Mb/秒

C.400 Mb/秒

D.300 Mb/秒

81、异步控制常用于（ C ）作为其主要控制方式。

A.微程序控制器中

B.微型机的CPU中

C.在单总线结构计算机中访问主存与外围设备时

D.硬布线控制器中

82、当采用（ A ）对设备进行编址情况下，不需要专门的I/O指令。

A.统一编址法

B.单独编址法

C.两者都是

D.两者都不是

83、8086 CPU对I/O接口的编址采用了（ B ）。

A.I/O端口和存储器统一编址

B.I/O端口独立编址

C.输入/输出端口分别编址

D.I/O端口和寄存器统一编址

84、中断向量地址是（ D ）。

A.子程序入口地址

B.中断服务例行程序入口地址

C.中断返回地址

D.中断服务例行程序入口地址的指示器

85、为了便于实现多级中断，保存现场信息最有效的办法是采用（ A ）。

A.堆栈

B.通用寄存器

C.外存

D.存储器

86、在单级中断系统中，CPU一旦响应中断，则立即关闭（ B ）标志，以防本次中断服务结束前同级的其他中断源产生另一次中断进行干扰。

A.中断请求

B.中断屏蔽

C.中断保护

D.中断允许

87、通道对CPU的请求形式是（ C ）。

A.跳转指令

B.通道命令

C.中断

D.自陷

二填空题（每空2分，共20分）

访问256KB的存储空间，需要的地址线数最少为( 18 ）根？

2、程序必须存放在哪里才能被CPU访问并执行（主存或CACHE ）请输入答案

3、某计算机指令集中共有A、B、C、D四类指令，它们占指令系统的比例分别为40% 、20%、20%、20%, 各类指令的CPI分别为 2、3、4、5；该机器的主频为600MHZ，则该机的MIPS为( 187.5 )（保留到小数点后一位）

4、存放一个24 \* 24点阵汉字，至少需要多少字节的存储空间 （只需要填写十进数）（72）请输入答案

5、设机器字长为16位，定点表示时，数据位15位，符号位1位，则定点原码表示时能表示的最小负数为 （填写十进制数，要带符号，且符号与数字间不能有空格）请输入答案（-2^15+1）将一个十进制数-129表示成补码时，至少应采用多少位二进制数（9）

6、已知[X]补 = 1101001 , [Y]补 = 1101010, 则用变形补码计算2[X]补 +1/2 [Y]补的结果为 （直接填二进制数即可，数字间不留空格）

请输入答案（1000111）

7、计算机字长为8位，若 x = - 1101101，则 [x/4]补 的值为 （直接填写二进制数）请输入答案（11100100）

8、移码表示法主要用于表示浮点数的（直接填汉字即可）（移码）

9、某计算机主存容量为64K \* 16,其中ROM区为4K，其余为RAM区，按字节编址。现要用2K \* 8位的ROM芯片和4K \* 8位的RAM来设计该存储器，则需要RAM芯片数是 （填写阿拉伯数字即可）（15）请输入答案

10、设A=0x123456，计算机内存地址为由低到高。则采用小端方式下，最高地址存放的内容为（只填写2位阿拉伯数字）（12）

请输入答案

11、某计算机存储器按照字节编址，采用小端方式存储数据，假定编译器规定int和short型长度分别为32位和16位，并且数据按照边界对齐存储。 某C语言的程序段如下：

struct

{

int a;

char b;

short c;

} record;

record.a = 273;

若record变量的首地址为0xC008,则地址0xC008的内容是0X ( 11) （只填写2个阿拉伯数字）

12、在请求分页存储管理方案中， 若某用户空间为16个页面， 页 长 1 K B，虚页号0、1、2、3、4对应的物理页号分别为1、5、3、7、2。则逻辑地址A2CH所对应的物理地址为(E2C )H （只需填数字和字母，不需要在最后带H，如有字母一定要大写，字母之间以及字母和数字间不留空格）请输入答案

13、假定主存按字节编址，cache共有64行，采用直接映射方式，主存块大小为32字节，所有编号都从0开始。问主存第3000号单元所在主存块映射到的cache行号是( 29 )。（本题中的数字都是十进制数，答案也填十进制数）请输入答案

14、计算机主存容量8MB，分为4096个主存块，Cache数据区容量为64KB，若Cache采用直接映射方式，则Cache的总行数为 ( 只需要填写阿拉伯数字 )（32）请输入答案

15、某计算机为定长指令字结构，采用扩展操作码编码方式，指令长度为16位，每个地 址码占4位，若已设计三地址指令15条，二地址指令8条，一地址指令127条，则剩下的零地址指令最多有( 16 )条. (只需要填阿拉伯数字)请输入答案

16、在变址寻址方式中，若变址寄存器的内容是4E3CH，指令中给出的偏移量为63H,则数据的有效地址为 （ 4E9F ）H (只需要填阿拉伯数字和大写字母,共需4位) 请输入答案

17、某计算机采用双字节长指令,指令中形式地址字段8位 ，指令中的数据采用补码表示,且PC的值在取指阶段完成修改。 某采用相对寻址的指令的当前地址和转移后的目标地址分别为为2008和 2001（均为10进制数）,则该指令的形式地址字段的值为(F7 )H (只需要填阿拉伯数字和大写字母,共需2位)

————————————————

版权声明：本文为CSDN博主「岛屿绕城」的原创文章，遵循 CC 4.0 BY-SA 版权协议，转载请附上原文出处链接及本声明。

原文链接：<https://blog.csdn.net/qq_43663263/java/article/details/104085489>

1.计算机硬件能直接执行的是：D

A.高级语言

B.任何语言

C.汇编语言

D.机器语言

2.下列说法中，错误的是：B

A.软件与硬件具有逻辑功能的等价性

B.寄存器的数据位对微程序级用户透明

C.固件功能类似软件，形态类似硬件

D.计算机系统层次结构中，微程序属于硬件级

3.完整的计算机系统通常包括：B

A.运算器，控制器，存储器

B.硬件系统与软件系统

C.主机和应用软件

D.主机，外部设备

4.计算机的字长与下列哪项指标密切相关：C

A，运算速度

B，内存容量

C.运算精确度

D.存取速度

5.多选下列关于硬件与软件关系的描述中，正确的是:ABCD

A.硬件是软件运行的基础

B.硬件的发展推动了软件的发展

C.软件能完成的功能及性能与硬件有关

D软件的发展也推动硬件的发展

6.多选下列可用于评价计算机系统性能的指标是:ABCD

A.IPC

B.字长

C.MIPS

D.CPI

7单选CPU地址线数量与下列哪项指标密切相关：A

A.内存容量

B.运算速度

C.运算精确度

D.存储数据位

8.下列关于计算机系统层次结构的描述中，正确的是ABCD

A.指令集架构层是软、硬件间的接口

B.低层代码执行效率比高层代码执行效率高

C.不同层次面向不同用户，看到计算机的属性不同

D.低层用户对硬件的透明性比高层用户要低

9.多选下列关于计算机字长的描述中正确的是：AD

A.字长一般与通用寄存器的位数相同

B.字长一般与存储器数据位相同

C.字长一般与存储器的地址位相同

D.字长一般与运算器的数据位相同

10.单选当-1 < x < 0时， [x]补=B

A.1-x

B.2+x

C.2-x

D.

11.单选浮点数的表示范围和表示精确度分别取决于C

A.阶码的编码和尾数的编码

B.机器字长和阶码的位数

C.阶码的位数和尾数的位数

D.尾数的位数和阶码的位数

12.单选假设寄存器为8位，用补码形式存储机器数，包括一位符号位，那么十进制数一25在寄存器中的十六进制形式表示为C

A.67H

B.E6H

C.E7H

D .99H

13.单选如果某系统15\*4=112成立，则系统采用的进制是C

A8

B.7

C.6

D.9

14. 单选2^100

mod 7 =A

A.2

B.5

C.4

D.3

15.单选某IEEE754格式32位浮点数，若其对应的十六进制代码为ABE00000，则浮点数的真值为D

A.-1.75×2^(-40 )

B.-1.75×2^(-87)

C.-0.75×2^(-87)

D.-.75×2^( - 40)

16.单选某十六进制浮点数A3D00000中最高8位是阶码（含1位阶符），尾数是最低24位（含1位数符），若阶码和尾数均采用补码，则该浮点数的十进制真值是B

A.-0.375×2^(-35)

B.-0.375×2^(-93)

C.-0.625×2^(-93)

D.0.625×2^(-35)

17.单选两个字长16位的补码0A2B和E16A, 带符号扩展成32位后的结果分别C

A.00000A2B和0000E16A

B.FFFF0A2B和0000E16A

C.00000A2B和FFFFE16A

D.11110A2B和FFFFE16A

18.单选有字长为8位的代码10010011，分别采用奇校验和偶校验方式对其编码，把增加的1位校验码安排在编码结果的最低位，则得到的奇、偶校验编码分别是A

A.100100111和100100110

B.110010011和010010011

C.100100110和100100111

D.010010011和110010011

19.单选对于IEEE754格式的浮点数，下列描述正确的是C

A.阶码和尾数都用原码表示

B.阶码和尾数都用补码表示

C.阶码用移码表示，尾数用原码表示

D.阶码用移码表示，尾数用补码表示

20.单选对字长为8位的二进制代码10001101，下列说法错误的是D

A如果代码为无符号数，则其十进制真值为+141

B.如果代码为原码数，则其十进制真值为-13

C.如果代码为补码数，则其十进制真值为-115

D.如果代码为标准移码数，则其十进制真值为+115

21.单选下列关于补码和移码关系的描述中，错误的是C

A.相同位数的补码和移码具有相同的数据表示范围

B.同一个数的补码和移码，其数值部分相同，而符号相反

C.零的补码和移码相同

D.一般用译码表示浮点数的阶码，而用补码表示定点数

22.多选计算机字长16位，采用补码表示整数，下列关于其表示数据范围的描述中正确的是ABCD

A.能表示的最小负数是- (2 ^15)

B.能表示的最大负数是-1

C.能表示的最小正数是1

D.能表示最大正数是(2^15) -1

23.单选计算机中表示地址时使用AA.无符号数B.补码C.反码D.原码24.单选存储器中地址号分别为1000#、1001#、1002#、1003的4个连续存储单元，分别保存的字节数据是1A、2B、3C、4D，如果数据字长为32位,存储器采用的是小端对齐模式，则这4个存储单元存储的数据值应被解析A

A.4D3C2B1A

B.A1B2C3D4

C.1A2B2C3D

D. D4C3B2A1

25.单选字长8位的某二进制补码整数为11011010，则该数的标准移码是C

A.11011010

B.10111010

C.01011010

D.00111010

26.单选若浮点数的尾数是用5位补码来表示的，则下列尾数中规格化的尾数是C

A.01100和11110

B.11011和01011

C10000和01001

D.01011和11010

27…单选若浮点数的尾数是用5位补码来表示(其中符号位1位)，则下列尾数中规格化的尾数是B

A.11011和01011

B.10000和01001

C.01100和11110

D.01011和11010

28.多选在IEEE 754浮点机器数中不出现的是CD

A.尾数的符号位

B.阶码的符号位

C.基数

D.尾数中最高位的1

29.多选设x为整数，x的真值为25，以下选项与x相等的有BCD

A.反码二进制串为100110的数

B.反码二进制串为011001的数

C.补码二进制串为011001的数

D.原码二进制串为011001的数

30.多选关于奇偶校验的下列描述中，错误的是 AB

A.可纠正1位错误

B.检测得到的无错结论可靠

C.只需要1位校验位

D.检测得到的有错结论可靠

31.多选设规格化浮点数的阶码为k位(包含1位符号位)、尾数为n 位(各包含一位符号位)，若阶码和尾数均采用补码数据表示，下列关于该浮点数表示范围的描述中，正确的是ABCD

A.能表示的最小正数为

B.能表示的最大负数为

C能表示的最大正数为

D 能表示的最小负数为

32.多选在32位操作系统中，下列类型不占用8个字节的是ABD

A.char

B.short int

C.long long

D.unsigned int

33.多选已知 定点小数[X]补 = 1.X1X2X3, 若要求X≤-0.75，则下列满足要求的是ABC

A.X1X2X3 = 000

B.X1X2X3=010

C.X1X2X3 =001

D.X1X2X3 =101

填空题

1. 程序必须存放在（内存）才能被CPU访问并执行。

2. 某计算机指令集中共有A、B、C、D四类指令，它们占指令系统的比例分别为40% 、20%、20%、20%, 各类指令的CPI分别为 2、3、4、5；该机器的主频为600MHZ，则该机的MIPS为 （保留到小数点后一位）（187.5）

计算方法：MIPS=600/(0.4\*2+0.2\*3+0.2\*4+0.2\*5)=187.5

1

若某程序编译后生成的目标代码由A、B、C、D四类指令组成，它们在程序中所占比例分别为20%、40%、20%、20%。已知A、B、C、D四类指令的CPI分别为1、2、2、2。现需要对程序进行编译优化，优化后的程序中A类指令条数减少了一半，而其它指令数量未发生变化。假设运行该程序的计算机CPU主频为500MHZ。优化后程序的MIPS为（保留到小数点后一位）(264.7)

3 访问256KB的存储空间，需要的地址线数最少为( 18 ）根？ （只需要填阿拉伯数字）

4.十进制数5对应的32位IEEE754格式的机器数为 （40A00000）H (采用十六进制表示,填写答案时不需要写最后的H)

5.字长5位的待编码二进制有效数据为10011，对它进行CRC编码时采用的生成多项式代码为1011，则得到的编码结果为（填写二进制形式）

10011有效数位和CRC编码生成的多项式进行异或：

10011000

1011

00101000

101000

1011

000100

此时，三位：100不能与四位的CRC编码：1011进行模二除的运算将原始数据与结果相加

10011000

＋ 100

10011100

6.某纠错码的全部码字为00000000000000011111,1111100000,1111111111。该编码的码距为(5)

7. 32位IEEE 754浮点数为41A4C000H, 则对应的真值的小数部分的数值为 （ 59375）

（只需要填小数点后面的阿拉伯数字，0和小数点均不需要填写）

8.将一个十进制数-129表示成补码时，至少应采用多少位二进制数(9)

9.设机器字长为16位，定点表示时，数据位15位，符号位1位，则定点原码表示时能表示的最小负数为

（填写十进制数，要带符号，且符号与数字间不能有空格）(-32767)

1)对于真值为+0.1011的二进制数，其原码和补码分别是（ ）

D、0.1011、0.1011

(2)对于真值为-0111的二进制数，其原码和补码分别是（ ）

C、1111和1001

(3) 某二进制的补码为10111，这个数的十进制真值是（ ）

B、-9 C、-7 D、-8

(4) 某二进制的补码为1.0011, 这个数的十进制真值是（ ）

D、-0.8175

(5)某二进制补码数为1101，则该数的标准移码是（ ）

A、0101

补码首位是1，为负数，它的移码则是0101

补码用0000当作0。而移码用1000当作0，在此基础上做减法就得到负数，比如-1就是0-1=1000-1001=0111

这里给出的补码1101代表了真值是负011的数字，则1000-0011=0101

(6)字长5位的单符号补码二进制数01101和10010，算术右移1位后分别是（ ）

B、00110和11001

算术右移， 就是直接移，空出来的用原数填，这样保证正负符号不变。

0110[1]移走=>填入[0]0110

1001[0]移走=>填入[1]1001

(7)字长16位的补码数0A2B和E16A, 带符号扩展成32位后的结果分别是（ ）

C、00000A2B和FFFFE16A

(8)有字长为8位的代码10010011,若分别采用奇校验和偶校验方式对其编码，把增加的1位校验码安排在编码结果的最低位，则得到的奇、偶校验编码分别是（ ）

D、100100111和100100110；

(9)IEEE754标准的浮点数表示中（ ）

A.阶码用移码表示，尾数用原码表示

尾数是原码，不用补码，因为尾数只表示正数，IEEE754标准中有第一位的符号位。

(10)在浮点运算中，“右规”操作是指

C.尾数右移，阶码增大

右规时，尾数每右移一位，阶码+1，直到尾数变成规格化形式为止

(1)字长为8位的浮点数二进制代码，最高的5位是补码表示的阶码，最低的3位是补码表示的尾数，则该浮点数的表示范围是（ ）

D、 -2^15 ~ 0.752^15

阶码是5位的补码，则可表示的最小数是2(15)\*(-1)=-215

尾数是3位的补码，可表示的最大数为(1-(1/2)2)\*215=0.752^15

(2)若浮点数的尾数是用5位补码来表示的，则下列尾数中规格化的尾数是（ ）

C、 10000和01001

(3)某十六进制浮点数A3D00000，如果其对应的是补码，字长32位，最高8位是阶码（含1位阶符），尾数是最低24位（含1位数符），该浮点数十进制的真值是（ ）

A、 -0.625\*2^(-93)

(4)某个标准IEEE754格式的短浮点数，如果它的十进制真值为-18.625，则这个浮点数对应的十六进制代码应是（ ）

D、 C1950000

(5)某IEEE754格式的短浮点数，若它16进制代码ABE00000，则浮点数的真值为（ ）

D、-1.75\*2^(-85)

(6)下列关于补码加减法,错误的描述是（ ）

C、最高数据位有进位,则一定发生了溢出；

假设有一正一负两数进行加法运算，正数的绝对值大于负数的绝对值，此时结果的符号位是正数（发生进位），结果等于两数的绝对值之差，此时运算正确，未发生溢出。

(7)下列关于IEEE754规范化浮点数乘法运算,正确的描述是（ ）

B、乘法结果最多只右移1位即可实现规格化处理；

(8)下列对奇偶校验的描述中,正确的描述是（ ）

A、奇偶校验均不能检测到偶数个数据位出错，也无法定位出错位；

(9)下列对海明校验的描述中,正确的描述是（ ）

C、待编码数据长度为4位,再增加3位校验码就可以检测到仅1位数据出错的情况并纠错；

(10)待编码有效数据为11011，生成多项式代码为1011，若采用CRC方法对这5位有效数据进行编码，则得到的编码结果为（ ）

D、11011001

生成多项式有4位，则CRC码应在有效数据后补3位，这三位由11011000与1011的余数确定

二进制下11011000 mod 1011 = 001

CRC码为11011001,可以验证，11011001 mod 1011 = 000,说明CRC码D项是正确的