**1,**

**题目**：FPGA Implementation of Izhikevich Spiking Neural Networks for Character Recognition

FPGA实现Izhikevich脉冲神经网络字符识别模型

**单位**：Clemson University，University of Dayton

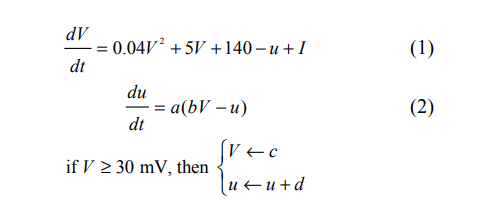
**目标**：探索使用FPGA实现大型Izhikevich仿真模型的可行性。（Izhikevich伊日凯维奇）

**主要工作**：建立了模块化的处理元件用流水线方式评价Izhikevich SNN，使用了识别字符的Izhikevich SNN来进行这项研究。

主要贡献：

1. FPGA实现Izhikevich仿真模型时模块化的处理元件设计
2. 使用处理元件来评价FPGA实现的模型

给出了Izhikevich脉冲神经元模型



调整a,b,c,d四个参数可以模拟生物上神经元几乎所有反应。

研究中建立了两层的网络，第一层是输入神经元，第二层是输出神经元，训练识别48个不同的字符

图像的每个像素对应一个输入神经元，每个输出神经元对应一个图像

**硬件实现**：在Cray XD1实现SNN,只有算法识别部分被加速，使用了AMD Opteron 和 Xilinx FPGA来执行

FPGA通过高速接口逻辑模块连接AMD处理器，通过DMA接口模块连接额外的SRAM，后者被用作在片外SRAM和AMD与FPGA之间传送数据。

FPGA上的SNN实现包括三部分：

1. SNN处理元件组：每个处理元件评价一个神经元子集，并据此生成一个激活向量
2. 一个L2电流模型：生成输入两级神经元的电流
3. 协调前两者实现字符识别算法

在不同大小的两种FPGA上实现了脉冲神经网络，对比了他们各自与软件实现的性能。24x24图像处理的FPGA实现速度是软件实现的3.3倍，96x96图像处理的FPGA实现速度是软件实现的8.5倍

**结果**:通过对比，证明了建立的特征识别模型获得了非常高的速度，表明了FPGA适用于建立大型Izhikevich脉冲神经网络模型

2，

**题目**：FPGA implementation of sequence-to-sequence predicting spiking neural networks用FPGA实现序列到序列预测的脉冲神经网络

**单位**：Hanyang University

**目标**：在FPGA上进行SPSNN（序列预测脉冲神经网络）的硬件高效实现

SPSNN经过the learning by backpropagating action potentia（LbAP）方法训练之后，可以进行序列到序列的预测

**主要工作**：使用了rule-based event (routing)方法而不是查找表这种对内存需求大的方式来高效实现硬件

查找表的方式在进行反向查找参数更新时会耗费大量时间，因此提出了基于规则的事件路由方式，基于SNN的拓扑使用特定的规则来替换目标神经元和突触相关地址的事件，然后在FPGA上实现来证明这个理论

SPSNN在给出序列前一部分内容后，可以预测下一步内容。通过将预测结果返回给输入层，可以回忆出整个完整的序列。

LbAP方法的特征，在突触产生信号时，它的树 突 产生的电势高于一定值u2会导致权重产生积极的变化，如果在一定值范围内u1-u2，权重产生消极的变化，否则没有变化(小于u1)

**结果**：该网络在实时培训后表现出了关联性回忆的能力，确定了该方法的成功应用。

**3，**

**题目**：FPGA-based spiking neural network with hippocampal oscillation dynamics towards biologically meaningful prostheses

**目标**：面向生物学意义上假肢，考虑海马体振荡动力学的基于 FPGA 的脉冲神经网络

**主要工作**：使用并行架构和时间分割多路复用技术增强了计算效率，同时降低了硬件资源的消耗

**结果**：朝着建立实时生物上有意义的 HSNN 假肢迈出的很有希望的一步

4，

**题目**：Minitaur, an Event-Driven FPGA-Based Spiking Network Accelerator

基于FPGA的任务驱动的脉冲神经网络加速器

**作者**：Daniel Neil and Shih-Chii Liu

**目标**：设计了一个加速器，来研究FPGA平台实现实时的事件驱动的深度脉冲网络的能力

**问题**：由于现在的计算方式并不适用于现在的计算机架构，神经网络的计算受到了影响。

在标准的反向传播网络，其基本计算可以认为是矩阵乘法，这可以在GPU中高效计算，但矩阵乘法比例差，最终需要大量计算。

一个理想的解决方法是，用低功耗来支持更大的网络。为了降低计算消耗，引入了event-driven计算和FPGA。

计算机视觉中，如果每帧都进行计算，那么对于静态的背景，将会由许多重复计算，造成计算资源的浪费。这种计算风格对神经网络的事件驱动的传感器非常有效。这些事件驱动设备在时间需要处理时发出脉冲，极大提高了计算效率。

由于FPGA的特性，更适合在FPGA平台实现事件驱动的脉冲神经网络

硬件实现：Xilinx Spartan-6 platform

主要工作：event\_drive 网络模型的性能限制在于脉冲的产生这一步，决定脉冲的接受神经元，决定每个连接权重；

为了最小化链接查找的影响，存储基于特定规则的链接；

因为有着非常多的输出链接，另一个挑战是管理输出电流。把脉冲存储为一个脉冲序列而不是存储接受脉冲信号的神经元的位置，这样更加高效；

本地缓存对优化神经元权重和状态查找非常重要。对于空间上相似的输入事件，权重和状态可以缓存并更快读取，又通过调整部分活跃的神经元来获取良好的局部特性

**硬件实现**：脉冲信号以数据包的形式通过USB，经过环形缓冲区之后排入事件序列。

时间序列有一个事件优先级列表，来自同一层的脉冲因为所有连接的延迟相同，将与其他层的脉冲在排序中分离出来。

同时并行分配模块将检查事件序列，确定需要处理的事件。

然后介绍了神经元状态查找，连接查找的优化方法。

**结果**：

在MINIST数据集上软件实现的LIF神经元网络达到了94.2%准确率，而Minitaur只使用每张图片的1000个脉冲达到了92%的准确率

然后为了演示可配置性，选择了非视觉大数据集进行文本分类和分组，实现了71%的分类精度

之后研究发现其鲁棒性很好，

**不足**：对系统的训练现在还未找到高效的方法，

5，Spiking Neural Network Based Low-Power Radioisotope Identification using FPGA

使用 FPGA 进行基于脉冲神经网络的低功率放射性同位素识别

单位：爱丁堡大学，曼彻斯特大学，利物浦大学，克罗梅克集团

**目标**：建立详细全面的基于事件的低功耗同位素鉴别的硬件设计

**问题**：由于没有任务关注处理，传统的基于帧的方式的处理单元会不断消耗能量。

**解决方法**：event-based processing基于事件的处理

这意味着仅在检测事件发生时才启动处理，为提高能源效率提供了潜力

事件处理是并行，事件读入是流水线形式，提前停止预测

SNNs 在SpiNNaker平台进行模拟和评估，然后在FPGA上进行实现。

**系统架构**：传感器——数据预处理——基于事件的处理

**传感器**：看不见的伽马光子被转换为可见光子，然后被光电子探测器捕捉

**预处理**：用多阈值技术将模拟光信号转换为数字信号表示的不同事件；对数据进行减小尺寸的预处理。

**基于事件的处理**：硬件实现的SNN分类模型

神经处理单元：每层之间的数据交换遵循Address Event Representation,有一个共享内存存储权重

同一层的神经元使用时间多路复用的方式逐一处理，操作序列由控制逻辑块的状态机决定

神经元模型：Integrate-and-Fire模型，为了降低能耗，忽略了一些特征参数

验证和校验：使用监视器监测每个神经元状态是否符合预期

ANN-to-SNN Conversion：SNN是由训练好的ANN通过SpiNNaker转换的：量化和神经网络的转换。

结果：FPGA的实现比基于框架的方法在能耗方面好了27倍

对比ANN, SpiNNaker, FPGA实现，FPGA实现有着与另外两种方法相当的精度，但是能耗和空间消耗更少。