

## 计算机组成原理 Homework8 (10.26)

中国人民大学 信息学院 崔冠宇 2018202147

1. 有一个  $512\text{K} \times 16$  的存储器, 由  $64\text{K} \times 1$  的 2164RAM (芯片内是 4 个  $128 \times 128$  结构), 问:

(1) 总共需要多少个 RAM 芯片?

(2) 采用分散刷新方式, 单元刷新闻隔不超过  $2\text{ms}$ , 则刷新信号的周期是多少?

(3) 采用集中刷新方式, 设读写周期  $T=0.1\mu\text{s}$ , 存储器刷新一遍最少需要多少时间?

解:

(1)  $(512/64) \times (16/1) = 128$ , 所以需要 128 个 RAM 芯片。

(2) 因为刷新时各芯片内各矩阵同步刷新, 所以只需要考虑一个矩阵的情况. 由于每个矩阵是  $128 \times 128$  的, ([需要] 进行 128 次刷新, 故刷新信号的周期  $T = 2\text{ms}/128 = 2000\mu\text{s}/128 = 15.625\mu\text{s}$ .

(3) 同上问, 需要 128 次刷新, 所以  $T_{\text{总}} = 0.1\mu\text{s} \times 128 = 12.8\mu\text{s}$ .

2. 某机器中, 已知地址空间为  $0000\text{H} \sim 1\text{FFFH}$  的 ROM 区域, 现在用 ROM 芯片 ( $8\text{K} \times 4$ ), RAM 芯片 ( $8\text{K} \times 4$ ) 形成一个  $16\text{K} \times 8$  的 RAM 区域, 起始地址为  $2000\text{H}$ , 假设 RAM 有  $\text{CS}\#$  和  $\text{WE}\#$  控制端. CPU 地址总线为  $\text{A}15 \sim \text{A}0$ , 数据总线为  $\text{D}7 \sim \text{D}0$ , 控制信号为  $\text{WE}\#$ , 要求画出逻辑图, 并给出对应的地址空间 (16 进制表示).

解: 题意: 在  $0000\text{H} \sim 1\text{FFFH}$  的地址设置 ROM 区 ( $8\text{K} \times 8$ ), 在  $2000\text{H} \sim 5\text{FFFH}$  的地址设置 RAM 区 ( $16\text{K} \times 8$ ).

1. 写出 CPU 寻址空间和存储器空间的大小:

CPU 寻址空间: 根据 CPU 地址总线为 16 位, CPU 地址空间大小为  $64\text{KB}$ ;

存储器空间: 根据题意, ROM  $8\text{KB}$ , RAM  $16\text{KB}$ , 共  $24\text{KB}$ .

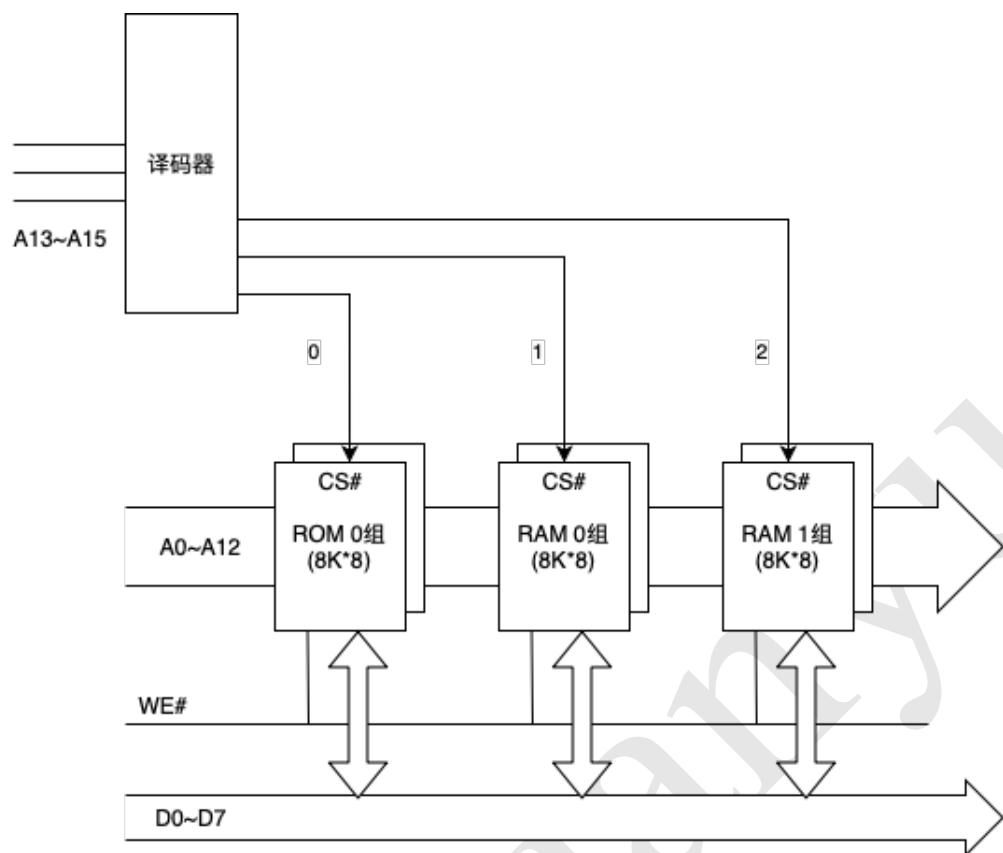
2. 扩展方案:

共需要 2 片 ROM 和 4 片 RAM 芯片. 首先要将 ROM 和 RAM 按照位扩展方式, 2 个一组组成  $8\text{K} \times 8$  的芯片组, 然后再按照要求做字扩展.

3. 译码方案:

由于芯片的字容量为  $8\text{K}$ , 需要 13 根地址线, 所以还有 3 位可用来译码. 选择 3-8 译码器进行译码.

4. 逻辑图:



5. 地址空间分配:

$A_{15}A_{14}A_{13}$	地址空间 (16 进制)	说明
000	0000H~1FFFH	ROM 0#
001	2000H~3FFFH	RAM 0#
010	4000H~5FFFH	RAM 1#
011~111	6000H~FFFFH	空闲