

Cuprins

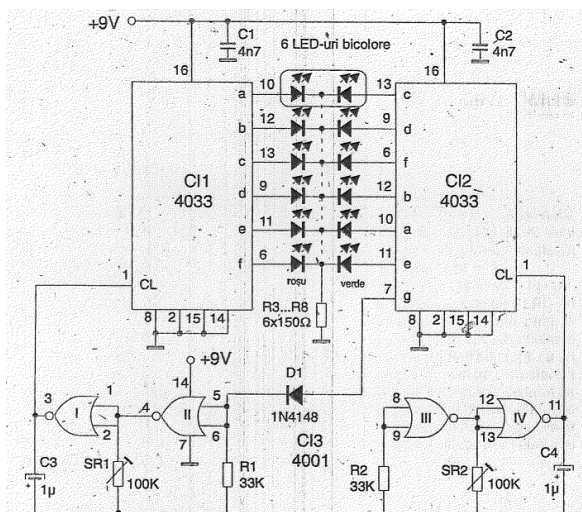
	Pg.
I. Date initiale de proiectare.....	2
II. Schema electrica.....	3
III. Raport de postprocesare "Design Rules Check".....	4
IV. Raport de postprocesare "Cross Reference".....	5
V. Bill of Materials.....	6
VI. Raport de postprocesare "Wirelist".....	7
VII. Verificarea net-urilor.....	12
VIII. Drill Holes.....	13
IX. Layer electric TOP.....	15
X. Layer electric BOTTOM.....	16
XI. Solder Mask Bottom.....	17
XII. Solder Mask Top.....	18
XIII. Silk Screen Top.....	19
XIV. Concluzii.....	20
XV. Bibliografie/Webografie.....	21
XVI. ANEXE.....	22

2. Date Initale de proiectare, schemaelectrica initiala

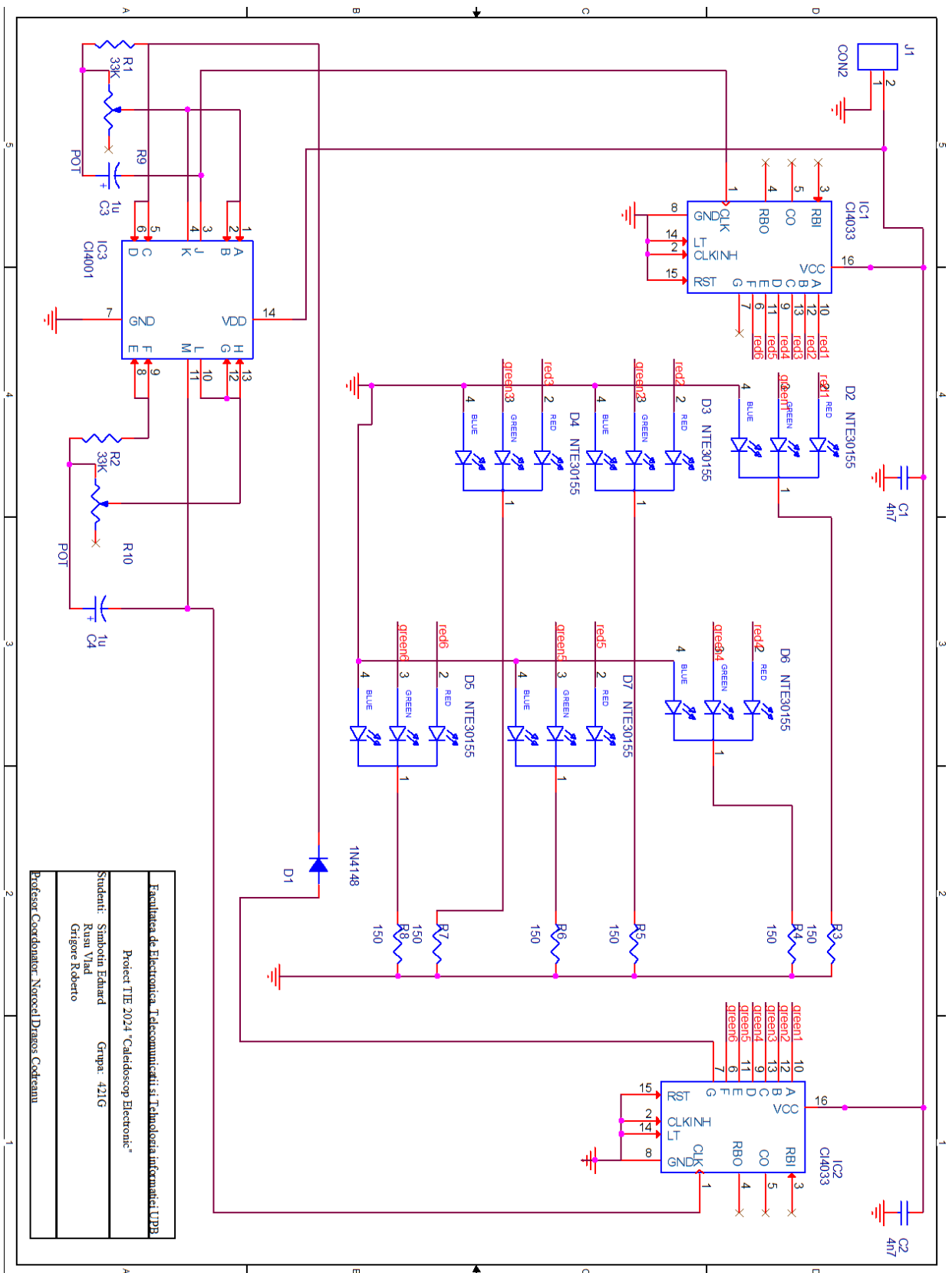
Scopul proiectului de fata este de a realiza design-ul PCB al unui caleidoscop electronic, conform unei scheme electrice si a unor parametrii dati. Caleidoscopul este realizat din doua circuite integrate de tip CMOS 4033 si CMOS 4001. Primele doua, IC1 si IC2, sunt numaratoare-decodoare, folosite in configuratii identice. In mod current, aceste IC comanda aprinderea celor sapte segmente ale unui afisor. Cel de-al treilea integrat este folosit pentru a asigura viteze de avans diferite celor doua numaratoare cu ajutorul a doua astabile separate formate din portile lui IC3. Prin interediul semireglabilelor SR1, SR2 frecventa celor doua astabile se regleaza de catre utilizator la valori mai mici de 25Hz.

Proiectul PCB va fi relaizat folosind numai doua straturi electrice si anume cele externe, TOP si BOTTOM. Toate componentele vor fi plasate pe stratul TOP, traseele de semnal vor avea latimea de 0.2mm, traseele de alimentare vor avea latimea de 1.2 mm, iar spatierea in toate cazurile va fi 0.25 mm. Placa va fi una dreptunghiulara cu dimensiunile 70x55mm, se vor plasa doua gauri nemetalizate de prindere in colturi opuse ale placii cu diametrul de 2 M (5.08mm) de coltul in dreptul careia a fost plasata. Constrangerile de proiectare mentionate se pot vedea in ANEXA 2, randul corespunzator grupei 9.

In continuare va fi prezentata o scurta descriere a circuitului, schema electrica echivalenta in programul OrCAD Capture si layer-ele proiectului PCB. Schema poate fi regasita pe stick-ul inclus la sfarsit in folderul "Proiect PCB" alaturi de foile de catalog pentru componentele utilizate, cu o serie de link-uri propuse pentru achizitionarea componentelor, care se afla in folder-ul "Foi de catalog" si de fisierele pentru realizarea proiectului PCB care se afla in folder-ul "Fisiere pentru fabricatie".



1.2 Schema electrica in format A4



1.3 Raport de postprocesare “Design Rules Check”

1:\tie proiect\tie_proiect.drc

```
1: Date and Time : 05/28/24 17:03:20
2:
3: -----
4: Checking Schematic: SCHEMATIC1
5: -----
6: Checking Electrical Rules
7:
8: Checking For Single Node Nets
9:
10: Checking For Unconnected Bus Nets
11:
```

1.4 Raport de postprocesare "Cross Reference"

```

I:\tie proiect\tie_proiect1.xrf

1: 1      1N4148  D1  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OL
B
2: 2      1U   C3  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
3: 3      1U   C4  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
4: 4      4N7  C1  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
5: 5      4N7  C2  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
6: 6      33K  R1  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
7: 7      33K  R2  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
8: 8      150  R3  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
9: 9      150  R4  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
10: 10     150  R5  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
11: 11     150  R6  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
12: 12     150  R7  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
13: 13     150  R8  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
14: 14     CI4001 IC3 SCHEMATIC1/PAGE1  0  L:\TIE PROIECT\TIE PROIECT.DSN
15: 15     CI4033 IC1 SCHEMATIC1/PAGE1  0  L:\TIE PROIECT\TIE PROIECT.DSN
16: 16     CI4033 IC2 SCHEMATIC1/PAGE1  0  L:\TIE PROIECT\TIE PROIECT.DSN
17: 17     CON2  J1  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\CONNECTOR.O
LB
18: 18     NTE30155 D2 SCHEMATIC1/PAGE1  0  I:\TIE PROIECT\RGB\NTE30155.OLB
19: 19     NTE30155 D3 SCHEMATIC1/PAGE1  0  I:\TIE PROIECT\RGB\NTE30155.OLB
20: 20     NTE30155 D4 SCHEMATIC1/PAGE1  0  I:\TIE PROIECT\RGB\NTE30155.OLB
21: 21     NTE30155 D5 SCHEMATIC1/PAGE1  0  I:\TIE PROIECT\RGB\NTE30155.OLB
22: 22     NTE30155 D6 SCHEMATIC1/PAGE1  0  I:\TIE PROIECT\RGB\NTE30155.OLB
23: 23     NTE30155 D7 SCHEMATIC1/PAGE1  0  I:\TIE PROIECT\RGB\NTE30155.OLB
24: 24     POT  R9  SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
25: 25     POT  R10 SCHEMATIC1/PAGE1  0  G:\16.6_2015_ORCAD_LITE_ALL PRODUCTS\TOOLS\CAPTURE\LIBRARY\DISCRETE.OLB
26:

```

Nr.Crt	Reference Designator, RefDes (Part reference in the electronic scheme)	Part type	Part value	Mounting Type	Description	Source	Romanian Distributor	Part Identification number	Producer's Part Number/Name	Producer	Quantity	Minimum quantity per order	Price per unit (RON romanesco nou)	Price per order (RON romanesco nou)
1	D2-D7	LED RGB	2-2.2V	THT	LED; THT; 5mm; RGB; 30°; Parte frontală: convex; 2-2.2V; Nr.term: 4	https://www.tme.eu/ro/details/nite30155/led-uri-tht-ro/under/nite-electronics/	https://www.tme.eu/ro/	NTE30155	NTE30155	NTE ELECTRONICS	6	1	3.344	20.064
2	D1	Switching Diode	0.5W	THT	Diodă; comutație; THT; 100V; 0.2A; în vrac; Ifsm: 1A; DO35; Ufmax: 1V	https://www.tme.eu/ro/details/1n4148-fai/diode-universale-tht/onsemi/1n4148/	https://www.tme.eu/ro/	1N4148-FAI	1N4148	ONSEMI	1	1	0.43	0.43
3	C1-C2	Ceramic Capacitor	4.7nF	THT	Condensator: ceramic; X1Y1; 4.7nF; Y5V; ±20%; THT; 10mm	https://www.tme.eu/ro/details/c951u472mu/vdba7317/condensatori-ceramici-tht/kemet/	https://www.tme.eu/ro/	C951U472MU VDBA7317	C951U472MU VDBA7317	KEMET	2	2	1.78	3.56
4	C3-C4	Electrolytic Capacitor	1uF	THT	Condensator: electrolitic; THT; 1uF; 100VDC; Ø5x11mm; Raster: 2mm	https://www.tme.eu/ro/details/100pht-y110t/condensatoare-electrolitice-tht/aishi/ewh1km010d110t/	https://www.tme.eu/ro/	DE-1/100PHT-Y110T	EWH1KM010D110T	AISHI	2	20	0.2305	4.61
5	R1-R2	Carbon Rezistor	33kΩ	THT	Rezistor: carbon; THT; 33kΩ; 500mW; ±5%; Ø2.3x6mm; axial	https://www.tme.eu/ro/details/cf12ws-33k/rezistente-tht/sr-passives/	https://www.tme.eu/ro/	CF1/2WS-33K	CF1/2WS-33K	SR PASSIVES	2	100	0.0506	5.06
6	R3-R8	Carbon Rezistor	150Ω	THT	Rezistor: carbon; THT; 150Ω; 250mW; ±5%; Ø1.8x3.2mm; axial	https://www.tme.eu/ro/details/cf14ws-150r/rezistente-tht/sr-passives/	https://www.tme.eu/ro/	CF1/4WS-150R	CF1/4WS-150R	SR PASSIVES	6	100	0.486	4.86
7	SR1-SR2	Potentiometer: Mounting	100kΩ	THT	Potențiometru: de montare; singură tură orizontal; 100kΩ; 100mW	https://www.tme.eu/ro/details/rkt6v-100k/tura/sr-passives/	https://www.tme.eu/ro/	RKT6V-100K	RKT6V-100K	SR PASSIVES	2	10	0.447	4.47
8	IC1-IC2	Integrated Circuit Divider, Decade Counter	MOS 403	THT	IC: digital; divizor, contor decadă; CMOS; THT; DIP16; CD4000	https://www.tme.eu/ro/details/cd4033be/contoare-divizoare-texas-instruments/	https://www.tme.eu/ro/	CD4033BE	CD4033BE	TEXAS INSTRUMENTS	2	1	7.47	14.94
9	IC3	Digital Integrated Circuit with NOR Gates	MOS 400	THT	IC: digital; NOR; Ch: 4; IN: 2; CMOS; THT; DIP14	https://www.tme.eu/ro/details/nite4001b/porti-invertoare/nite-electronics/	https://www.tme.eu/ro/	NTE4001B	NTE4001B	NTE ELECTRONICS	1	1	6.14	6.14
10	J1	Row of pines	Male	THT	Șir pini; șiruri pini; tală; 2mm; PIN: 2; THT; pentru PCB; 2A; aurit	https://www.tme.eu/ro/details/m22-2510205/connectori-semnal-pas-2-00mm/harwin/	https://www.tme.eu/ro/	M22-2510205	M22-2510205	HARWIN	1	1	0.94	0.94
11	J1	Plug	Female		Mufă; cablu-placă; mamă; DuraClik; 2mm; PIN: 2; fără contacte; 3A	https://www.tme.eu/ro/details/mx502351-0200/connectori-semnal-pas-2-00mm/molex/5023510200/	https://www.tme.eu/ro/	MX-502351-0200	5023510200	MOLEX	1	1	1.7	1.7
													Total Order Price [RON]:	66.774

1.6 Raport de postprocesare "Wirelist"

I:\tie proiect\tie_proiect1.net

1: Wire List

2:

3:

Revised: May 28, 2024

4: I:\TIE PROIECT\TIE_PROIECT1.DSN

Revision:

5:

6:

7:

8:

9:

10:

11: <<< Component List >>>

12: 4n7 C1 cap400

13: 4n7 C2 cap400

14: 1u C3 cap600

15: 1u C4 cap600

16: 1N4148 D1 res400

17: NTE30155 D2 JUMPER4

18: NTE30155 D3 JUMPER4

19: NTE30155 D4 JUMPER4

20: NTE30155 D5 JUMPER4

21: NTE30155 D6 JUMPER4

22: NTE30155 D7 JUMPER4

23: CI4033 IC1 dip16 3

24: CI4033 IC2 dip16 3

25: CI4001 IC3 DIP14 3

26: CON2 J1 JUMPER2

27: 33K R1 res400

28: POT R10 pot

29: 33K R2 res400

30: 150 R3 res400

31: 150 R4 res400

32: 150 R5 res400

33: 150 R6 res400

34: 150 R7 res400

35: 150 R8 res400

36: POT R9 pot

37:

38: <<< Wire List >>>

39:

40:	NODE	REFERENCE	PIN #	PIN NAME	PIN TYPE	PART VALUE
-----	------	-----------	-------	----------	----------	------------

41:

42: [00001] GND

43:		R6	2	2	Passive	150
-----	--	----	---	---	---------	-----

44:		R5	2	2	Passive	150
-----	--	----	---	---	---------	-----

45:		C1	2	2	Passive	4n7
-----	--	----	---	---	---------	-----

46:		IC2	2	CLKINH	Input	CI4033
-----	--	-----	---	--------	-------	--------

47:		IC2	15	RST	Input	CI4033
-----	--	-----	----	-----	-------	--------

l:\tie proiect\tie_proiect1.net

48:	IC2	14	LT	Input	CI4033
49:	IC2	8	GND	Power	CI4033
50:	C2	2	2	Passive	4n7
51:	R8	2	2	Passive	150
52:	R4	2	2	Passive	150
53:	R7	2	2	Passive	150
54:	J1	1	1	Passive	CON2
55:	R3	2	2	Passive	150
56:	IC3	7	GND	Power	CI4001
57:	D2	4	B A	Passive	NTE30155
58:	D3	4	B A	Passive	NTE30155
59:	D4	4	B A	Passive	NTE30155
60:	D5	4	B A	Passive	NTE30155
61:	D6	4	B A	Passive	NTE30155
62:	D7	4	B A	Passive	NTE30155
63:	IC1	2	CLKINH	Input	CI4033
64:	IC1	15	RST	Input	CI4033
65:	IC1	14	LT	Input	CI4033
66:	IC1	8	GND	Power	CI4033
67:					
68:	[00002] GREEN1				
69:	IC2	10	A	Output	CI4033
70:	D2	3	G_A	Passive	NTE30155
71:					
72:	[00003] GREEN2				
73:	IC2	12	B	Output	CI4033
74:	D3	3	G_A	Passive	NTE30155
75:					
76:	[00004] GREEN3				
77:	IC2	13	C	Output	CI4033
78:	D4	3	G_A	Passive	NTE30155
79:					
80:	[00005] GREEN4				
81:	IC2	9	D	Output	CI4033
82:	D6	3	G_A	Passive	NTE30155
83:					
84:	[00006] GREEN5				
85:	IC2	11	E	Output	CI4033
86:	D7	3	G_A	Passive	NTE30155
87:					
88:	[00007] GREEN6				
89:	IC2	6	F	Output	CI4033
90:	D5	3	G_A	Passive	NTE30155
91:					
92:	[00008] N11072				
93:	C1	1	1	Passive	4n7
94:	IC2	16	VCC	Power	CI4033

1:\tie proiect\tie_proiect1.net

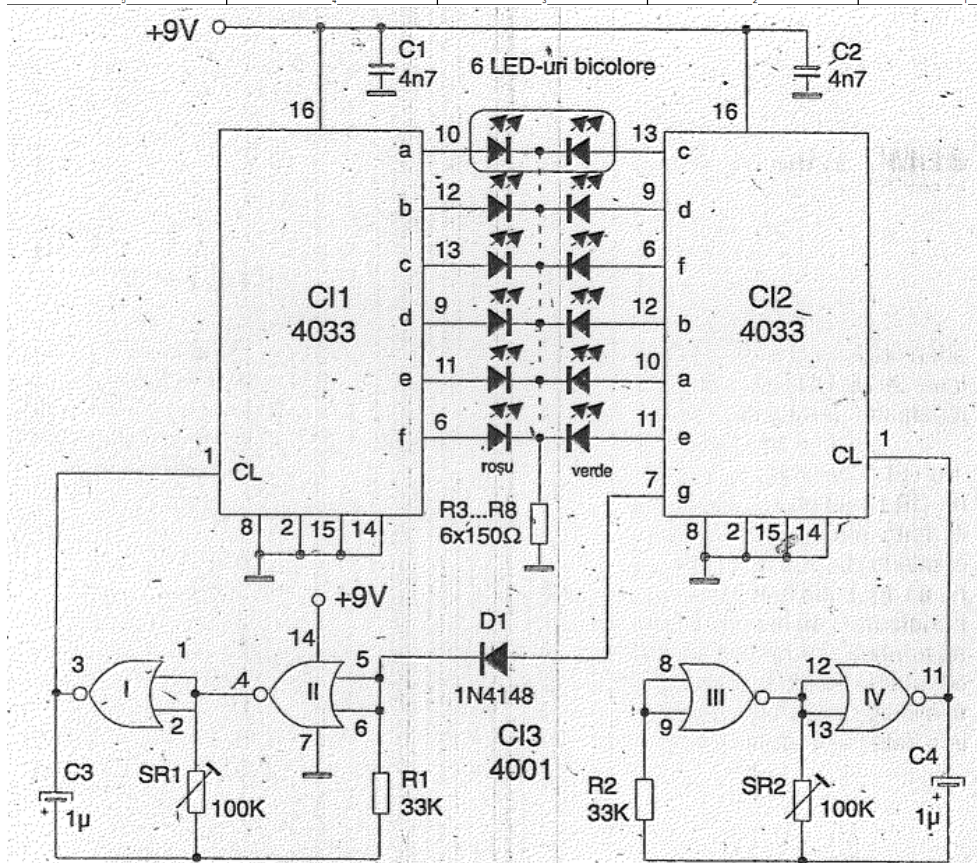
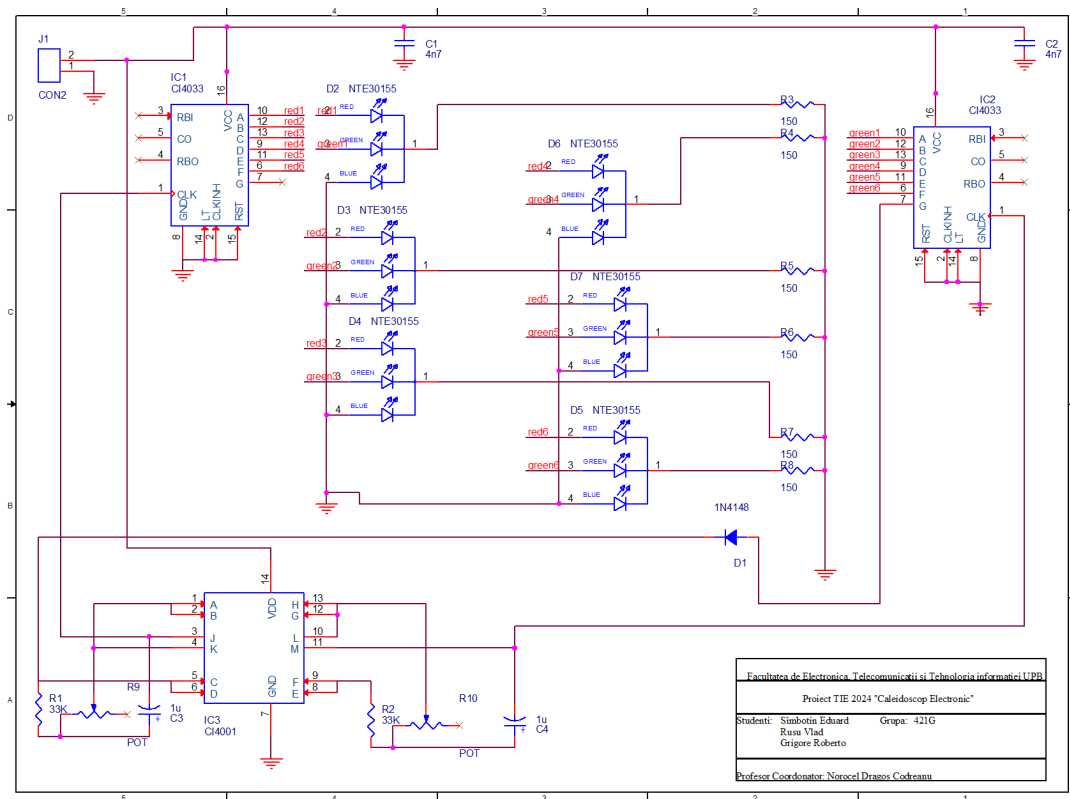
95:	C2	1	1	Passive	4n7
96:	J1	2	2	Passive	CON2
97:	IC3	14	VDD	Power	CI4001
98:	IC1	16	VCC	Power	CI4033
99:					
100:	[00009] N11624				
101:	IC2	7	G	Output	CI4033
102:	D1	2	A	Passive	1N4148
103:					
104:	[00010] N11732				
105:	D1	1	K	Passive	1N4148
106:	R1	1	1	Passive	33K
107:	IC3	5	C	Input	CI4001
108:	IC3	6	D	Input	CI4001
109:					
110:	[00011] N11744				
111:	C3	1	1	Passive	1u
112:	R1	2	2	Passive	33K
113:	R9	1	A	Passive	POT
114:					
115:	[00012] N11748				
116:	IC3	1	A	Input	CI4001
117:	IC3	2	B	Input	CI4001
118:	IC3	4	K	Output	CI4001
119:	R9	2	WIPER	Passive	POT
120:					
121:	[00013] N11772				
122:	C3	2	2	Passive	1u
123:	IC3	3	J	Output	CI4001
124:	IC1	1	CLK	Input	CI4033
125:					
126:	[00014] N11812				
127:	R2	1	1	Passive	33K
128:	IC3	8	E	Input	CI4001
129:	IC3	9	F	Input	CI4001
130:					
131:	[00015] N11840				
132:	C4	1	1	Passive	1u
133:	R2	2	2	Passive	33K
134:	R10	1	A	Passive	POT
135:					
136:	[00016] N11844				
137:	IC3	12	G	Input	CI4001
138:	IC3	13	H	Input	CI4001
139:	IC3	10	L	Output	CI4001
140:	R10	2	WIPER	Passive	POT
141:					

l:\tie proiect\tie_proiect1.net

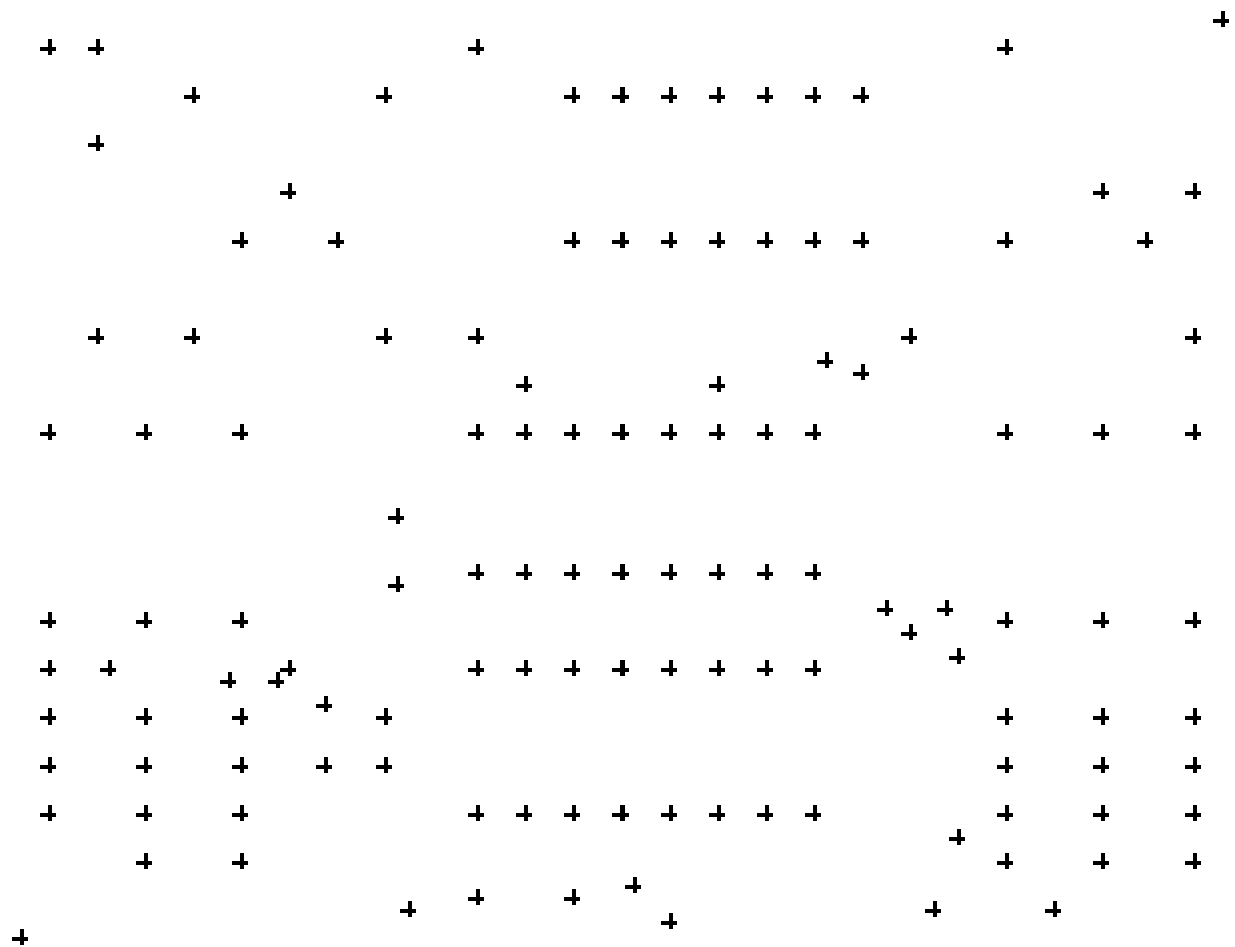
142:	[00017]	N11860				
143:		IC2	1	CLK	Input	CI4033
144:		C4	2	2	Passive	1u
145:		IC3	11	M	Output	CI4001
146:						
147:	[00018]	N13935				
148:		R6	1	1	Passive	150
149:		D7	1	C	Passive	NTE30155
150:						
151:	[00019]	N13988				
152:		R5	1	1	Passive	150
153:		D3	1	C	Passive	NTE30155
154:						
155:	[00020]	N14041				
156:		R4	1	1	Passive	150
157:		D6	1	C	Passive	NTE30155
158:						
159:	[00021]	N20250				
160:		R3	1	1	Passive	150
161:		D2	1	C	Passive	NTE30155
162:						
163:	[00022]	N20363				
164:		R7	1	1	Passive	150
165:		D4	1	C	Passive	NTE30155
166:						
167:	[00023]	N22471				
168:		R8	1	1	Passive	150
169:		D5	1	C	Passive	NTE30155
170:						
171:	[00024]	RED1				
172:		D2	2	R_A	Passive	NTE30155
173:		IC1	10	A	Output	CI4033
174:						
175:	[00025]	RED2				
176:		D3	2	R_A	Passive	NTE30155
177:		IC1	12	B	Output	CI4033
178:						
179:	[00026]	RED3				
180:		D4	2	R_A	Passive	NTE30155
181:		IC1	13	C	Output	CI4033
182:						
183:	[00027]	RED4				
184:		D6	2	R_A	Passive	NTE30155
185:		IC1	9	D	Output	CI4033
186:						
187:	[00028]	RED5				
188:		D7	2	R_A	Passive	NTE30155

l:\tie proiect\tie_proiect1.net

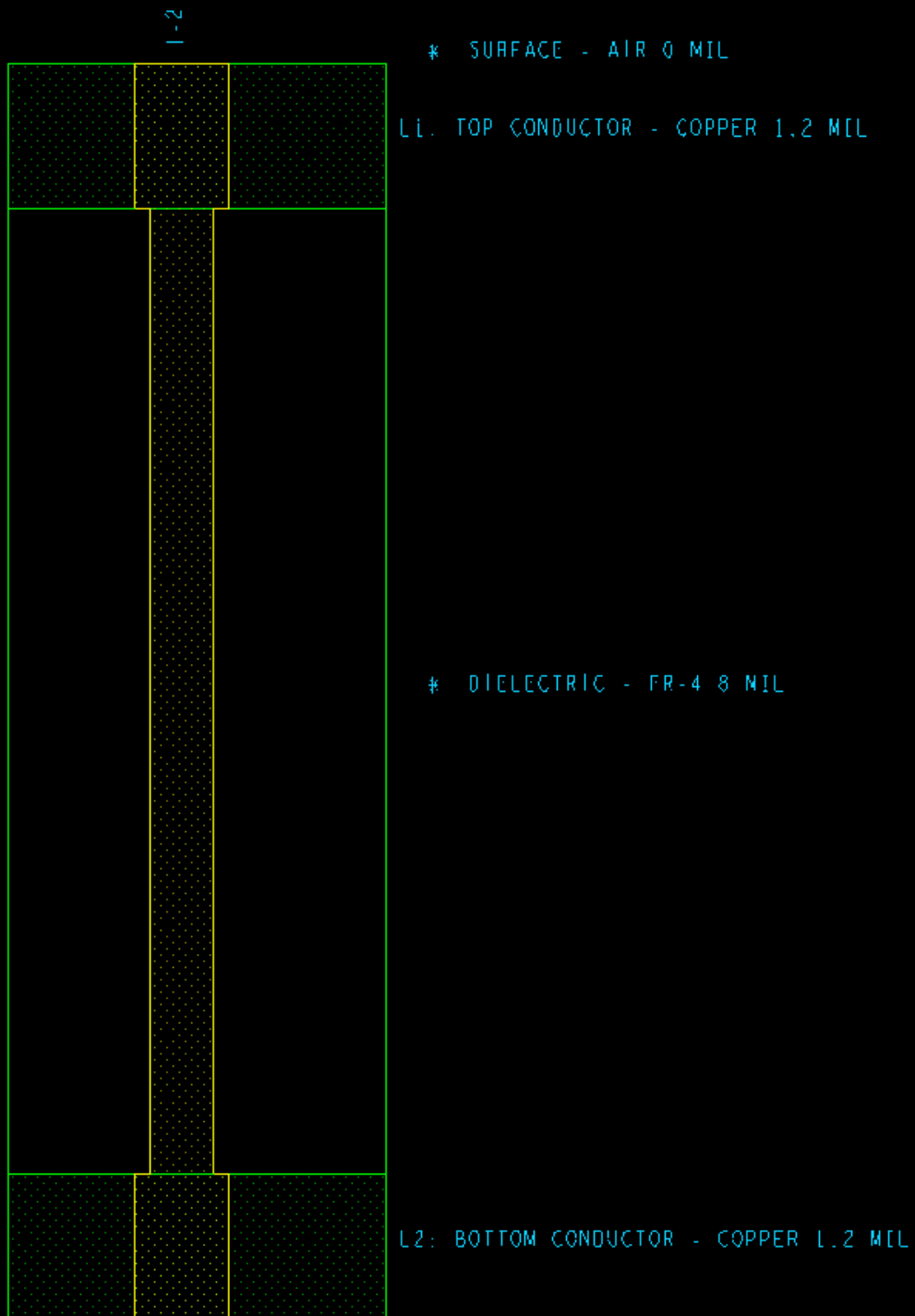
189:	IC1	11	E	Output	CI4033
190:					
191:	[00029] RED6				
192:	D5	2	R_A	Passive	NTE30155
193:	IC1	6	F	Output	CI4033
194:					
195:					



2.6.0 Drill Holes 2:1

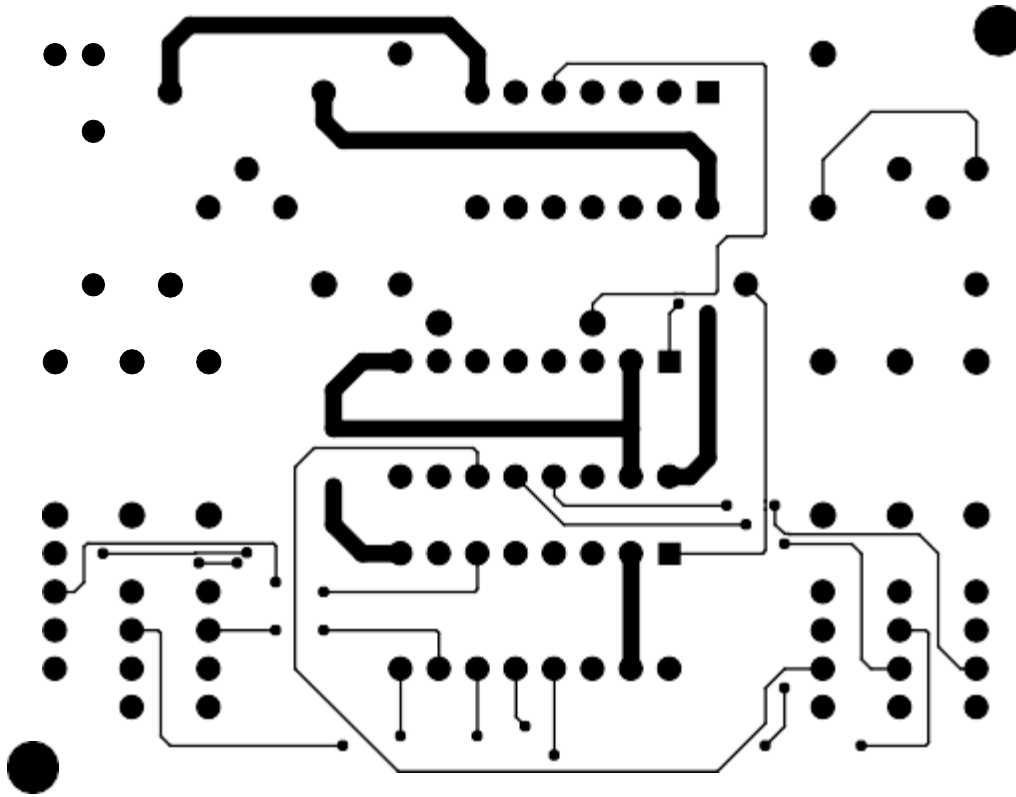


DRILL CHART: TOP to BOTTOM			
ALL UNITS ARE IN MILS			
FIGURE	SIZE	PLATED	QTY
○	120.0	PLATED	2
◦	13.0	NON-PLATED	24
◦	36.0	NON-PLATED	80
◦	42.0	NON-PLATED	24

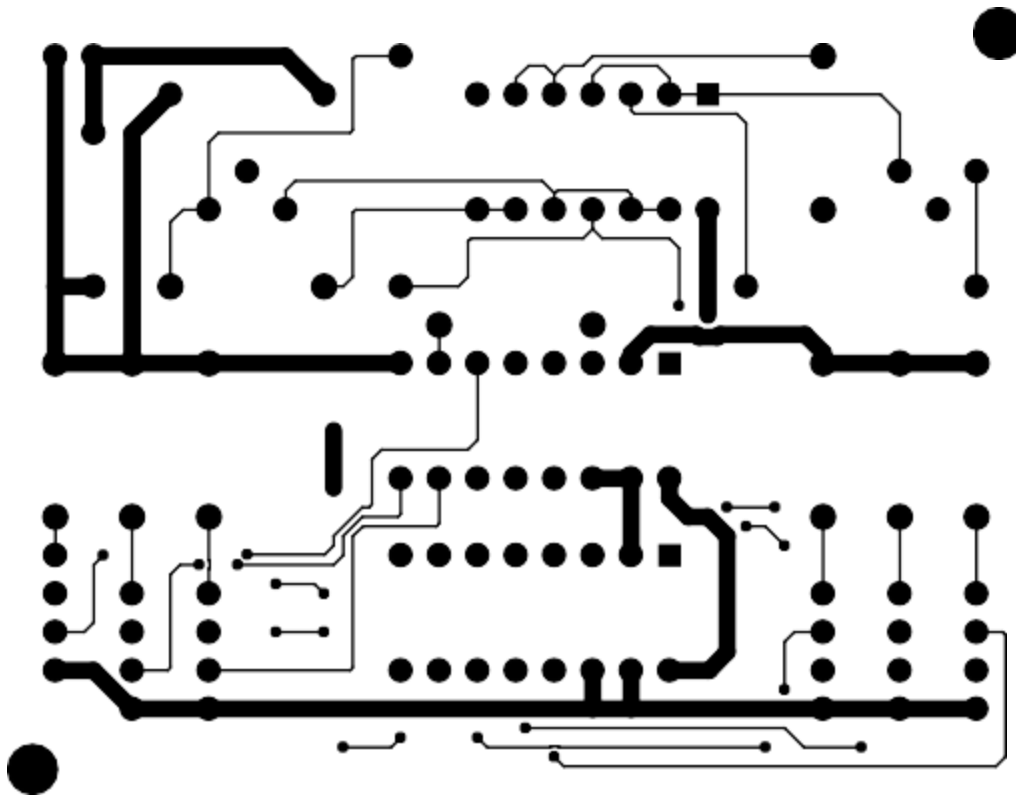


DESIGN CROSS SECTION CHART
 TOTAL THICKNESS 10.4 MIL

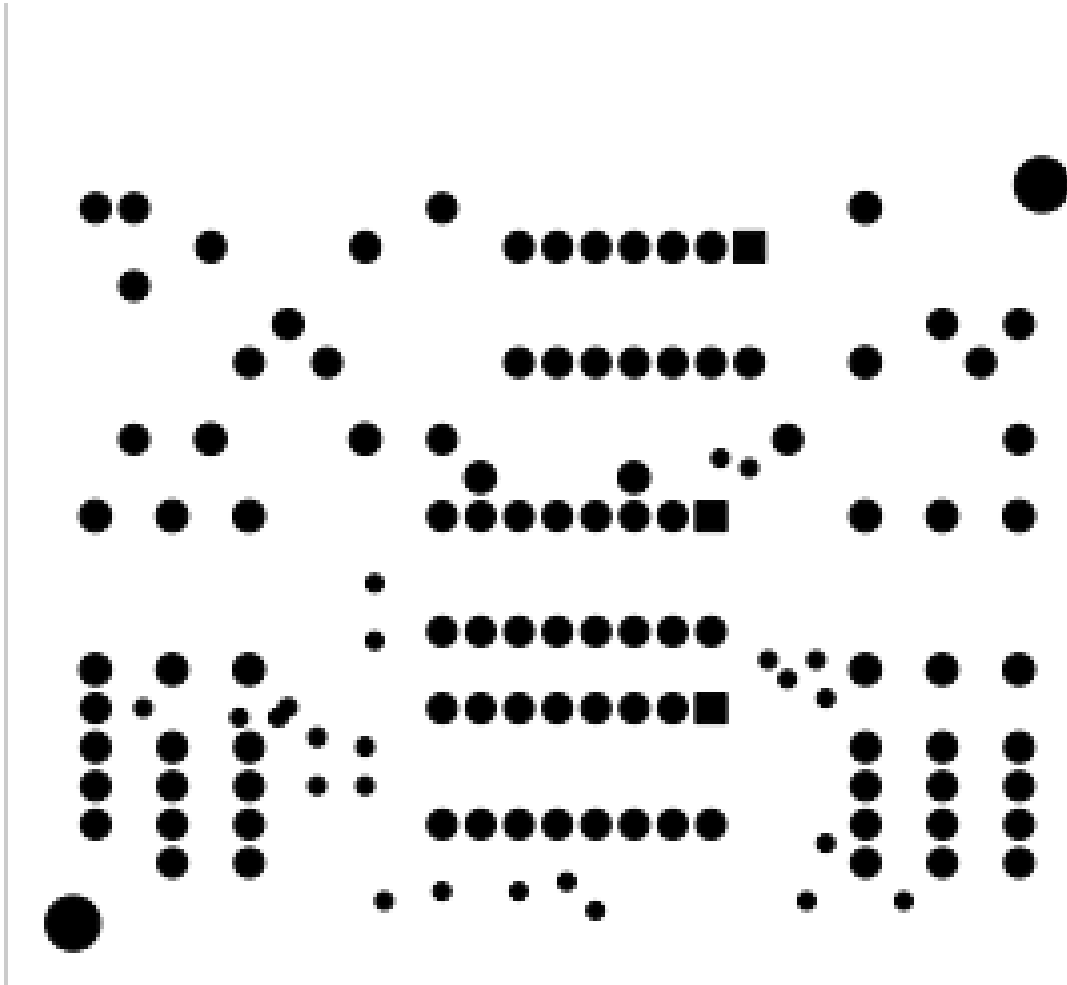
2.6.1 Layer electric TOP 2:1



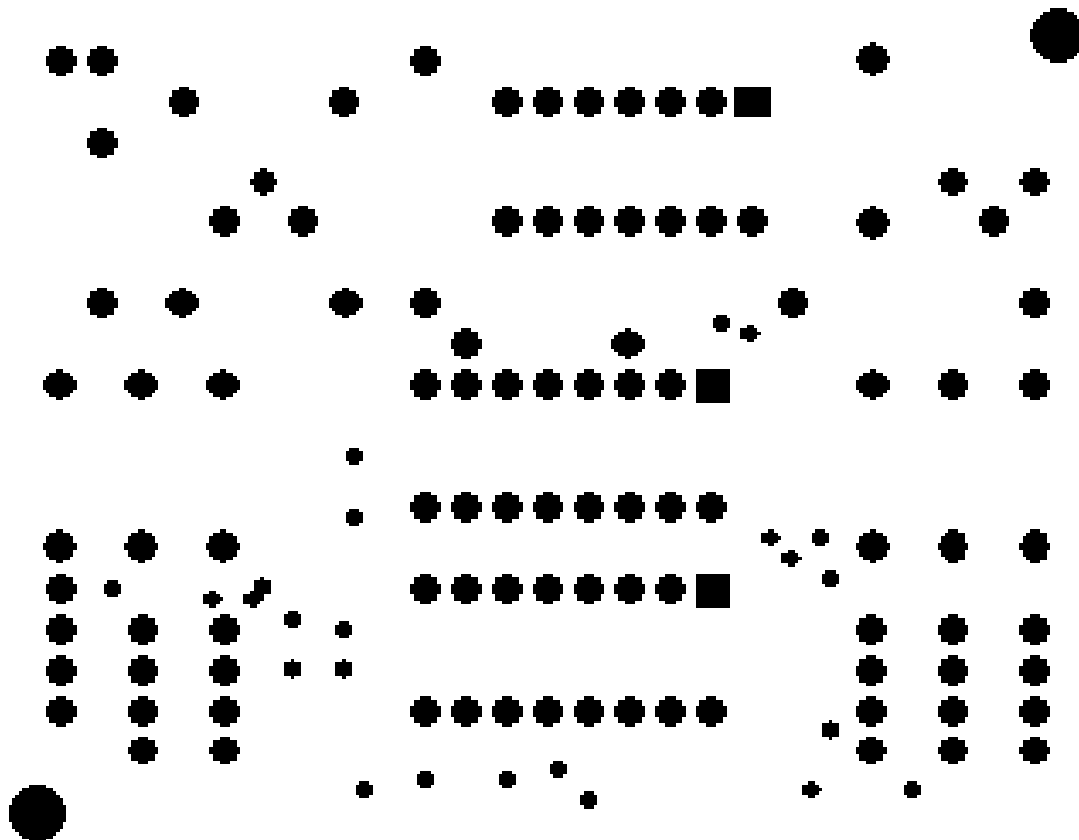
2.6.2 Layer electric BOTTOM 1:1



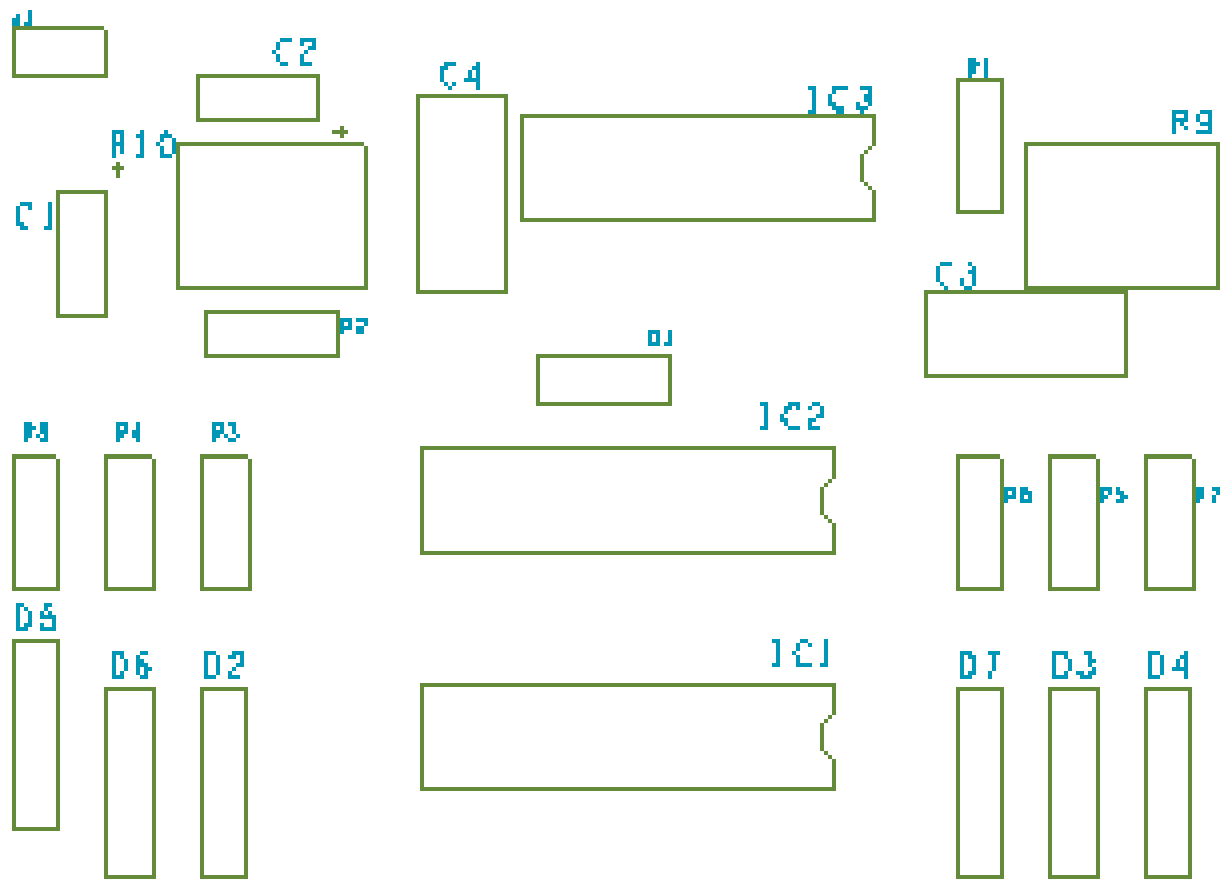
2.6.3.1 Solder Mask BOTTOM 2:1



2.6.3.2 Solder Mask TOP 2:1



2.6.4 Silk Screen TOP 2:1



Concluzii

Una dintre concluzii după proiectarea PCB a unui modul electronic este că orice schema, chiar și cele care par simple la prima vedere, necesită o atenție deosebită la detalii întrucât programele de lucru actuale permit verificarea și simularea circuitelor pentru a asigura o funcționare corespunzătoare cerinței proiectului înainte de fabricare și asamblare ceea ce ușurează munca proiectantului și timpul de producere a modului. În ciuda acestui fapt, designer-ul trebuie în continuare să fie precaut deoarece unele erori pot trece neobservate de software-ul folosit și este de datoria lui să înțeleagă proiectul la care lucrează și să asigure bună funcționare a circuitului.

O a doua concluzie este că aspectul unui circuit nu îi asigură funcționalitatea și este de datoria unui designer să obțină un produs care să îmbine aceste două elemente esențiale ale unui modul electronic.

Programul folosit pentru realizarea lucrării de față este OrCAD 16.6 Lite, ce continuă unelte pentru realizarea unor proiecte mult mai complexe, dar chiar și realizarea acestei lucrări simple continuă elemente de bază ce trebuie respectate în orice tip de proiect, oferind o viziune de ansamblu necesară pentru proiectarea PCB a oricărui modul electronic.

Bibliografie/Webografie

- 1) <https://www.cetti.ro/v2/>
- 2) <https://www.tme.eu/ro/details/nte4001b/porti-invertoare/nte-electronics/>
- 3) <https://www.digchip.com/datasheets/parts/datasheet/477/CD4033BE.php>
- 4) <https://www.tme.eu/ro/>

ANEXA 1

256

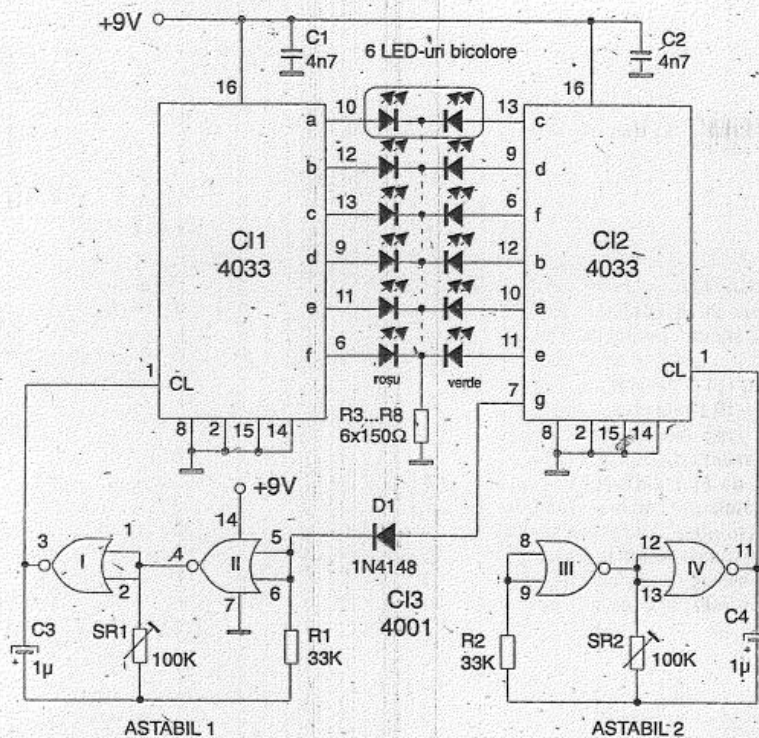
365 SCHEME PRACTICE CU CIRCUITE INTEGRATE CMOS



CALEIDOSCOP ELECTRONIC

Privind schema din figura 186, vom observa că montajul propus constă din două CI de tip CMOS 4033 și un CI de tip CMOS 4001. Primele două, adică CI1 și CI2, sunt numărătoare-decodoare, folosite în configurații identice. În mod curent, aceste CI comandă aprinderea celor șapte segmente ale unui afișor, notate de la a la g.

În aplicația de față, în locul segmentelor dintr-un afișor, se folosesc LED-uri. Deoarece dispunem de două CI 4033, între ieșirile lor se conectează de fapt, LED-uri bicolore; secțiunile de culoare roșie sunt conectate la ieșirile CI1, iar cele verzi, la ieșirile CI2. Trebuie observat însă, că cele două secțiuni ale unui LED nu sunt conectate la ieșirile corespunzătoare aceluiași segment. Pentru a genera culori aleatorii, cu un ritm variabil și cu câteva pauze într-un ciclu, pe lângă modul special de conectare a LED-urilor bicolore la cele două CI 4033, acestea din urmă sunt controlate separat pe intrările de tact. Pentru a asigura viteze de avans diferite celor două numărătoare, se construiesc două astabile separate, cu porțile din CI3. Prin intermediul semireglabilelor SR1 și SR2, frecvența celor două astabile se reglează de către utilizator la valori mai mici de 25 Hz, corelate cu persistența retiniană.



365 SCHEME PRACTICE CU CIRCUITE INTEGRATE CMOS

257

Pentru a produce unele modificări periodice și pentru a accentua fenomenul pseudo-aleatoriu de aprindere a LED-urilor bicolore, se recurge la un artificiu prin care astabilul 1 va fi blocat periodic. În acest scop, ieșirea CI2 corespunzătoare segmentului g, controlează astabilul prin intermediul diodei D1. Astabilul va fi blocat ori de câte ori pe această ieșire apare nivel logic H.

Cele șase LED-uri bicolore vor fi dispuse în triunghi, de preferință cu aceeași culoare, pe aceeași parte. În jurul triunghiului astfel format se plasează trei oglinzi fixate într-un tub prevăzut cu un orificiu prin care se privește.

Caleidoscopul astfel construit va încânta pe cei mici, dar și pe cei mai mari, prin posibilitatea de a genera nenumărate figuri colorate și scîlpitoare.

(LE HAUT-PARLEUR 1849/1996)

ANEXA 2

Specificații și valori pentru proiect (anexa 2)

Echipa	2.3 [mm]	2.4 [mm]	2.5 [mm]	3.1, 3.2: forma și dimensiunile plăcii [mm] & info cu privire la găurile de prindere (g.p.)
1	0,2	1,2	0,40	Dreptunghi, 70x50, cu 3 g.p. în 3 colțuri, plasate la 2 M distanță de colțuri*
2	0,3	1,1	0,35	Dreptunghi, 70x55, cu 4 g.p. în cele 4 colțuri, plasate la 1,5 M distanță de colțuri*
3	0,4	1,0	0,25	Dreptunghi, 70x60, cu 2 g.p. în 2 colțuri pe diagonală, plasate la 1,5 M distanță de colțuri*
4	0,5	0,9	0,40	Pătrat, 65x65, cu 4 g.p. în cele 4 colțuri, plasate la 2 M distanță de colțuri*
5	0,2	1,2	0,35	Pătrat, 50x50, cu 2 g.p. în 2 colțuri pe diagonală, plasate la 2 M distanță de colțuri*
6	0,3	1,1	0,25	Pătrat, 60x60, cu 3 g.p. în 3 colțuri, plasate la 1,5 M distanță de colțuri*
7	0,4	1,0	0,40	Dreptunghi, 65x55, cu 4 g.p. în cele 4 colțuri, plasate la 1,5 M distanță de colțuri*
8	0,5	0,9	0,35	Dreptunghi, 75x45, cu 3 g.p. în 3 colțuri, plasate la 2 M distanță de colțuri*
9	0,2	1,2	0,25	Dreptunghi, 70x55, cu 2 g.p. în 2 colțuri pe diagonală, plasate la 2 M distanță de colțuri*
10	0,3	1,1	0,40	Pătrat, 70x70, cu 3 g.p. în 3 colțuri, plasate la 2 M distanță de colțuri*
11	0,4	1,0	0,35	Pătrat, 55x55, cu 4 g.p. în cele 4 colțuri, plasate la 1,5 M distanță de colțuri*
12	0,5	0,9	0,25	Pătrat, 65x65, cu 2 g.p. în 2 colțuri pe diagonală, plasate la 1,5 M distanță de colțuri*
13	0,2	1,1	0,40	Dreptunghi, 75x45, cu 2 g.p. în 2 colțuri pe diagonală, plasate la 2 M distanță de colțuri*
14	0,25	1,2	0,35	Dreptunghi, 75x60, cu 4 g.p. în colțuri, plasate la 2 M distanță de colțuri*
15	0,35	1,0	0,3	Pătrat, 75x75, cu 3 g.p. în 3 colțuri, plasate la 1,5 M distanță de colțuri*

* **OBS:** Distanța față de colț (de fapt, orice distanță în electronică) se calculează pe principiul "centru la centru"; deci, în acest caz, "colț la centrul găurii de prindere".

ANEXA 3



Data sheet acquired from Harris Semiconductor
SCHS031B – Revised July 2003

CMOS Decade Counters/Dividers

High-Voltage Types (20-Volt Rating)

With Decoded 7-Segment Display Outputs and:

Display Enable – CD4026B

Ripple Blanking – CD4033B

■ CD4026B and CD4033B each consist of a 5-stage Johnson decade counter and an output decoder which converts the Johnson code to a 7-segment decoded output for driving one stage in a numerical display.

These devices are particularly advantageous in display applications where low power dissipation and/or low package count are important.

Inputs common to both types are CLOCK, RESET, & CLOCK INHIBIT; common outputs are CARRY OUT and the seven decoded outputs (a, b, c, d, e, f, g). Additional inputs and outputs for the CD4026B include DISPLAY ENABLE input and DISPLAY ENABLE and UNGATED "C" SEGMENT outputs. Signals peculiar to the CD4033B are RIPPLE-BLANKING INPUT AND LAMP TEST INPUT and a RIPPLE-BLANKING OUTPUT.

A high RESET signal clears the decade counter to its zero count. The counter is advanced one count at the positive clock signal transition if the CLOCK INHIBIT signal is low. Counter advancement via the clock line is inhibited when the CLOCK INHIBIT signal is high. The CLOCK INHIBIT signal can be used as a negative-edge clock if the clock line is held high. Antilock gating is provided on the JOHNSON counter, thus assuring proper counting sequence. The CARRY-OUT (C_{out}) signal completes one cycle every ten CLOCK INPUT cycles and is used to clock the succeeding decade directly in a multi-decade counting chain. The seven decoded outputs (a, b, c, d, e, f, g) illuminate the proper segments in a seven

Features:

- Counter and 7-segment decoding in one package
- Easily interfaced with 7-segment display types
- Fully static counter operation: DC to 6 MHz (typ.) at $V_{DD}=10\text{ V}$
- Ideal for low-power displays
- Display enable output (CD4026B)
- "Ripple blanking" and lamp test (CD4033B)
- 100% tested for quiescent current at 20 V
- Standardized, symmetrical output characteristics

- 5-V, 10-V, and 15-V parametric ratings
- Schmitt-triggered clock inputs
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Applications

- Decade counting 7-segment decimal display
- Frequency division 7-segment decimal displays
- Clocks, watches, timers (e.g. $\div 60$, $\div 60$, $\div 12$ counter/display)
- Counter/display driver for meter applications

segment display device used for representing the decimal numbers 0 to 9. The 7-segment outputs go high on selection in the CD4033B; in the CD4026B these outputs go high only when the DISPLAY ENABLE IN is high.

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD})

Voltages referenced to V_{SS} Terminal) -0.5V to +20V

INPUT VOLTAGE RANGE, ALL INPUTS -0.5V to $V_{DD} + 0.5\text{V}$

DC INPUT CURRENT, ANY ONE INPUT $\pm 10\text{mA}$

POWER DISSIPATION PER PACKAGE (P_D):

For $T_A = -55^\circ\text{C}$ to $+100^\circ\text{C}$ 500mW

For $T_A = +100^\circ\text{C}$ to $+125^\circ\text{C}$ Derate Linearly at 12mW/ $^\circ\text{C}$ to 200mW

DEVICE DISSIPATION PER OUTPUT TRANSISTOR

FOR $T_A = \text{FULL PACKAGE-TEMPERATURE RANGE (All Package Types)}$ 100mW

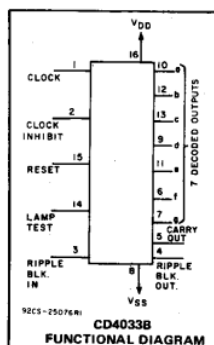
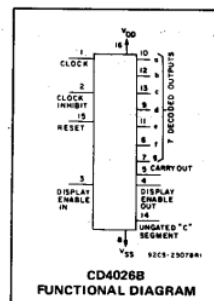
OPERATING-TEMPERATURE RANGE (T_A) -55°C to $+125^\circ\text{C}$

STORAGE TEMPERATURE RANGE (T_{stg}) -65°C to $+150^\circ\text{C}$

LEAD TEMPERATURE (DURING SOLDERING):

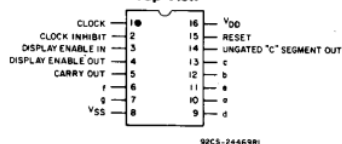
At distance $1/16 \pm 1/32$ inch (1.59 \pm 0.79mm) from case for 10s max $+265^\circ\text{C}$

CD4026B, CD4033B Types



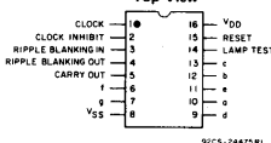
TERMINAL DIAGRAMS

Top View



CD4026B

Top View



CD4033B

Copyright © 2003, Texas Instruments Incorporated

CD4026B, CD4033B Types

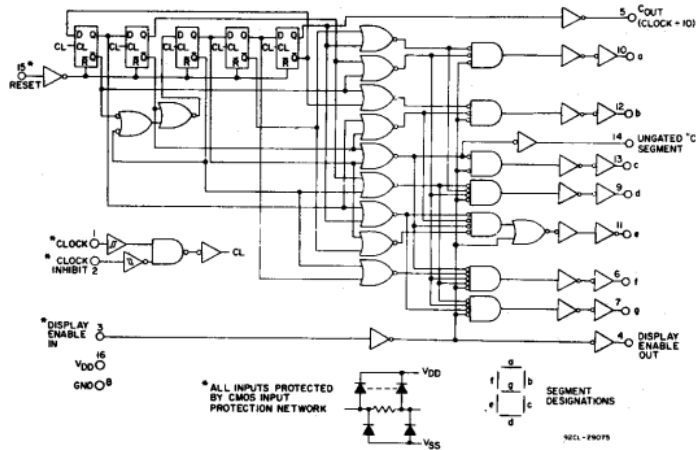


Fig. 1 - CD4026B logic diagram.

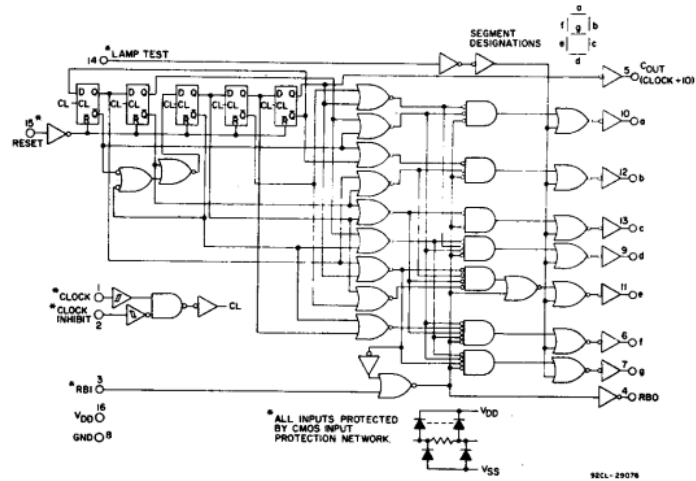


Fig. 2 - CD4033B logic diagram.

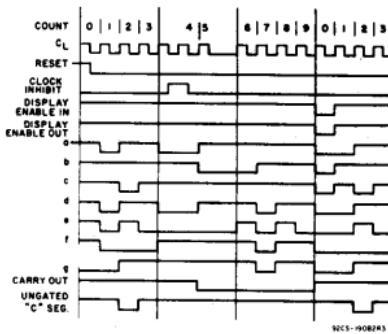


Fig. 3 - CD4026B timing diagram.

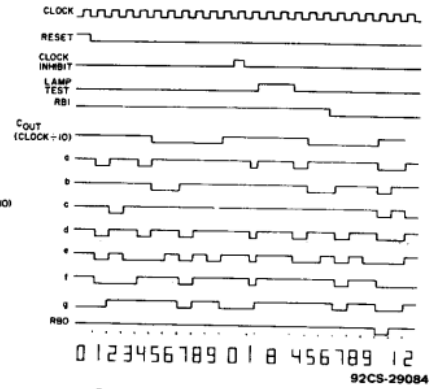


Fig. 4 - CD4033B timing diagram.

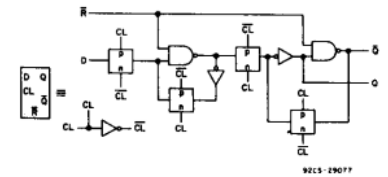


Fig. 5 - Detail of typical flip-flop stage for both types.

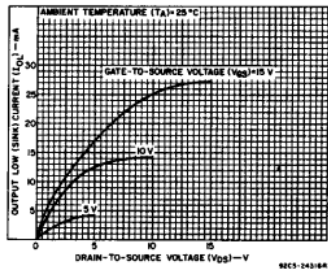


Fig. 6 - Typical n-channel output low (sink) current characteristics.

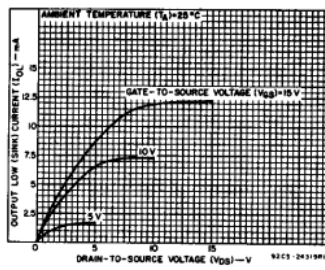


Fig. 7 - Minimum n-channel output low (sink) current characteristics.

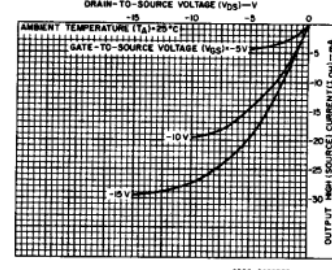


Fig. 8 - Typical p-channel output high (source) current characteristics.

ANEXA 4

Switching Characteristics: ($C_L = 50\text{pF}$, $T_A = +25^\circ\text{C}$, Note 2)

Parameter	Symbol	V_{DD} Vdc	Min	Typ	Max	Unit
Output Rise Time $t_{TLH} = (1.35\text{ns/pf}) C_L + 33\text{ns}$ $t_{TLH} = (0.60\text{ns/pf}) C_L + 20\text{ns}$ $t_{TLH} = (0.40\text{ns/pf}) C_L + 20\text{ns}$	t_{TLH}	5.0	–	100	200	ns
		10	–	50	100	ns
		15	–	40	80	ns
Output Fall Time $t_{THL} = (1.35\text{ns/pf}) C_L + 33\text{ns}$ $t_{THL} = (0.60\text{ns/pf}) C_L + 20\text{ns}$ $t_{THL} = (0.40\text{ns/pf}) C_L + 20\text{ns}$	t_{THL}	5.0	–	100	200	ns
		10	–	50	100	ns
		15	–	40	80	ns
Propagation Delay Time $t_{PLH}, t_{PHL} = (0.90\text{ns/pf}) C_L + 80\text{ns}$ $t_{PLH}, t_{PHL} = (0.36\text{ns/pf}) C_L + 32\text{ns}$ $t_{PLH}, t_{PHL} = (0.26\text{ns/pf}) C_L + 27\text{ns}$	t_{PLH}, t_{PHL}	5.0	–	125	250	ns
		10	–	50	100	ns
		15	–	40	80	ns

Note 2. Data labeled “Typ” is not to be used for design purposes but is intended as an indication of the device’s potential performance.

Note 3. The formulas given are for the typical characteristics only at $+25^\circ\text{C}$.

