

EEL7020 – Sistemas Digitais
Aula 13:
Projeto de Sistemas Digitais no Nível RT

II

Prof. Djones Vinicius Lettnin
lettnin@eel.ufsc.br
<http://dlettnin.paginas.ufsc.br/>

Disclaimer: slides adapted for EEL7020 by D. Lettnin from the original slides made available by the author J. Guentzel.

Projeto de Sistemas Digitais no Nível RT

O Modelo Bloco Operativo / Bloco de Controle

© J. Guentzel – Adapted by D. Lettnin

Projeto de Sistemas Digitais no Nível RT

Método de Projeto

```

    graph TD
        P0[Passo 0: Identificar as entradas e saídas do sistema (desenhar)] --> P1[Passo 1: Captura do comportamento por meio de uma máquina de estados de alto nível (FSMD)]
        P1 --> P2[Passo 2: Projeto do BO (datapath)]
        P2 --> P3[Passo 3: Esboço do diagrama de blocos usando o modelo BO/BC]
        P3 --> P4[Passo 4: Projeto do BC (controle)]
    
```

© J. Guentzel – Adapted by D. Lettnin

Plano de Aula

- Estudo de caso : Máquina de vendas
- Memórias

4

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: máquina de vendas (versão 2)

Necessita-se de uma máquina de vendas capaz de gerenciar a venda de (apenas) um tipo de mercadoria, doravante denominada "item". Esta máquina possui um detector de moedas que provê um sinal de 1 bit chamado "c", o qual vale "1" durante um ciclo de relógio quando uma moeda é detectada. (O controle da máquina de vendas e o seu detector de moedas são sincronizados pelo mesmo sinal de relógio.)

© J. Guentzel – Adapted by D. Lettnin

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: máquina de vendas (versão 2)

O detetor também possui um registrador de 8 bits no qual ele armazena o valor da moeda inserida, em centavos. Este registrador é carregado somente quando o sinal "c" sobe. A saída deste registrador é entrada para a máquina de vendas, sendo chamada "a".

Exemplo de sincronismo dos sinais "c" e "a" (detecção de uma moeda de 50 centavos e depois, de uma moeda de 1 real, supondo um relógio lento...)

© J. Guentzel – Adapted by D. Lettnin

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: máquina de vendas (versão 2)

A máquina possui ainda uma entrada de 8 bits denominada "s", pela qual o proprietário pode definir o preço (unitário) da mercadoria. (Assuma que o valor correspondente ao preço permanece estável em "s" durante a operação normal.)

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: máquina de vendas (versão 2)

Uma vez que o sistema digital identifica moedas cujo valor seja igual ou maior que o preço do item, ele "seta" o valor do sinal de saída "d" (que tem um bit) durante um ciclo de relógio, causando a liberação de um item. O Sistema não fornece troco.

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 1 (captura do comportamento com FSMD)

OBS:
• Condições para troca de estados em azul (junto às arestas), atribuições de controle também em azul (junto aos estados)
• Atribuições e operações com dados em preto, junto aos respectivos estados

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 1 (captura do comportamento com FSMD)

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 2 (projeto do BO)

Questões:
• Quais variáveis são usadas para armazenar dados?
• Quais operações são realizadas sobre dados (incluindo-se as condições)?

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 2 (projeto do BO)

Questões:
• Quais variáveis são usadas para armazenar dados?
• Apenas uma variável:
“total” (note que “a” é uma entrada)
• Logo, teremos um registrador denominado “total” para esta variável

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 2 (projeto do BO)

Questões:

- Quais operações são realizadas sobre dados (incluindo-se as condições)?
- Uma adição para números de 8 bits ($\text{total} \leftarrow \text{total} + a$)
- Uma comparação entre "total" e "s", ambos com 8 bits.

© I. Gazzola - Adaptado by Dr. F. Lattanzio

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 2 (projeto do BO)

Convenção:

- Todos os registradores são cadenciados pelo sinal de relógio (ck). Entretanto, para simplificar o desenho, o sinal de relógio está omitido.

© I. Gazzola - Adaptado by Dr. F. Lattanzio

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 2 (projeto do BO)

Prevendo a possibilidade de ocorrência de *overflow*.

© I. Gazzola - Adaptado by Dr. F. Lattanzio

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 3 (Esboçando o diagrama BO/BC)

© I. Gazzola - Adaptado by Dr. F. Lattanzio

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 3 (Um diagrama BO/BC mais detalhado...)

© I. Gazzola - Adaptado by Dr. F. Lattanzio

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 4 (Derivando a FSM a partir do BO e da FSMD)

© I. Gazzola - Adaptado by Dr. F. Lattanzio

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 4 (Projeto do BC)

FSM

Tabela de Transição de Estados

Estado atual	c	menor	Próximo estado
inicio	X	X	espera
espera	0	0	libera
espera	0	1	espera
espera	1	X	acum
acum	X	X	espera
libera	X	X	inicio

© I. Gontijo - Adaptado da Dr. F. Mattos

Projeto de Sistemas Digitais no Nível RT

Projetando um Sistema Digital

Exemplo 2: Passo 4 (Projeto do BC)

FSM

Tabela de Saídas

Estado	Rtotal	Ctotal	d
inicio	1	0	0
espera	0	0	0
acum	0	1	0
libera	0	0	1

Importante:

- O sinal de carga de um registrador só deve estar ativado (=1) quando este for carregado com um novo valor! Caso contrário, o sinal de carga deve permanecer desativado (=0).

© I. Gontijo - Adaptado da Dr. F. Mattos

Plano de Aula

Universidade Federal de Santa Catarina

- Estudo de caso : Máquina de vendas
- Memórias

21

Memória

Introdução de Memórias

- Registradores
 - ↑ Alta velocidade
 - ↓ Pequena quantidade de informação
- Memória
 - ↑ Grande quantidade de informação
 - ↓ Baixa velocidade

© I. Gontijo - Adaptado da Dr. F. Mattos

Memória

Organização de uma memória RAM

endereço em binário	endereço em decimal	conteúdo (exemplo)
0...000	0	011..0100
0...001	1	011..0100
0...010	2	101..1100
0...011	3	101..0001
0...100	4	011..0101
0...101	5	111..1100
0...110	6	101..0001
0...111	7	000..1101
⋮	⋮	⋮
1...110	2 ⁶ -2	000..1100
1...111	2 ⁶ -1	100..1100

m bits

© I. Gontijo - Adaptado da Dr. F. Mattos

Memória

Organização de uma memória RAM

N palavras → Palavra 0, Palavra 1, Palavra 2, ..., Palavra N-2, Palavra N-1

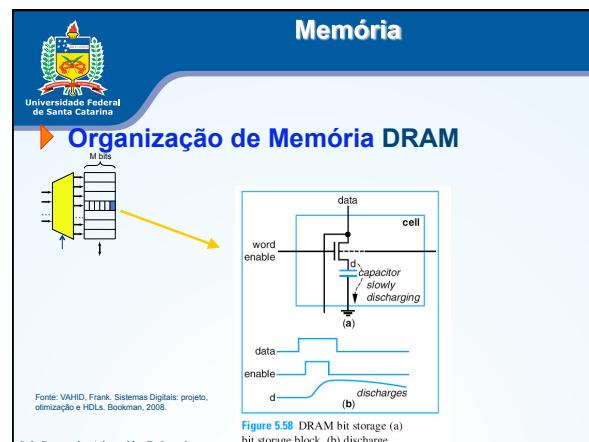
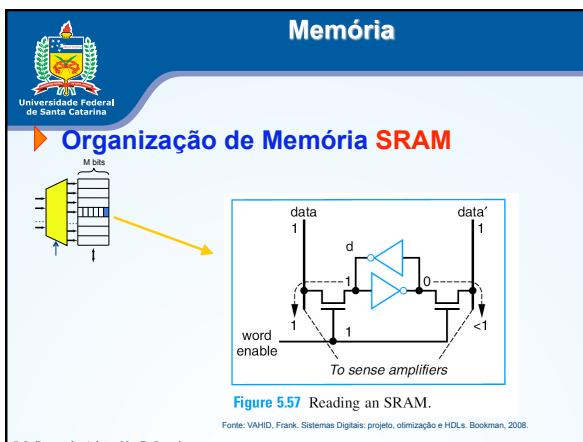
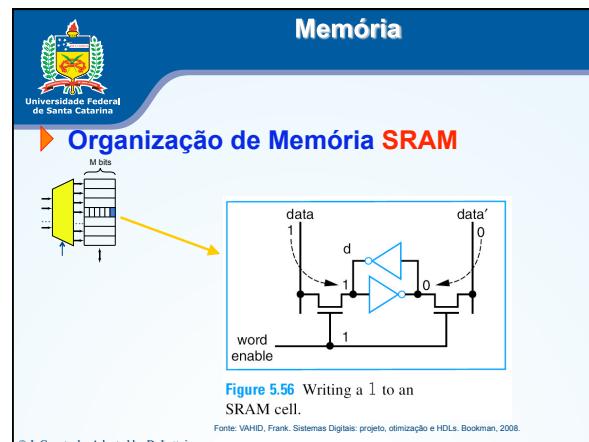
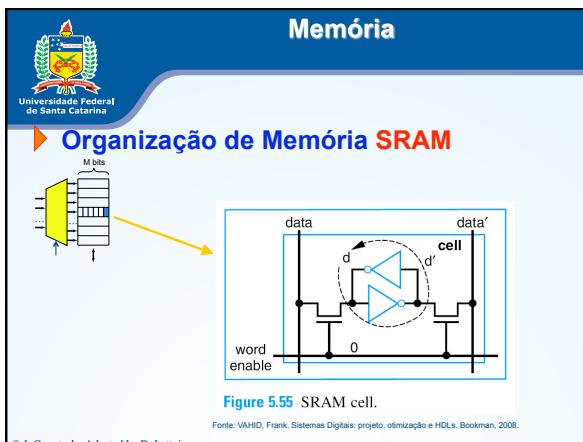
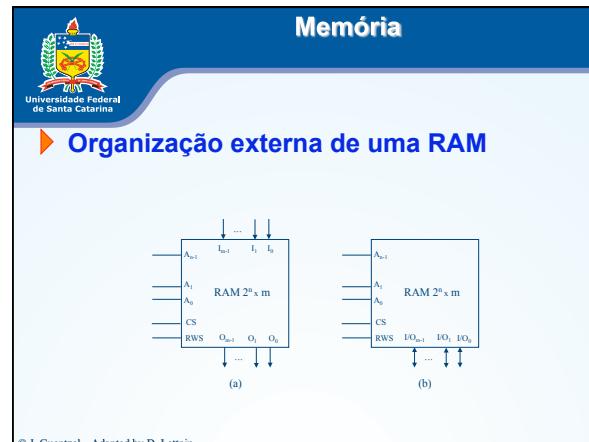
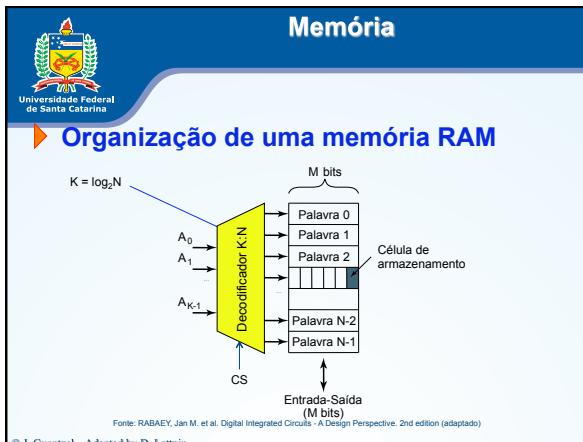
M bits

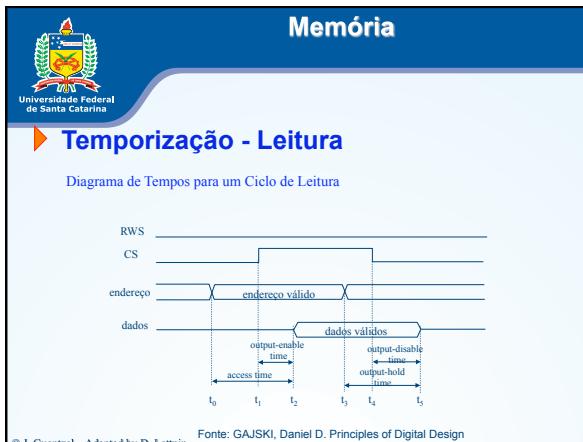
Célula de armazenamento

Fonte: RABAHEY, Jan M. et al. Digital Integrated Circuits - A Design Perspective. 2nd edition (adaptado)

Entrada-Saída (M bits)

© I. Gontijo - Adaptado da Dr. F. Mattos





EEL7020 – Sistemas Digitais
Aula 13:
Projeto de Sistemas Digitais no Nível RT
II

Prof. Djones Vinicius Lettnin
lettnin@eel.ufsc.br
<http://dlettnin.paginas.ufsc.br/>

Disclaimer: slides adapted for EEL7020 by D. Lettnin from the original slides made available by the author J. Guentzel.