

Universidade Federal de Santa Catarina  
EEL510388/EEL7120: Introdução à Microeletrônica  
Semestre: 2020-1, Prova, 16/Novembro/2020

Aluno: Gustavo Simas da Silva \_\_\_\_\_ Matricula: 16101076

---

**Avisos:**

- Utilize o Caderno de Avaliação para responder às questões, sempre apresentando os cálculos realizados.
  - No Caderno de Avaliação, identifique claramente cada uma das questões.
  - A interpretação faz parte da prova. Em caso de divergência, descreva-a no Caderno de Avaliação para posterior solução.
  - O valor de cada uma das questões está indicado entre colchetes.
- 

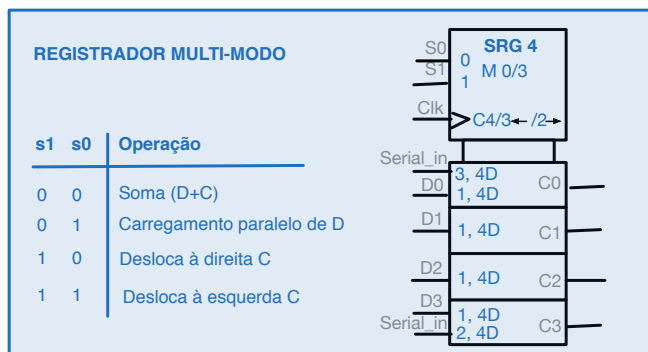
1. Implemente a equação  $F(A, B, C, D) = \overline{C}D + \overline{C}A + \overline{C}B + (\overline{C} + \overline{A})$  em CMOS utilizando o menor número de transistores possível. [2,0 pontos]
2. Considere a função lógica  $F(A, B, C, D, E)$  incompletamente especificada, definida da seguinte forma  $F(A, B, C, D, E) = \sum m(1, 3, 6, 10, 16, 18, 19, 20, 26, 31) + \sum m_d(0, 2, 4, 9, 14, 15, 17, 22, 24, 25, 29, 30)$ , onde  $A$  é a variável de maior peso e a variável  $E$  é a de menor peso,  $m$  indica os minitermos e  $m_d$  indica as posições de irrelevâncias: [2,0 pontos]
  - (a) Apresente o mapa de Karnaugh correspondente a esta função;
  - (b) Identifique a expressão algébrica simplificada na forma de soma de produtos do mapa de Karnaugh obtido. Justifique, apresentando os agrupamentos correspondentes à função no mapa;
  - (c) Na solução identificada na alínea anterior, qual o valor da função quando a entrada (A,B,C,D,E) toma o valor 30? Justifique.
3. A partir da função lógica incompletamente especificada  $F(A, B, C, D) = \sum m(1, 7, 11, 15) + \sum m_d(3, 5, 8, 13)$  onde  $m$  são os minitermos e  $m_d$  são as posições de irrelevância: [2,0 pontos]
  - (a) Obtenha a tabela de verdade da função  $F(A, B, C, D)$ ;
  - (b) Projete um circuito que implemente a função  $F(A, B, C, D)$  usando um decodificador 4/16 e portas OR de duas entradas.
  - (c) Projete um circuito que implemente a função  $F(A, B, C, D)$  usando **apenas** um MUX(4 : 1) e uma porta AND de 2 entradas.
  - (d) Projete um circuito que implemente a função  $F(A, B, C, D)$  usando **apenas** um MUX(2 : 1) e uma porta AND de 2 entradas.

Continua no verso...

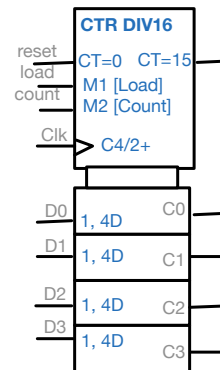
4. Pretende-se obter um circuito que implemente o padrão de contagem cíclico de 6 estados em hexadecimal  $0 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5 \rightarrow 0 \dots$  correspondente a um sinal de saída  $C$  de 4 bits,  $C = \{C3C2C1C0\}$ . Implemente o circuito gerador deste padrão:

- Utilizando apenas um registrador Multi-modo, apresentado na Figura (a) e o mínimo de lógica combinatória adicional; [1 ponto]
- Utilizando apenas um contador com carga e reset, todos síncronos com o relógio, apresentado na Figura (b) e o mínimo de lógica combinatória adicional. [1 ponto]

Dica : Considere o estado inicial,  $C = "0000"$ , na saída do contador e registrador Multimodo.



(a)



(b)

5. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por 2 entradas (A, B) e uma saída (F). Pretende-se implementar este circuito através de uma FSM micro-programada constituída por uma ROM e um registo como mostrado na Figura. Determine o conteúdo da ROM. [2 pontos]

