UNIVERSIDADE FEDERAL DE SANTA CATARINA

INTRODUÇÃO À MICROELETRÔNICA

EEL/PGEEL 2020.1 19 de Outubro de 2020, 09:10

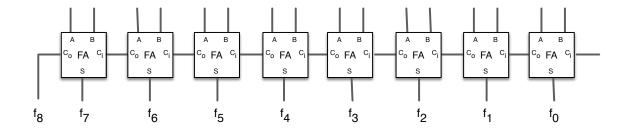
Antes de iniciar as questões extra, tenha em atenção o seguinte:

- i. Faça as questões numa folha e faça uma foto nítida da resolução. Coloque as fotos no .doc.
- ii. Identifique claramente cada uma das questões e no cabeçalho do .doc indique os nomes e o número de matricula dos alunos que fizeram o trabalho. A informação do nome e matricula dos alunos no cabeçalho é obrigatória para avaliação.
- iii. O valor de cada uma das questões está indicado entre colchetes.

3.1.- Cada aluno deve fazer unicamente o apartado correspondente ao último número da sua matricula, em caso de dupla deverão usar a matricula com maior valor

[0,5 pontos] Pretende-se implementar unidades aritméticas com uma única entrada de 4 bits A(3:0) sem sinal, que realize o cálculo de operações aritméticas. Desenhe o diagrama lógico dos circuitos utilizando apenas um circuito somador de 8 bits com entrada e saída de carga (*carry-in* e *carry-out*):

- 0. $f_0(8:0) = 18 \times A + 17$;
- 1. $f_1(8:0) = 19 \times A + 130;$
- 2. $f_2(8:0) = 32 \times A + 19$;
- 3. $f_3(8:0) = 9 \times A + 264$;
- 4. $f_4(8:0) = 38 \times A$; (dica: $19 \times 2 = 38$).
- 5. $f_5(8:0) = 34 \times A + 1$;
- 6. $f_6(8:0) = 19 \times A + 194$;
- 7. $f_7(8:0) = 76 \times A + 4$; (dica: $19 \times 4 = 76$).
- 8. $f_8(8:0) = 21 \times A + 4$;
- 9. $f_9(8:0) = 17 \times A + 255$.



Continua no verso...

UNIVERSIDADE FEDERAL DE SANTA CATARINA

INTRODUÇÃO À MICROELETRÔNICA

EEL/PGEEL 2020.1 19 de Outubro de 2020, 09:10

3.2.- Cada aluno deve fazer unicamente o apartado correspondente ao último número da sua matricula, em caso de dupla deverão usar a matricula com maior valor

[0,5 pontos] Implemente a função S(A, B, C) da figura usando um multiplexador com 1 entrada de seleção MUX(2:1) e:

- 0. uma porta and e uma or de duas entradas;
- 1. uma porta xor de duas entradas e uma not;
- 2. uma porta and de duas entradas e uma not;
- 3. uma porta and de duas entradas e uma not;
- 4. uma porta or de duas entradas e uma not;
- 5. uma porta not;
- 6. uma porta nor de duas entradas;
- 7. uma porta not;
- 8. nenhuma porta lógica adicional;
- 9. uma porta not.

(5)					(6)					(7)					(8)					(9)				
1	1	1	0		1	1	1	0		1	1	1	1		1	1	1	1		1	1	1	1	
1	1	0	0		1	1	0	0		1	1	0	1		1	1	0	0		1	1	0	0	
1	0	1	1] [1	0	1	0		1	0	1	0		1	0	1	1	1	1	0	1	1	
1	0	0	1	1	1	0	0	1	•	1	0	0	0		1	0	0	0	1	1	0	0	0	
0	1	1	1	1	0	1	1	0	Ī	0	1	1	0		0	1	1	1	1	0	1	1	0	
0	1	0	0	1	0	1	0	0	Ī	0	1	0	0		0	1	0	1	1	0	1	0	1	
0	0	1	1	1	0	0	1	0	Ì	0	0	1	1		0	0	1	0	1	0	0	1	0	
0	0	0	0	1	0	0	0	1	Ī	0	0	0	1		0	0	0	0	1	0	0	0	1	
А	В	С	S] [Α	В	С	s		Α	В	С	s		А	В	С	s]	Α	В	С	s	
(0)					(1)					(2)					(3)					(4)				
1	1	1	1		1	1	1	1		1	1	1	1		1	1	1	0		1	1	1	0	
1	1	0	1		1	1	0	0		1	1	0	0		1	1	0	1		1	1	0	0	
1	0	1	1		1	0	1	0		1	0	1	0		1	0	1	1		1	0	1	0	
1	0	0	0		1	0	0	1		1	0	0	0		1	0	0	1		1	0	0	1	
0	1	1	1		0	1	1	0		0	1	1	0		0	1	1	1		0	1	1	1	
0	1	0	0		0	1	0	1		0	1	0	1		0	1	0	0		0	1	0	1	
0	0	1	0		0	0	1	1	1	0	0	1	1		0	0	1	0	1	0	0	1	1	
0	0	0	0		0	0	0	0	1	0	0	0	1		0	0	0	0		0	0	0	0	
Α	В	С	s		А	В	С	s		Α	В	С	s		А	В	С	s		А	В	С	s	