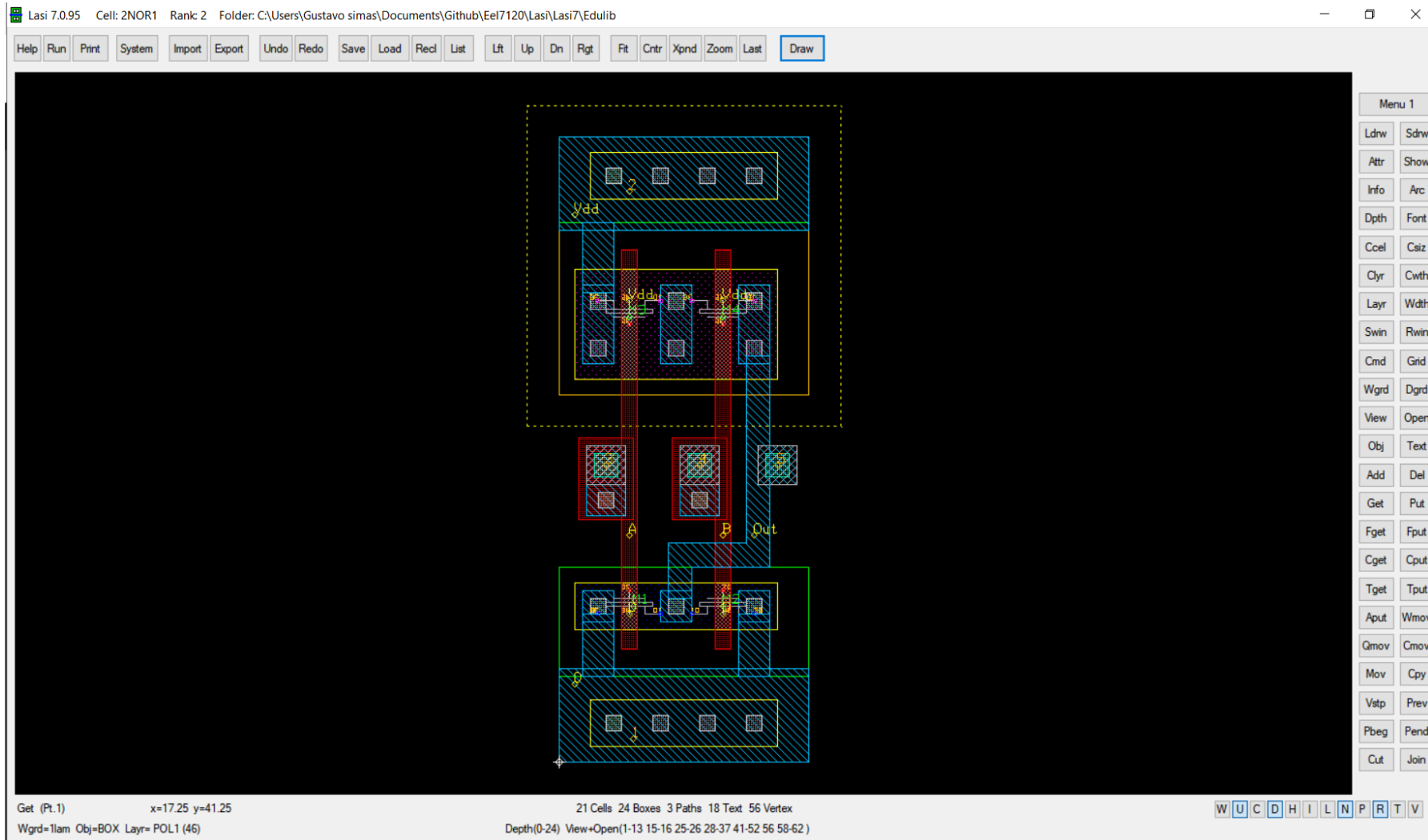
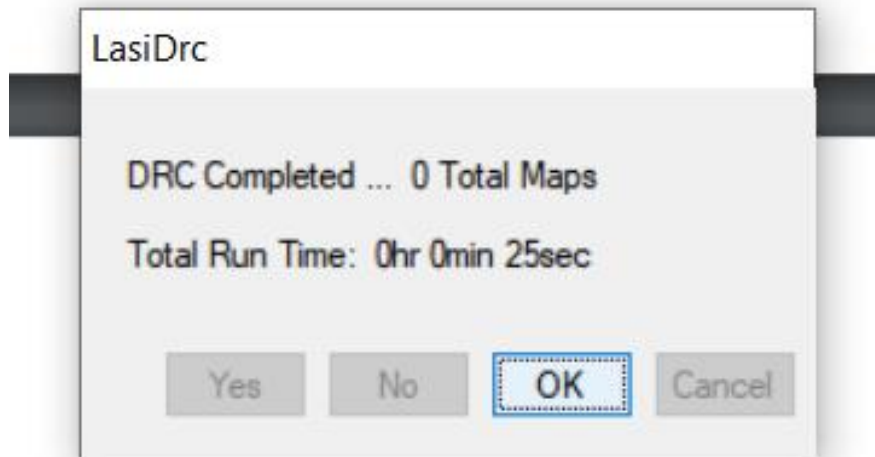


Imagem do Leiaute da porta lógica NÃO-OU gerado no LASI



Resultado da análise DRC



Resultado da extração LASiCkt

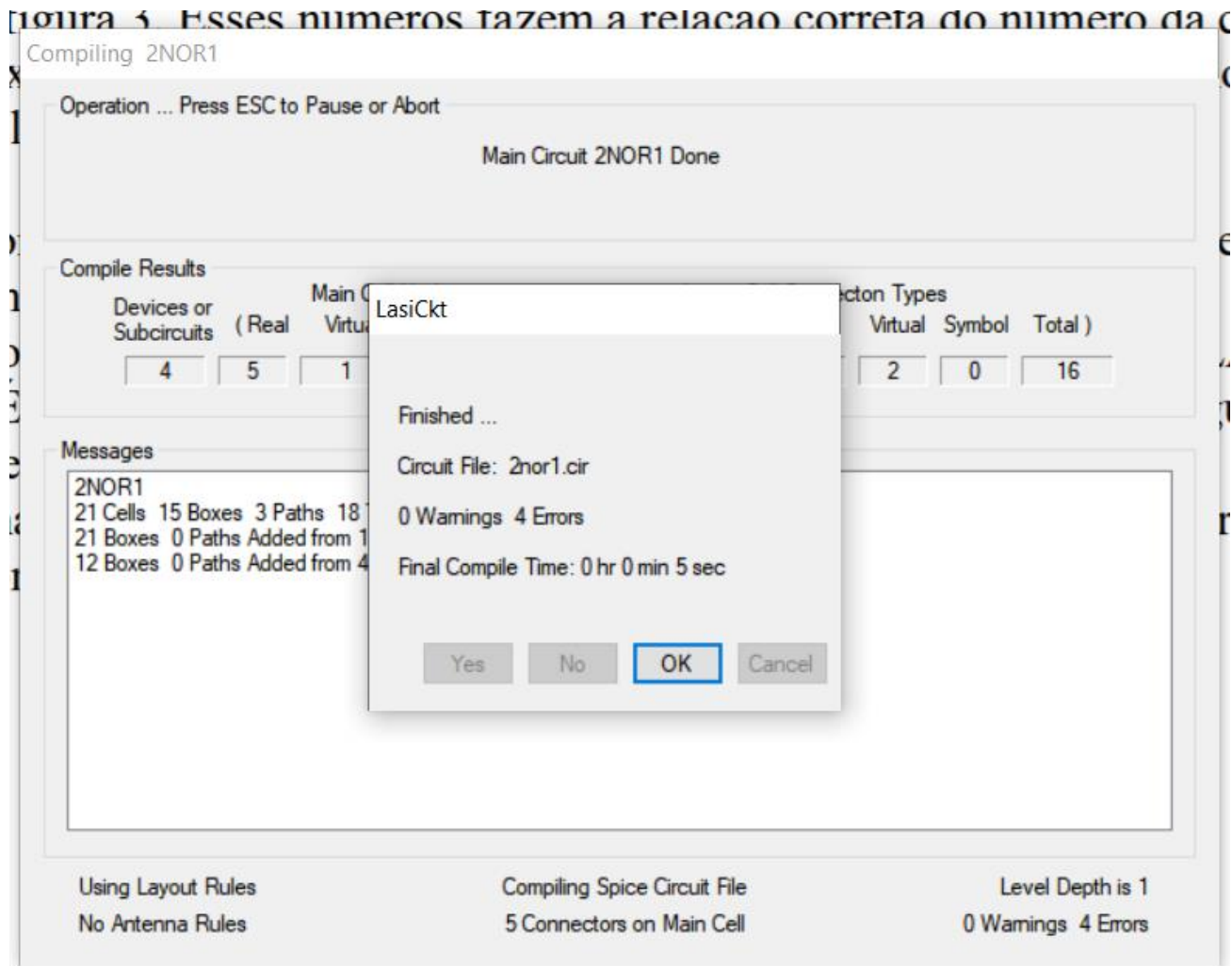
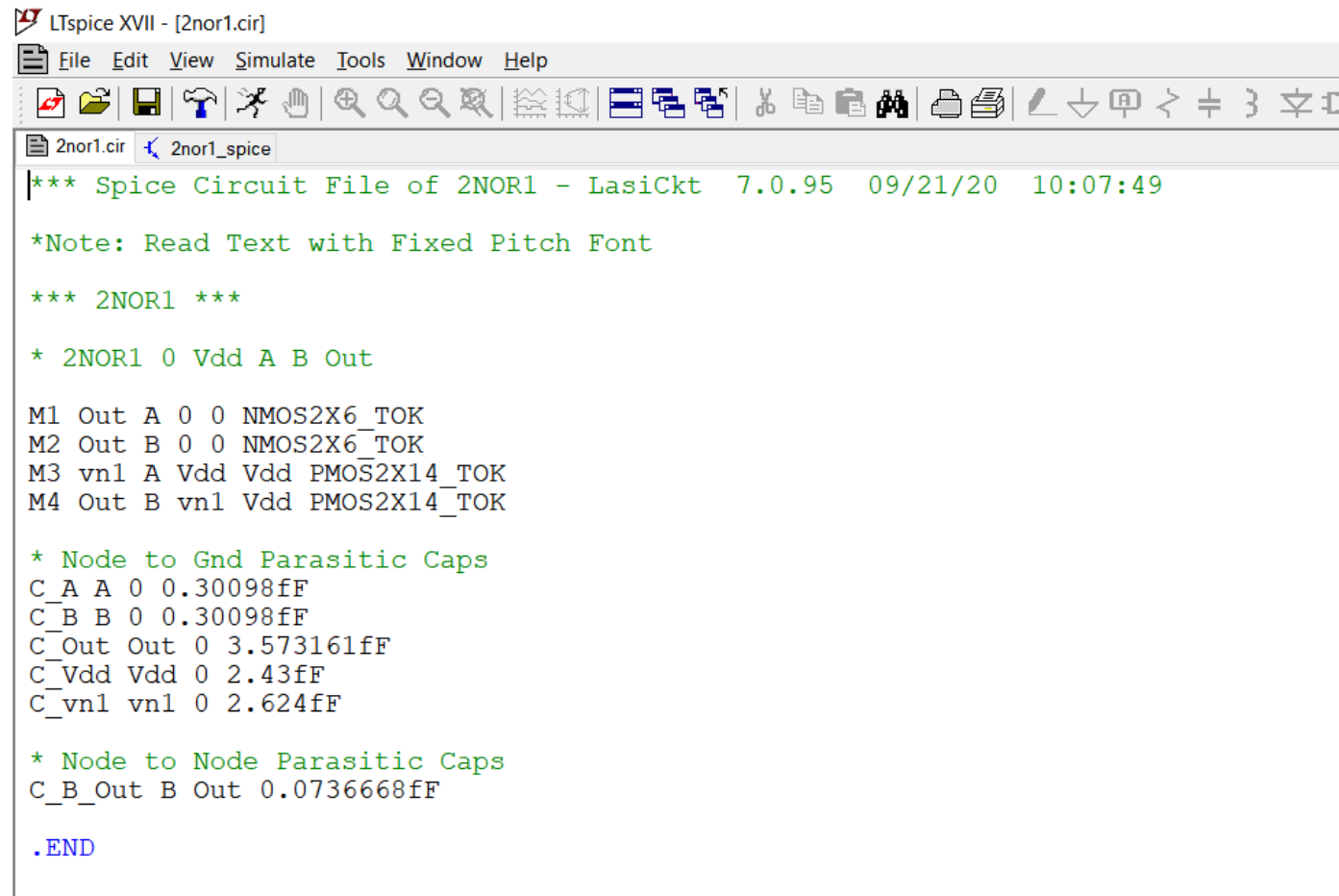


Imagem arquivo 2nor1.cir



The image shows the LTspice XVII software interface. The title bar reads "LTspice XVII - [2nor1.cir]". The menu bar includes "File", "Edit", "View", "Simulate", "Tools", "Window", and "Help". The toolbar contains various icons for file operations, simulation, and editing. The main window displays the circuit file "2nor1.cir" with the following text:

```
*** Spice Circuit File of 2NOR1 - LasiCkt 7.0.95 09/21/20 10:07:49

*Note: Read Text with Fixed Pitch Font

*** 2NOR1 ***

* 2NOR1 0 Vdd A B Out

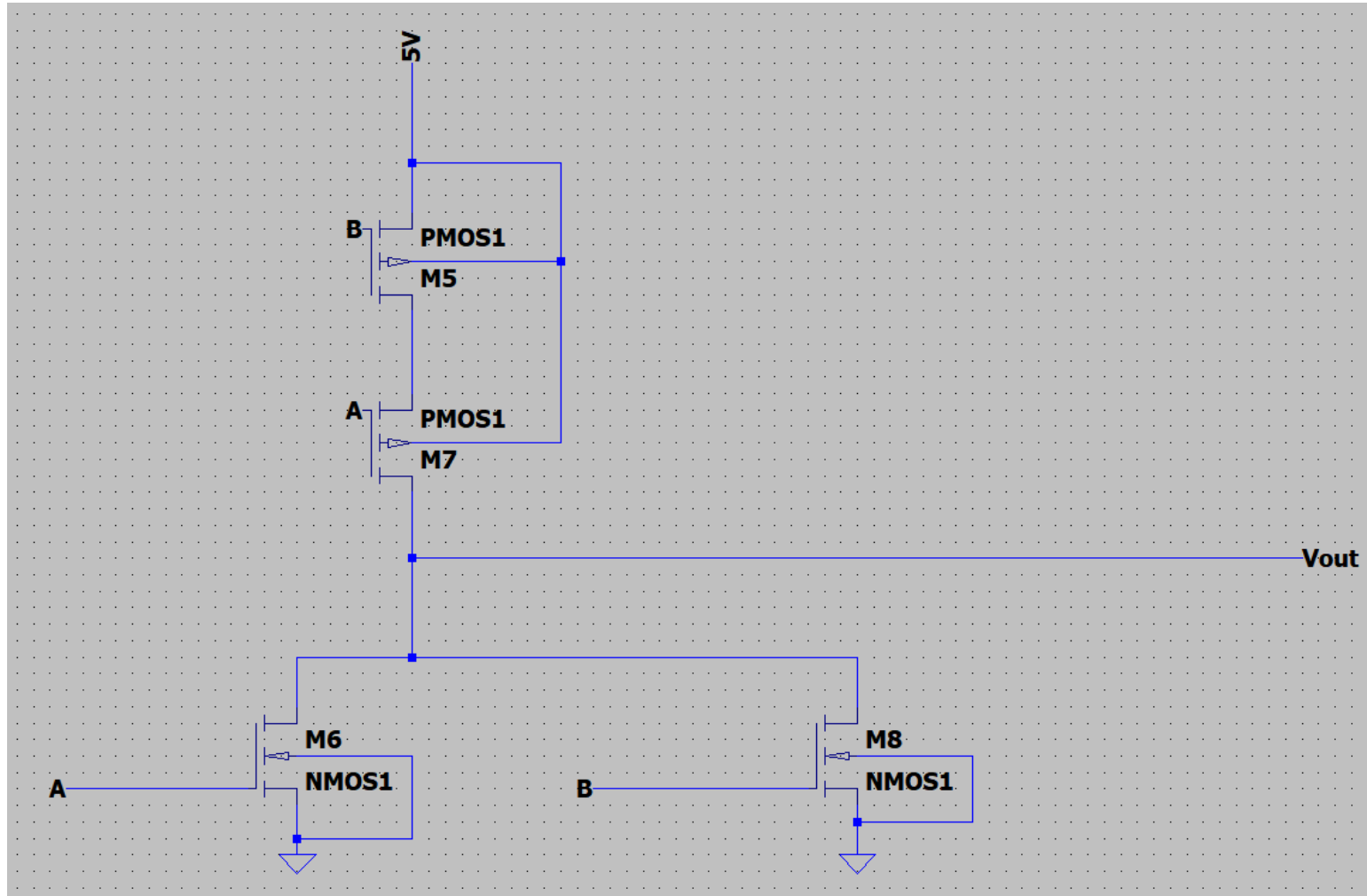
M1 Out A 0 0 NMOS2X6_TOK
M2 Out B 0 0 NMOS2X6_TOK
M3 vn1 A Vdd Vdd PMOS2X14_TOK
M4 Out B vn1 Vdd PMOS2X14_TOK

* Node to Gnd Parasitic Caps
C_A A 0 0.30098fF
C_B B 0 0.30098fF
C_Out Out 0 3.573161fF
C_Vdd Vdd 0 2.43fF
C_vn1 vn1 0 2.624fF

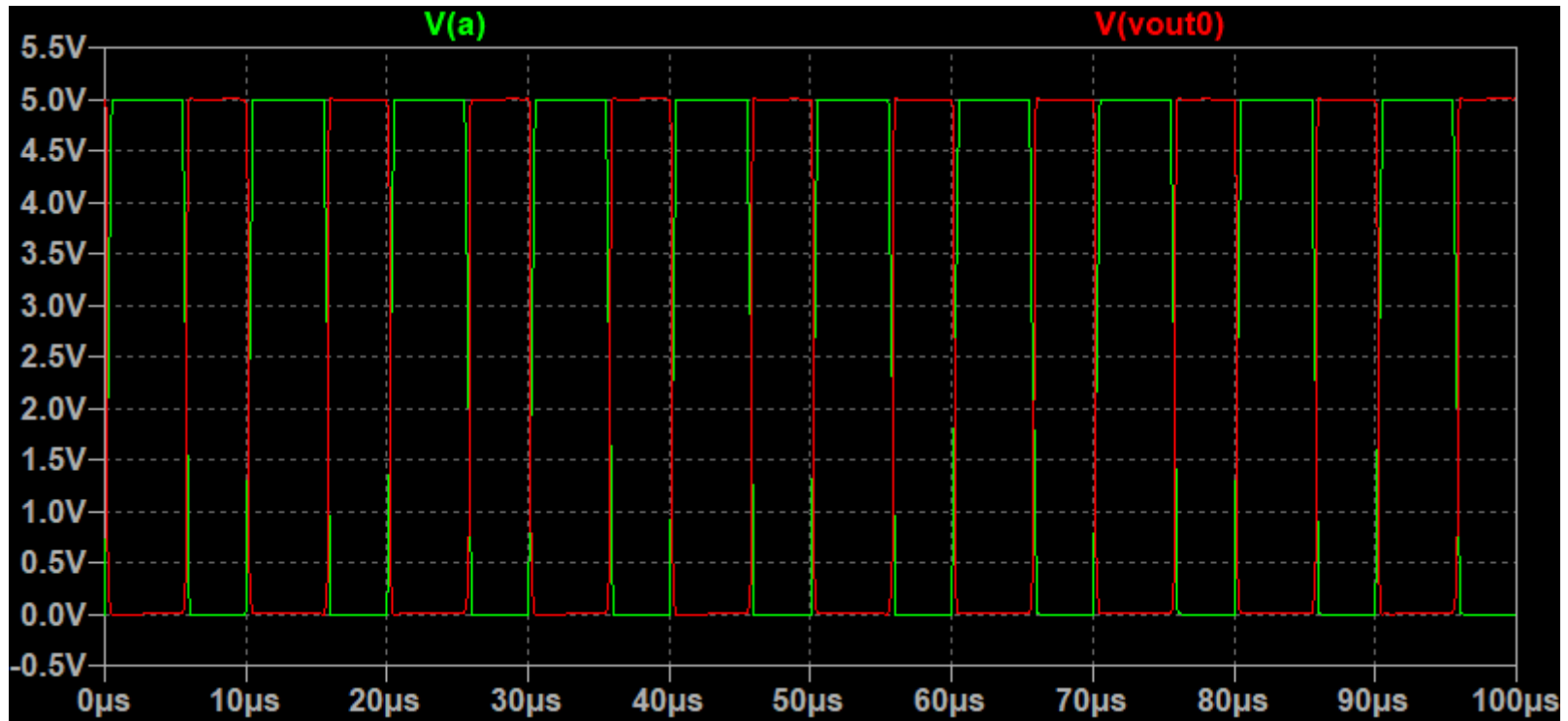
* Node to Node Parasitic Caps
C_B_Out B Out 0.0736668fF

.END
```

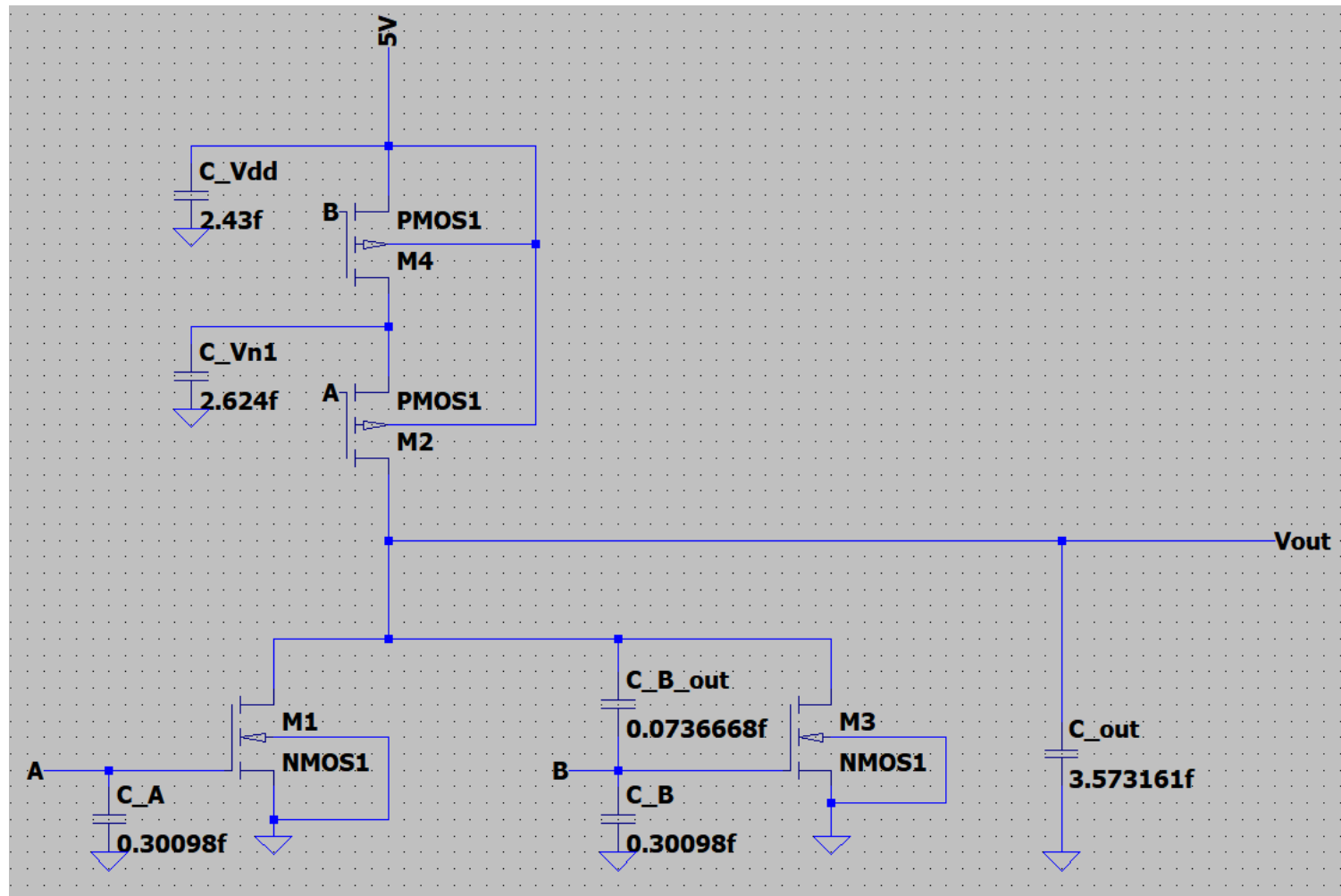
Circuito NÃO-OU sem capacitâncias parasitárias desenvolvido no LTSPICE



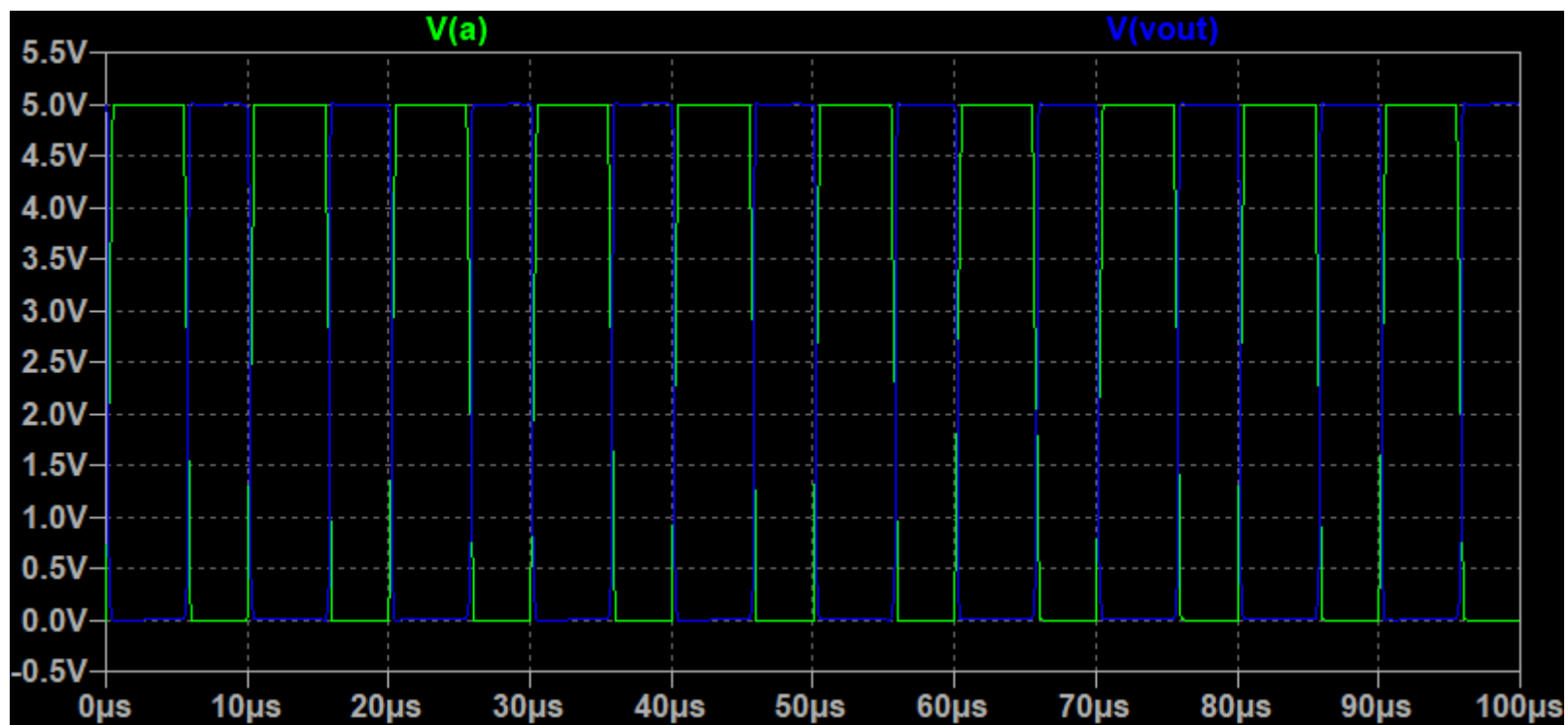
Resultado de simulação para circuito sem parasitários



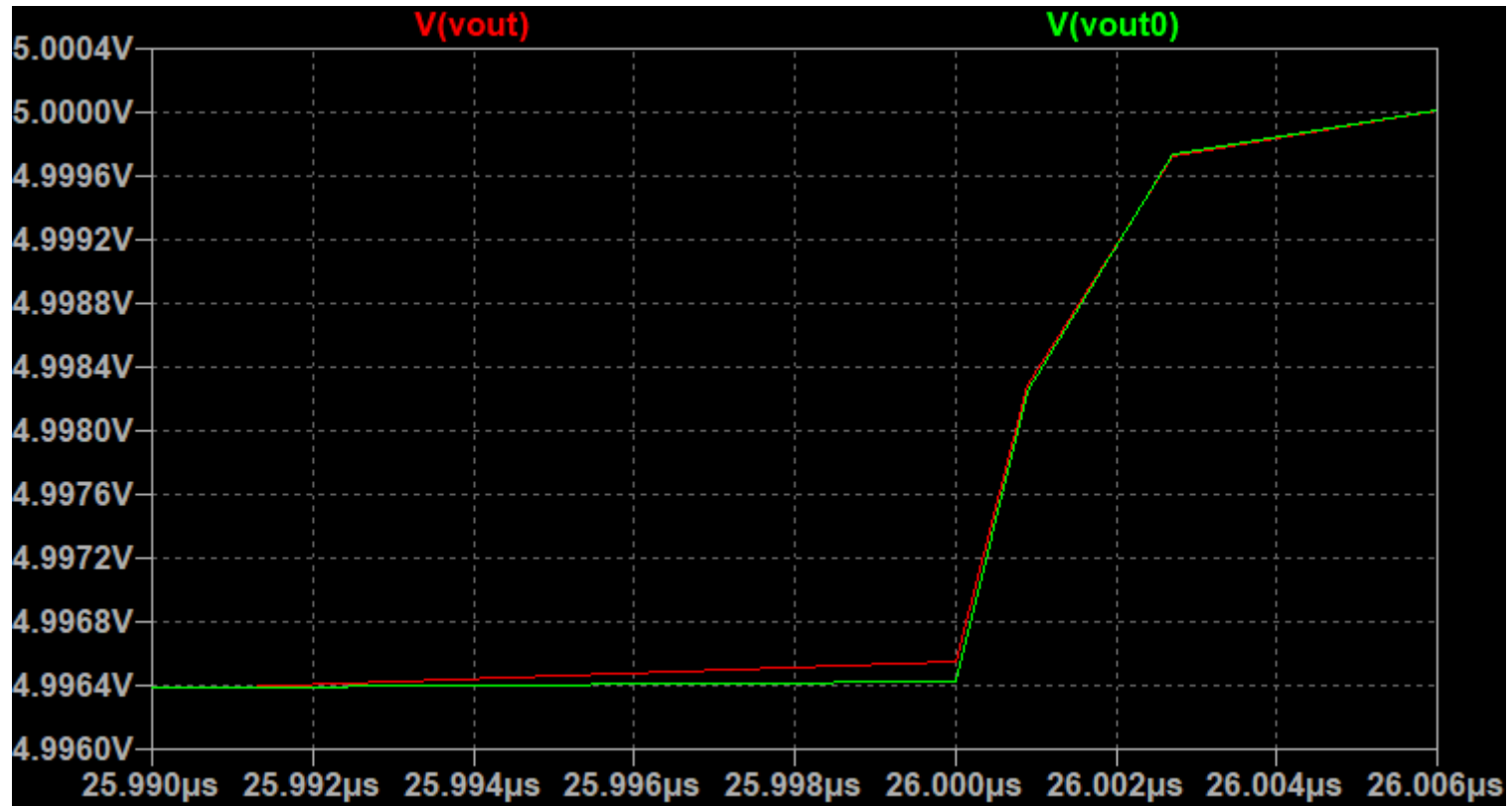
Circuito NÃO-OU com capacitâncias parasitárias desenvolvido no LTSPICE



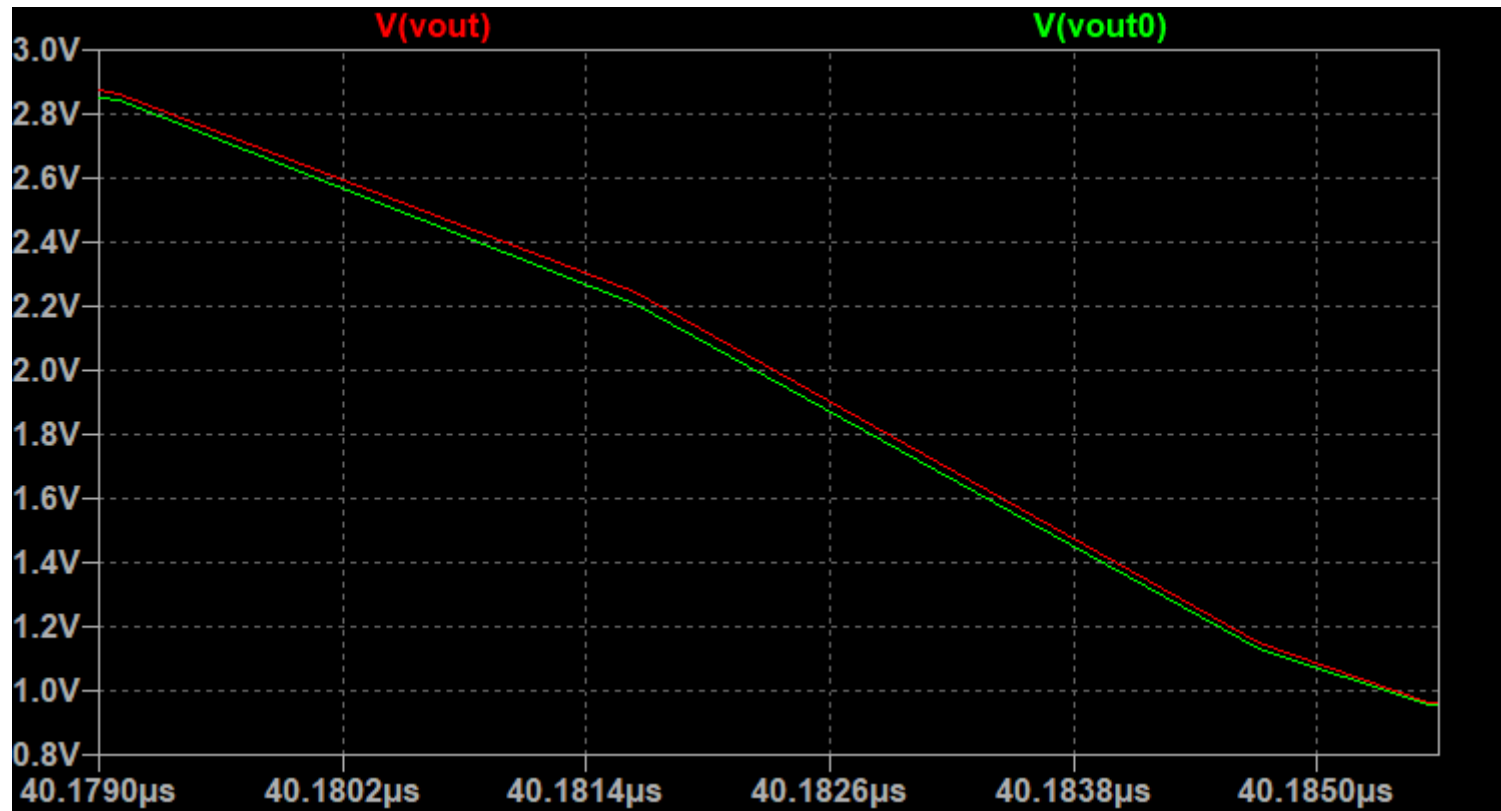
Resultado de simulação para circuito com parasitários



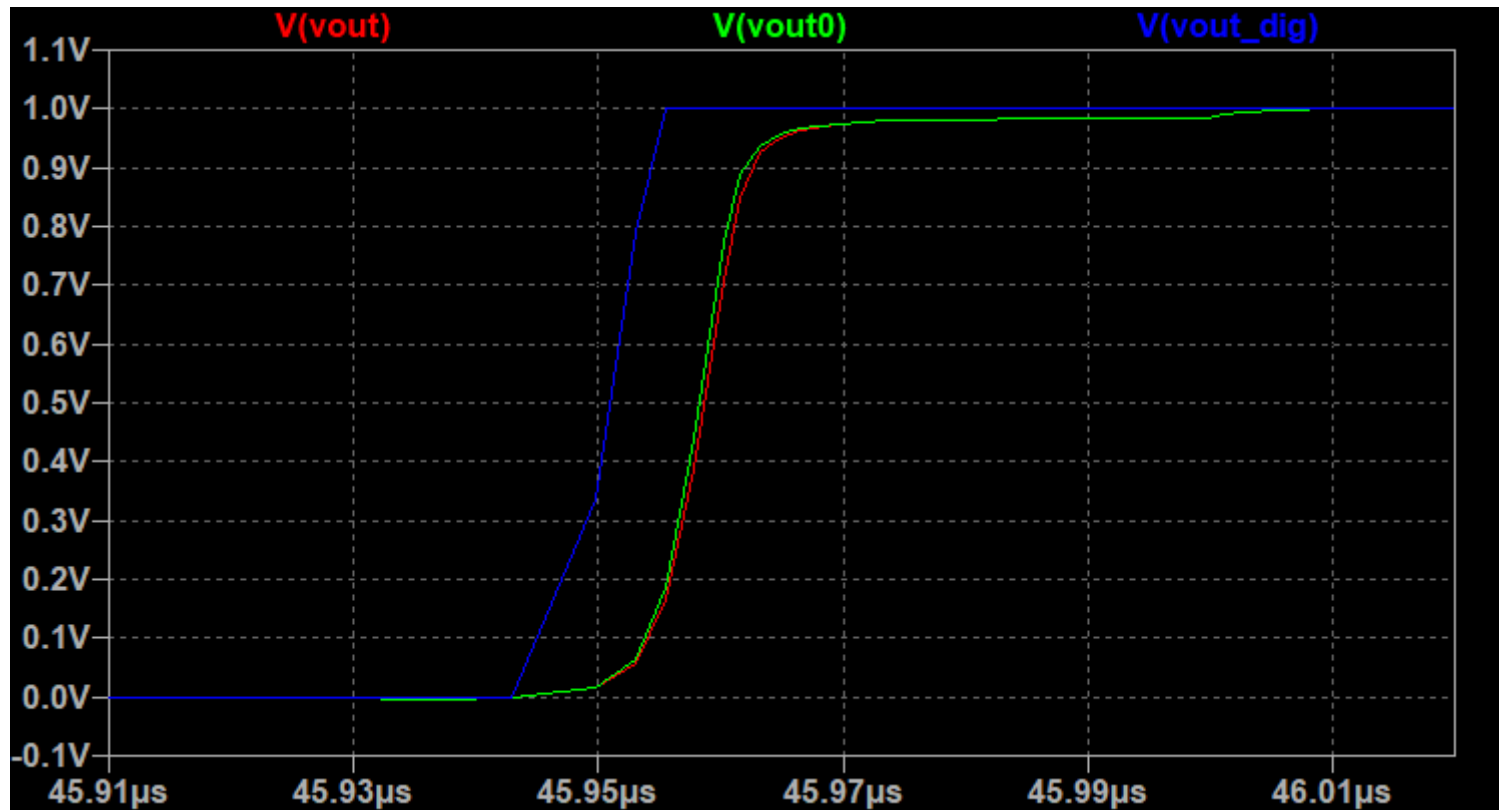
Comparação de subida de sinais de saída dos circuitos (sinal verde sem parasitários)



Comparação de descida de sinais de saída (verde sem parasitários)



Comparação de sinais com “porta lógica NOR ideal” (em azul)



Conclusão

Verifica-se que para o circuito com capacitâncias parasitas temos uma pequena, porém visível, diferença em termos de rise time e fall time do sinal de saída. A capacitância de saída C_{out} com 3,57 fF se apresenta como a maior dentre as obtidas, representando influência no atraso/delay observado no sinal resultante. Em termos de amplitude, não foi identificada diferença entre os circuitos, seja em termos de tensão ON, tensão OFF, overshoot ou outros pontos, isto pois não há queda de tensão (dissipação de potência ativa) nos elementos, apenas potência reativa, devido à reatância capacitiva do dispositivo.

Para simulação mais realística em trabalhos futuros, pode ser avaliado o comportamento de ambos os circuitos em face de variação de parâmetros como temperatura, ruído, resistência, entre outras questões que podem modificar a performance do sistema.