

Lab. de Circuitos Eletrônicos Analógicos – Exp. 9

AMPLIFICADOR OPERACIONAL CMOS

Vídeo-aula de apoio:

<https://www.youtube.com/watch?v=2h1Hzeg0XNs>

Módulos de Apoio:

07 Espelhos de Corrente

10 Amplificador Operacional

Considere o circuito da Figura 1, o qual corresponde a uma montagem com componentes discretos de um amplificador operacional (sem estágio de saída) utilizando 3 circuitos integrados CMOS CD4007, com transistores idealmente casados (consultar respectivo datasheet). Deve-se salientar que o CD4007 é orientado para aplicações digitais, e por isso, não possuem valores elevados de tensão de Early (V_A).

Observe que os pinos 14 e 7 dos diferentes CD4007 devem sempre estar conectados a +5V e -5V, respectivamente.

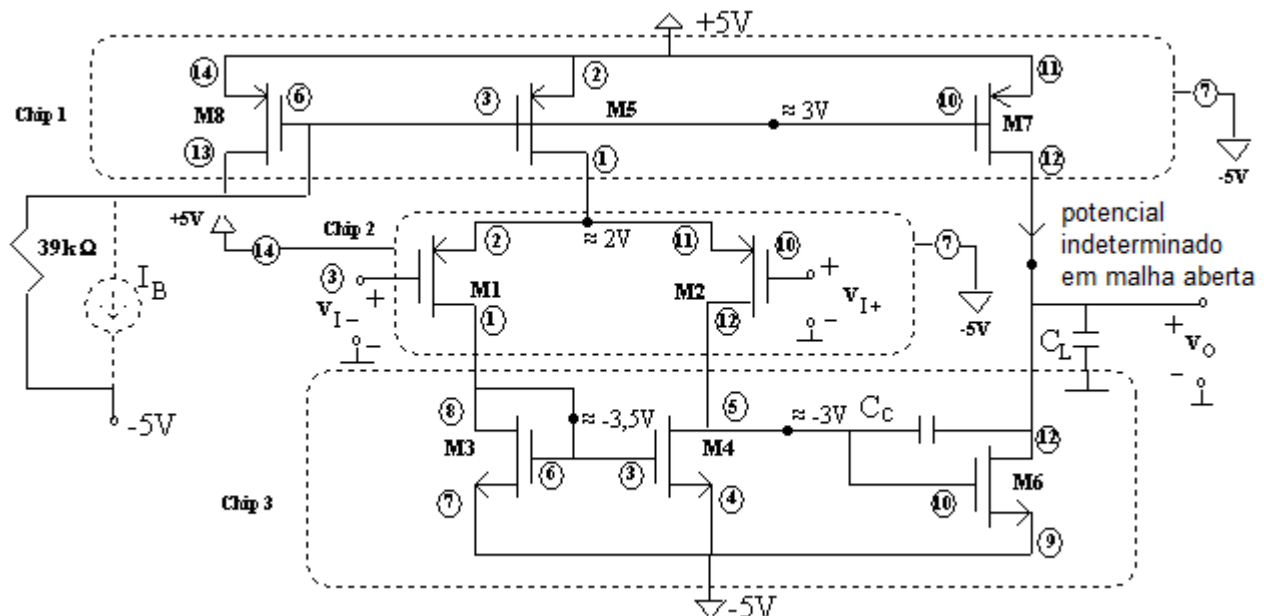


Figura 1

PRE-LABORATÓRIO:

1) Assumindo MOSFETs com tensão de Early $|V_{A_NMOS}| = 7.5V$, $V_{A_PMOS} = 4V$ e $I_B \cong 0.2mA$, estimar o ganho de tensão de cada estágio, em médias frequências. Qual o ganho total V_O/V_i ? Porquê?

Seja: $g_m = \beta(V_{GS} - V_{TH}) = (2\beta I_D)^{0.5}$

$\beta_n = (W/L)_n \mu_n C_{ox}$

$(W/L)_n = 25$

$\mu_n = 420 \text{ cm}^2/Vs$

$C_{ox} = 300nF/cm^2$

2) Assuma $C_{out1} = 1.0\text{pF}$ e $C_{out2} + C_L = 4.7\text{pF}$. Inicialmente, para $C_C = 0$, estime as frequências dos polos à saída de cada estágio, onde $f_{p1} = 1/(2\pi\tau_{out1}C_{out1})$ e $f_{p2} = 1/(2\pi\tau_{out2}C_{out2})$. Agora, com a inserção de $C_C = 22\text{pF}$, e utilizando o Teorema de Miller, determine as frequências dos novos polos. O que ocorreu? Comente a função de C_C na estabilidade do opamp em malha fechada.

PARTE EXPERIMENTAL:

M8, M5 e M7 → Chip 1 M1 e M2 → Chip 2 M3, M4 e M6 → Chip 3
 $C_C = 15\text{pF}$ $C_L = 4.7\text{pF}$

1) Montar o amplificador em malha fechada, em configuração seguidor de tensão ($v_{i+} = v_o$). Como teste de integridade da montagem, aplique um sinal senoidal à entrada e analise a saída.

Agora com $v_{i+} = 0$, medir os potenciais DC dos diferentes nós, verificando a correta polarização do amplificador operacional. Para análise das tensões nodais, considerar que a corrente dos MOSFETs segue a lei $I_D = K(V_{GS} - V_{th})^2$, com $V_{th} = 1\text{V}$ e $K = 0.2\text{mA/V}^2$ para o CD4007. Medir a tensão de offset V_{OS} aplicando um valor DC (0V) à entrada e analisando a saída.

2) aplicar um sinal de onda triangular à entrada v_{i+} e, variando sua amplitude, determinar o intervalo de operação linear do seguidor de tensão no domínio do tempo. Verifique o mesmo através do modo X-Y do osciloscópio. Documente as formas de onda.

3) Resposta ao degrau do opamp em seguidor de tensão: aplicar um sinal de onda quadrada à entrada (aproximadamente $1V_{pp}$), observando e documentando o valor de *settling time* nos seguintes casos: i) $C_C = 22\text{pF}$ e $C_L = 4.7\text{pF}$; ii) $C_C = 0$ e $C_L = 0$ e iii) $C_C = 22\text{pF}$ e $C_L = 3.3\text{nF}$; Analise a resposta ao degrau em cada caso, assim como o *settling time*, justificando-os em função dos capacitores utilizados

4) Para $C_C = 22\text{pF}$ e $C_L = 4.7\text{pF}$, e mantendo-se a configuração seguidor de tensão, imponha um sinal senoidal de entrada, variando-se a frequência (até dezenas kHz) e a amplitude (para alguns volts de V_{pp}). Observe e documente a limitação do *slew-rate*, determinando o seu valor.

5) Ganho de malha aberta (interno) do amplificador operacional: Devido ao alto valor do ganho do opamp, o mesmo deve ser medido em malha fechada.

Meça e desenhe, no laboratório, os diagramas de Bode (ganho e fase) referentes a V_o/V_i , no intervalo 5Hz-200KHz, usando o circuito da Fig. 2, na condição $C_C = 22\text{pF}$ e $C_L = 4.7\text{pF}$. Compare com os valores esperados de ganho e banda passante (frequência de corte) do pré-lab. Há um polo dominante? Justifique.

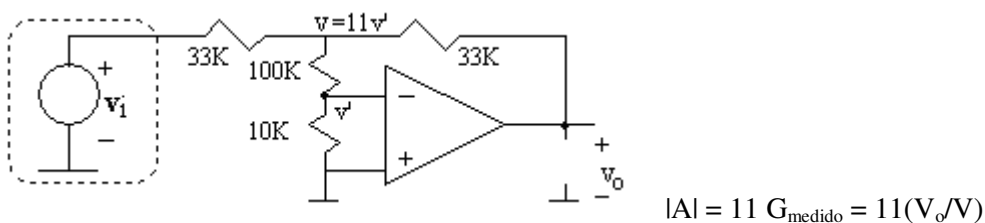


Figura 2

Questões:

1. No circuito do amplificador inversor, qual o efeito da tensão de offset do amp op na tensão de saída.
2. Analisar o efeito da rede 100k/10k na resposta do amplificador inversor.