

Universidade Federal de Santa Catarina Centro Tecnológico



Departamento de Informática e Estatística Ciências da Computação & Engenharia Eletrônica

Sistemas Digitais

INE 5406

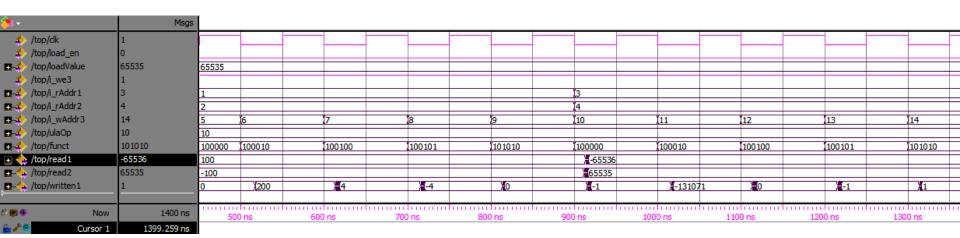
Aula 13-P

Implementação de Testbench

Est. Doc. André Bräscher & Luiz H. Cancellier

Prof. José Luís Güntzel j.guntzel@ufsc.br

Simulação

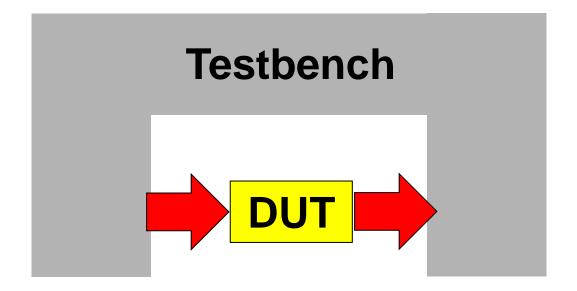


- Há algum erro?
- · Onde está?

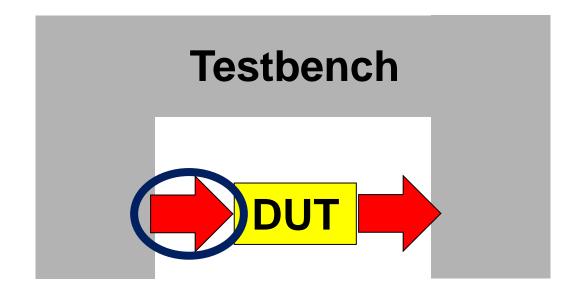
Simulação

- A criação de estímulos de forma manual é entediosa!
- A verificação manual do resultado da simulação é entediosa e propensa a erros!
- Qual solução? Criar um artefato que gere os estímulos e verifique o comportamento, tudo de forma automática!
- Tal artefato é chamado de testbench.

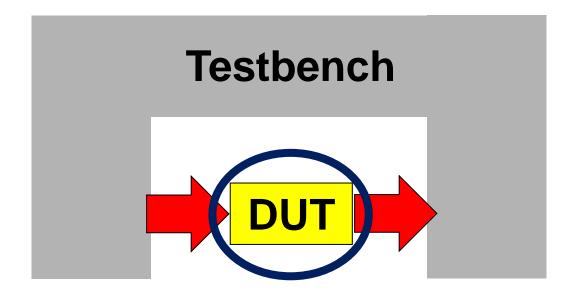
Estrutura do Testbench



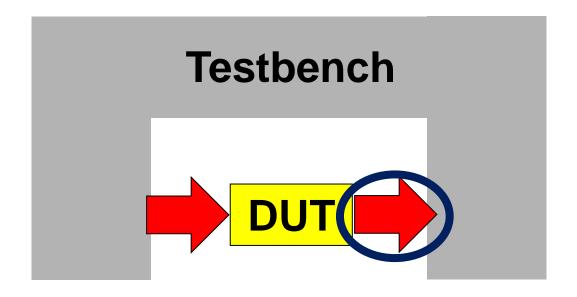
Cenário Inicial



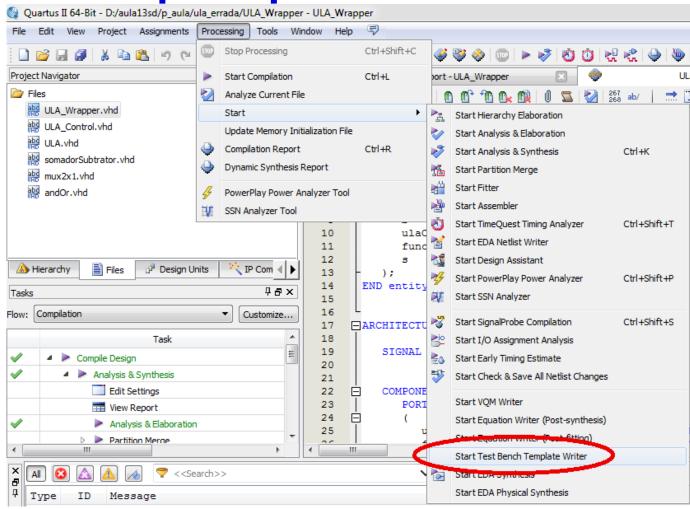
Processamento



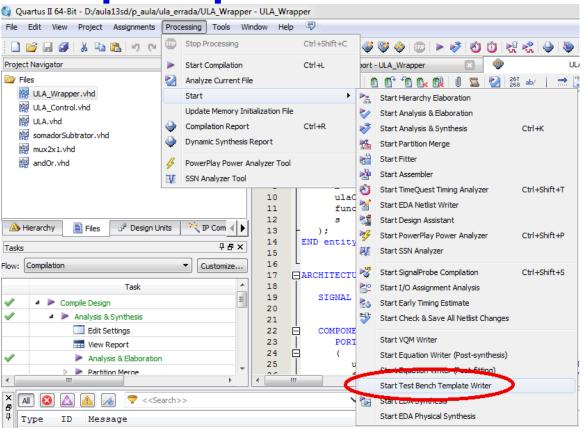
Verificação



Gerando template para Testbench



Gerando template para Testbench

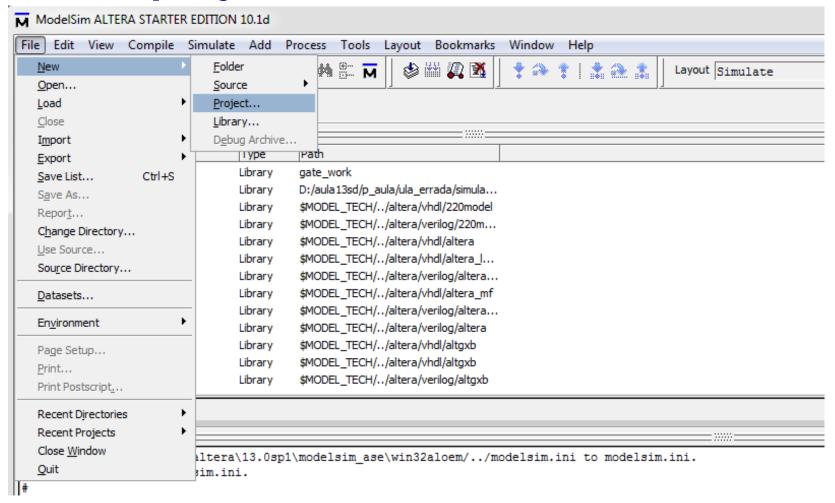


É necessário compilar 2x pois o Quartus gera diferentes arquivos .vho entre a primeira e a segunda compilação!!

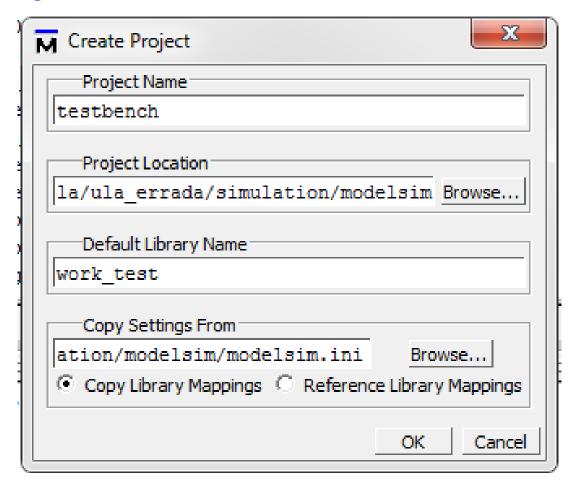
Compilar 2x!!!

Compile com VHDL 2008 (Assignements->Settings->VHDL Input)

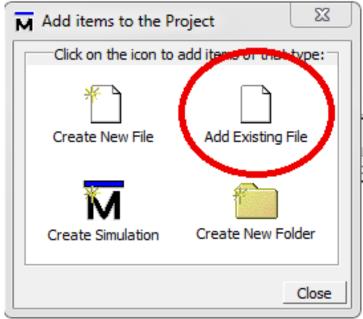
Criar um projeto no ModelSim

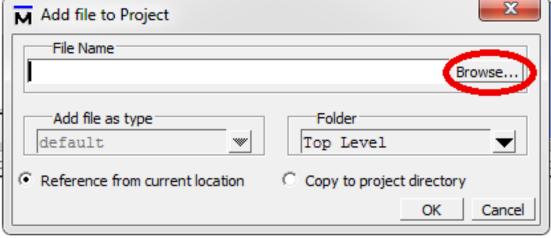


Configuração do projeto

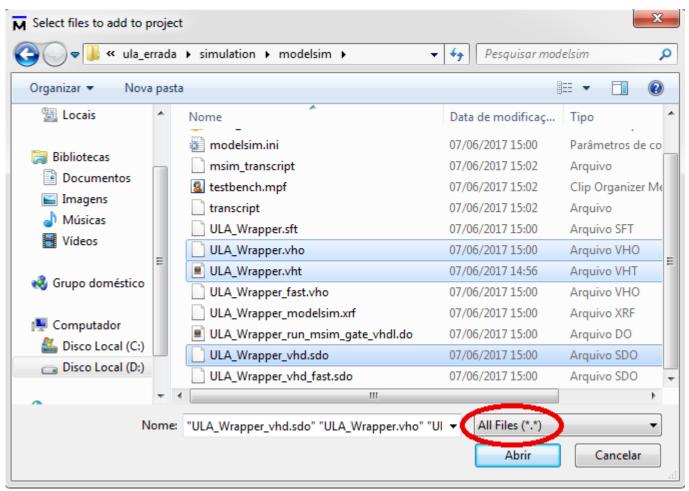


Adicionar arquivos

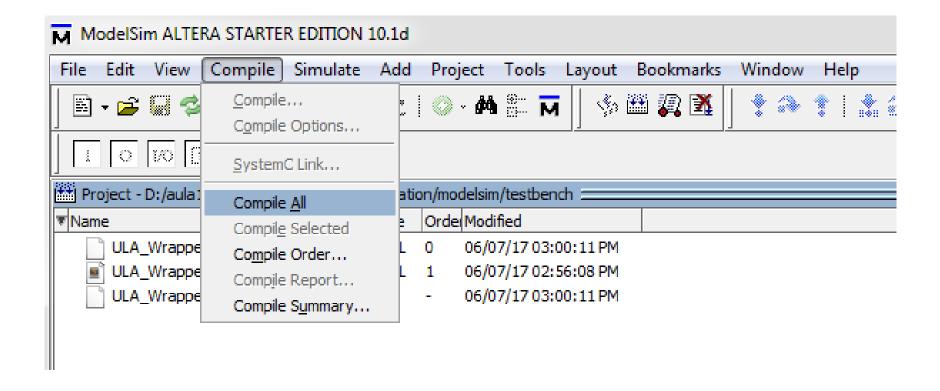




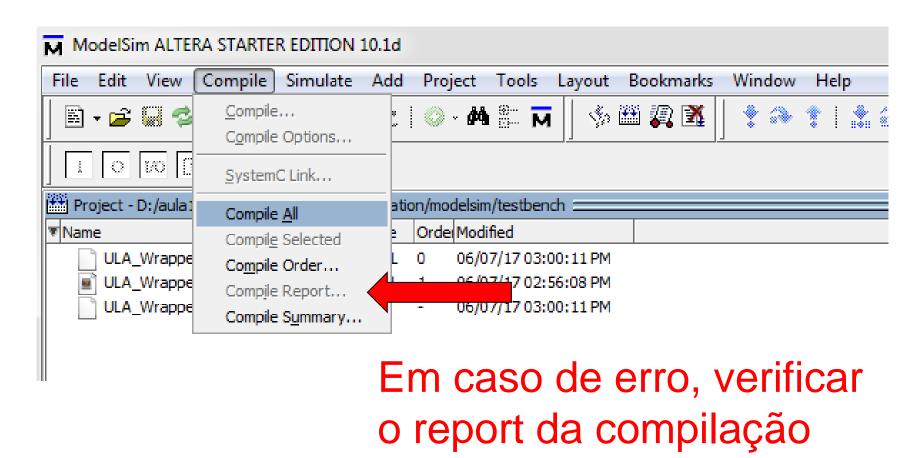
Arquivos a serem adicionados



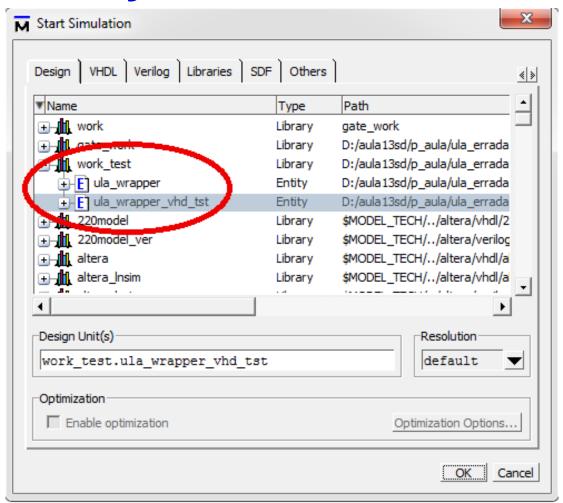
Compilar o projeto



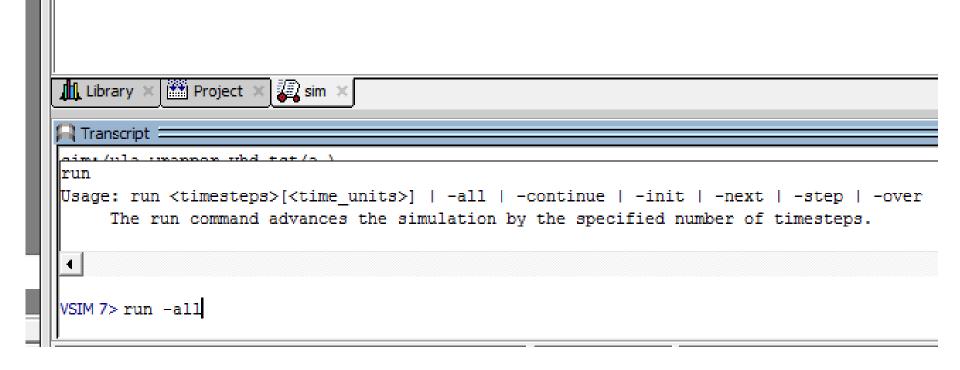
Compilar o projeto



Iniciar simulação



Executar



Atividade 1

- Executar sequência de passos para teste a partir dos arquivos de "Exemplo 1"
- O que aconteceu??

Atividade 2

 Executar sequência de passos para teste a partir dos arquivos de "Exemplo 2"

Atividade Extra

- Fazer testbench para o multiplicador
- Usar arquivos disponíveis no moodle