



Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Curso de Graduação em Ciências da Computação



Sistemas Digitais

INE 5406

Aula 11-P

Descrição em VHDL, síntese e simulação de um sistema digital completo contendo bloco de memória.

Est. Doc. André Bräscher & Luiz H. Cancellier

Prof. José Luís Güntzel
j.guntzel@ufsc.br

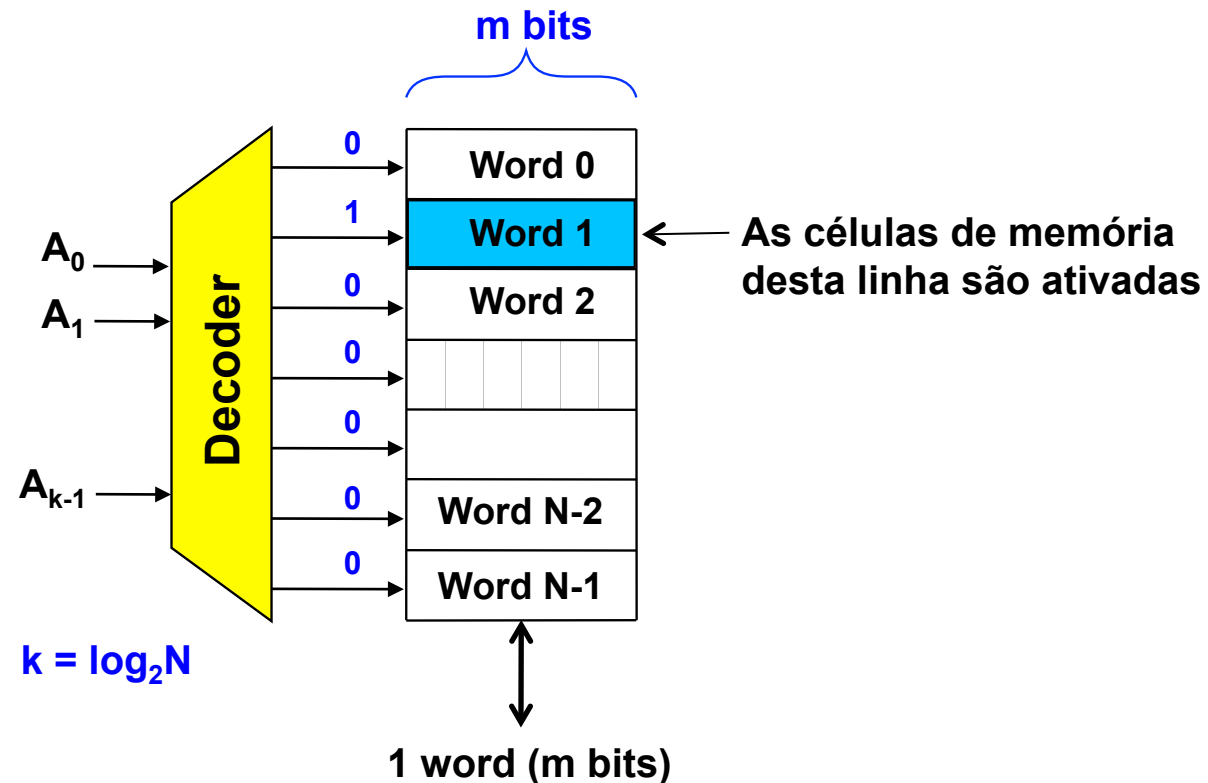
Memórias RAM

Estrutura Genérica das Memórias (ROM, RAM etc)

Exemplo:

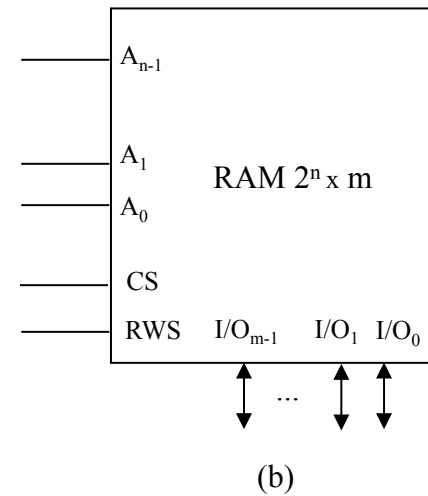
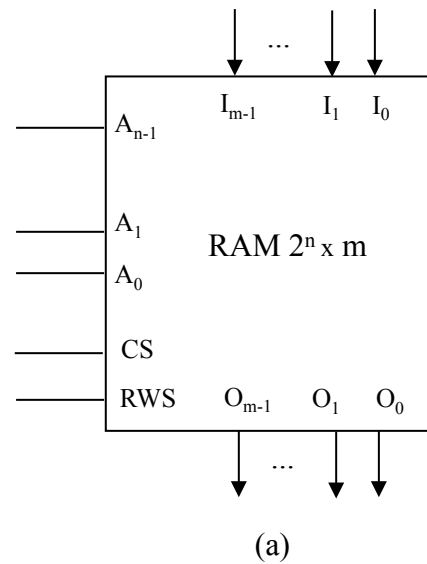
Se

$A = 0000 \dots 01$



Memórias RAM

Organização externa



Memórias RAM

Blocos de Memória – Cyclone II

Característica	Blocos M4K
Performance máxima	250 MHz
Total de bits RAM (incluindo bits de paridade)	4.608
Configurações	4K ×1 2K ×2 1K ×4 512 ×8 512 ×9 256 ×16 256 ×18 128 ×32 128 ×36

Fonte: Cyclone II Device Handbook, Vol 1. Altera Corporation. February, 2008.

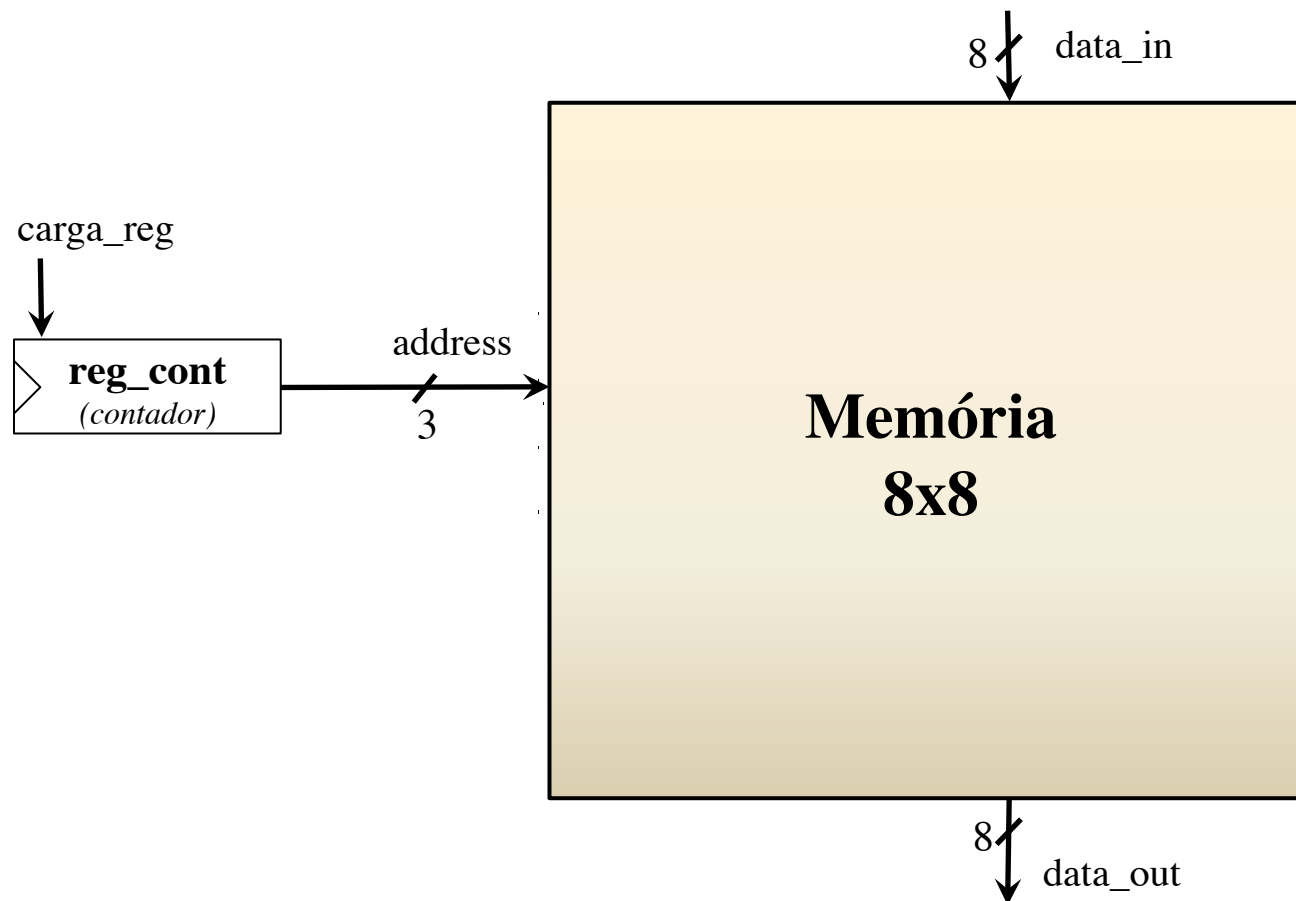
Memórias RAM

Exemplo I - Problema

- Instanciar no Quartus II uma memória de 8 palavras, de 8 bits cada, inicializando-a com valores pré-determinados.
- Ler seqüencialmente os dados contidos em cada endereço, armazenando-os num registrador. Este registrador deverá estar ligado à uma porta de saída.

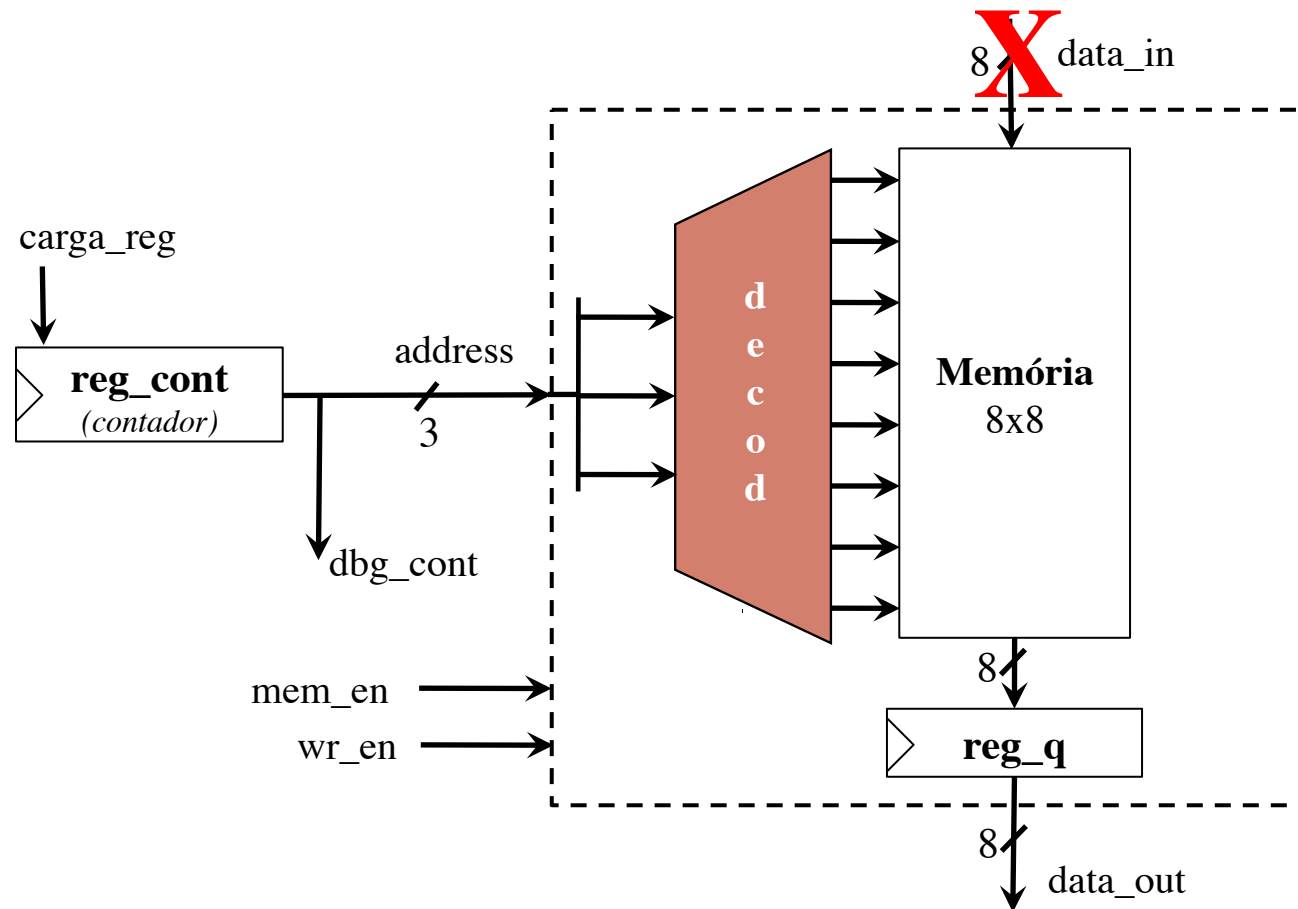
Memórias RAM

Exemplo I – Arquitetura



Memórias RAM

Exemplo I – Arquitetura



Memórias RAM

Exemplo I - Resolução

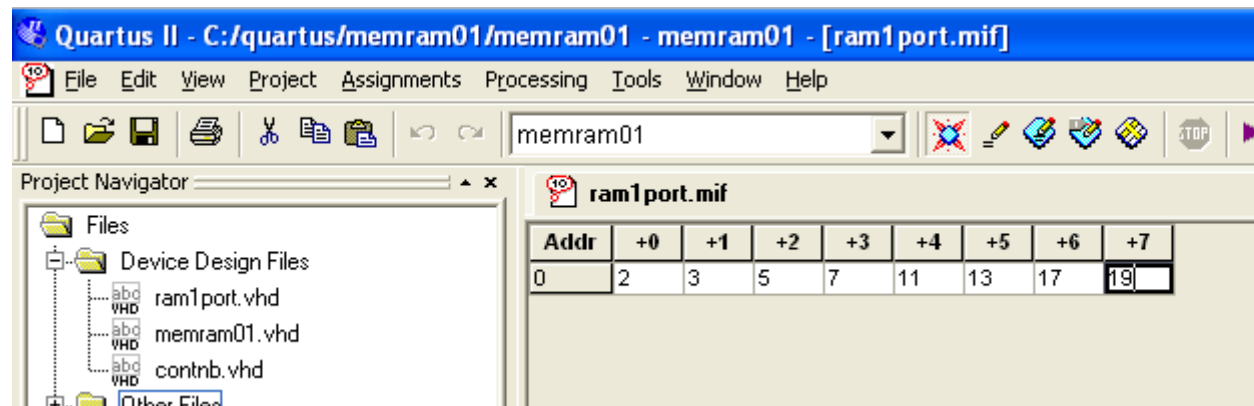
1. **Criar novo projeto no Quartus II:**
 - Nome do projeto: “memram01”;
2. **Baixar do Moodle os arquivos (adicioná-los ao projeto!):**
 - “memram01.vhd”;
 - “contnb.vhd”;
3. **Criar arquivo de inicialização de memória;**
 - (próximos slides!);
4. **Instanciar RAM no Quartus II;**
 - (próximos slides!);

Memórias RAM

Instanciando RAM no Quartus II

3. Arquivo de inicialização da RAM

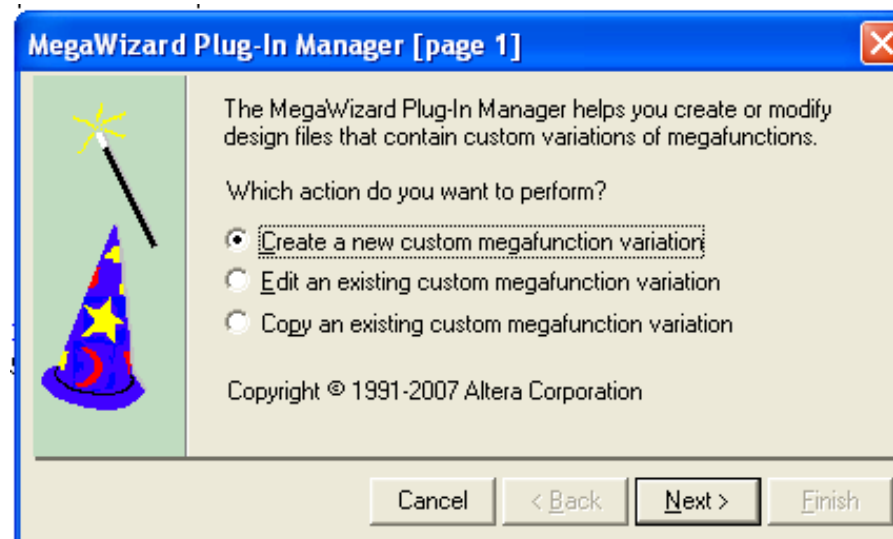
- a) File → New → Other files → Memory Initialization File
- b) Especificar o número de palavras e tamanho de cada palavra.



Memórias RAM

4. Instanciando RAM no Quartus II

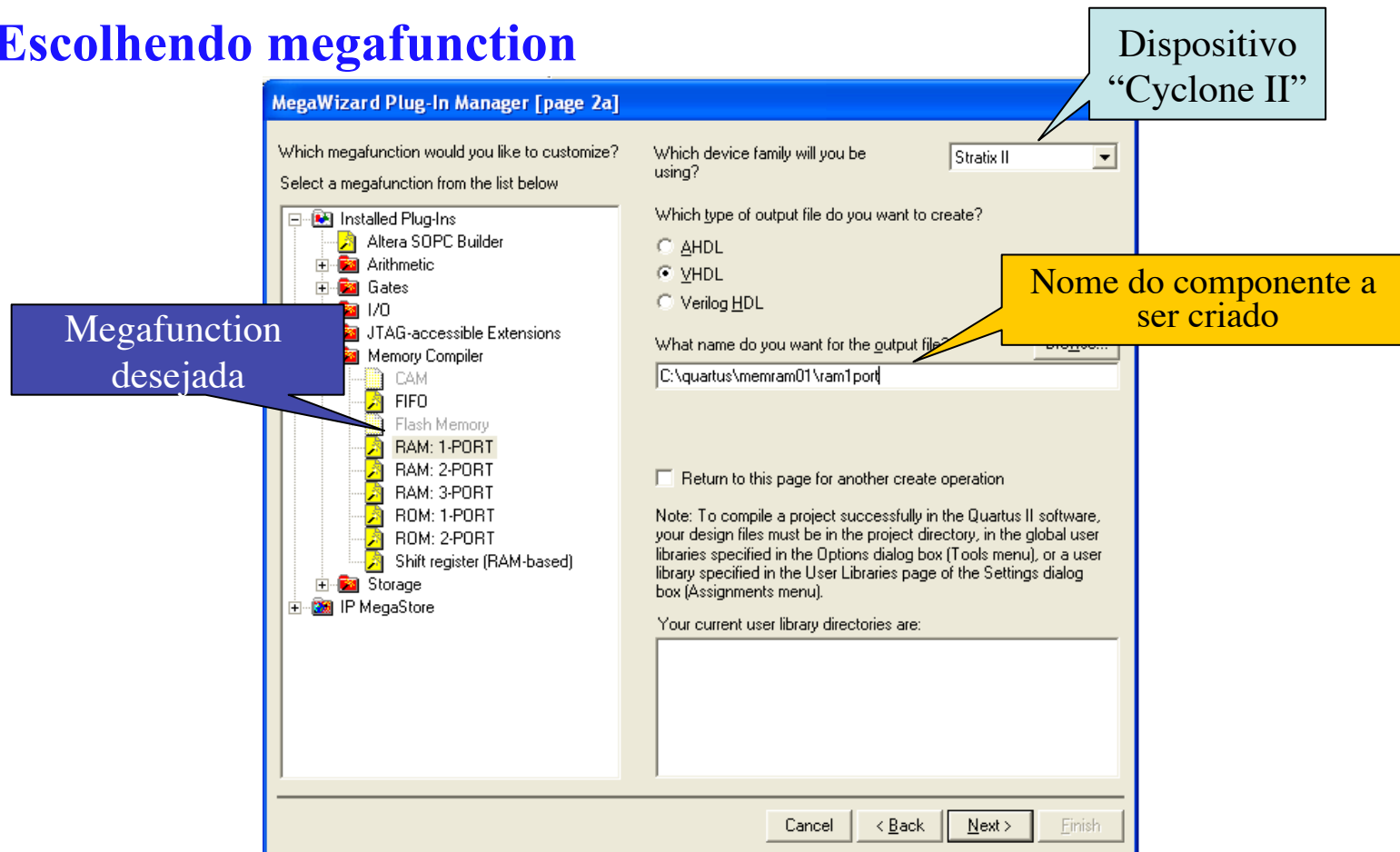
- a) Tools → MegaWizard Plug-In Manager
- b) Create a new custom megafunction variation



Memórias RAM

4. Instanciando RAM no Quartus II

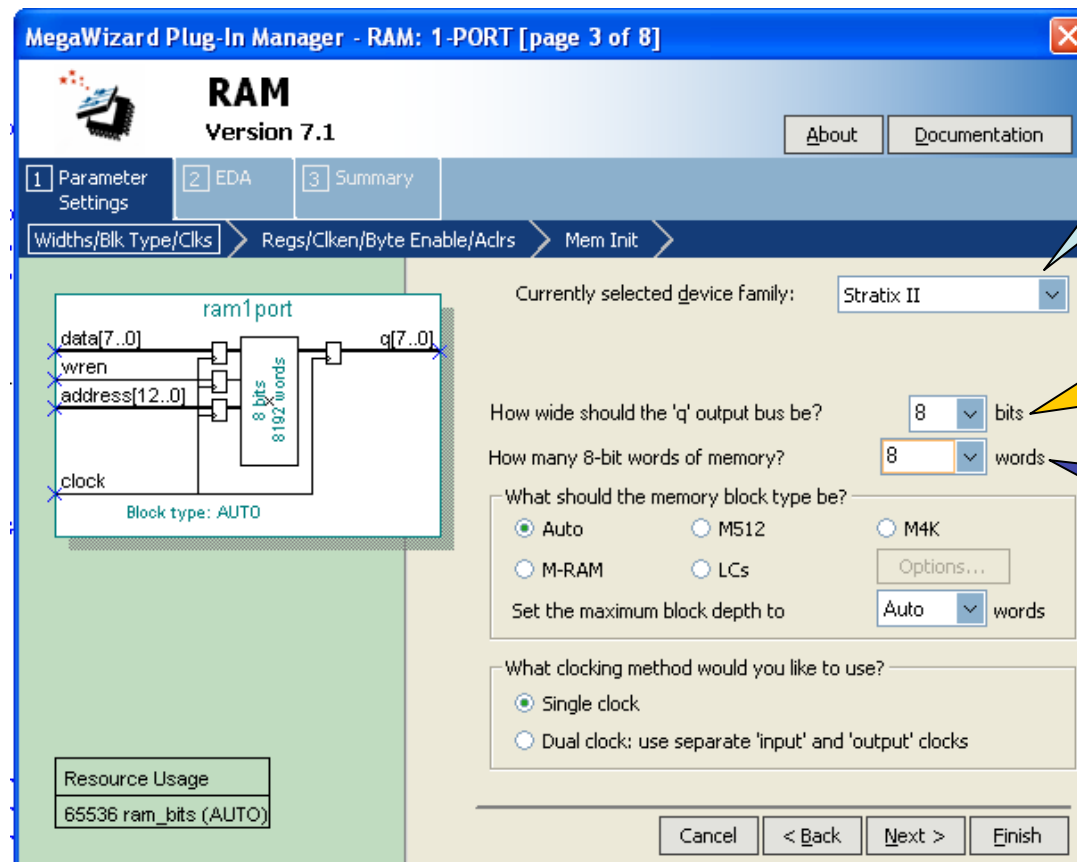
c) Escolhendo megafunction



Memórias RAM

4. Instanciando RAM no Quartus II

d. Configurando RAM (I)



Dispositivo
"Cyclone II"

Comprimento das
palavras

Número de palavras

Memórias RAM

4. Instanciando RAM no Quartus II

e. Configurando RAM (II)

MegaWizard Plug-In Manager - RAM: 1-PORT [page 2 of 6]

RAM
Version 7.1

1 Parameter Settings 2 EDA 3 Summary

Widths/Blk Type/Cls > Regs/Cken/Byte Enable/Aclrs > Mem Init

ram1 port

data[7..0]
wren
address[2..0]
clock
clken

8 bits
8 words

q[7..0]

Block type: AUTO

aclr

Which ports should be registered?

- ☒ 'data' and 'wren' input
- ☒ 'address' input port
- ☒ 'q' output port

☒ Create one clock enable signal for each clock signal. All registered ports are controlled by the enable signal(s).

☐ Create a byte enable port.

What is the width of a byte for byte enable?

☒ Create an 'aclr' asynchronous clear for the registered ports

Cancel < Back Next > Finish

Saída com ou sem registrador

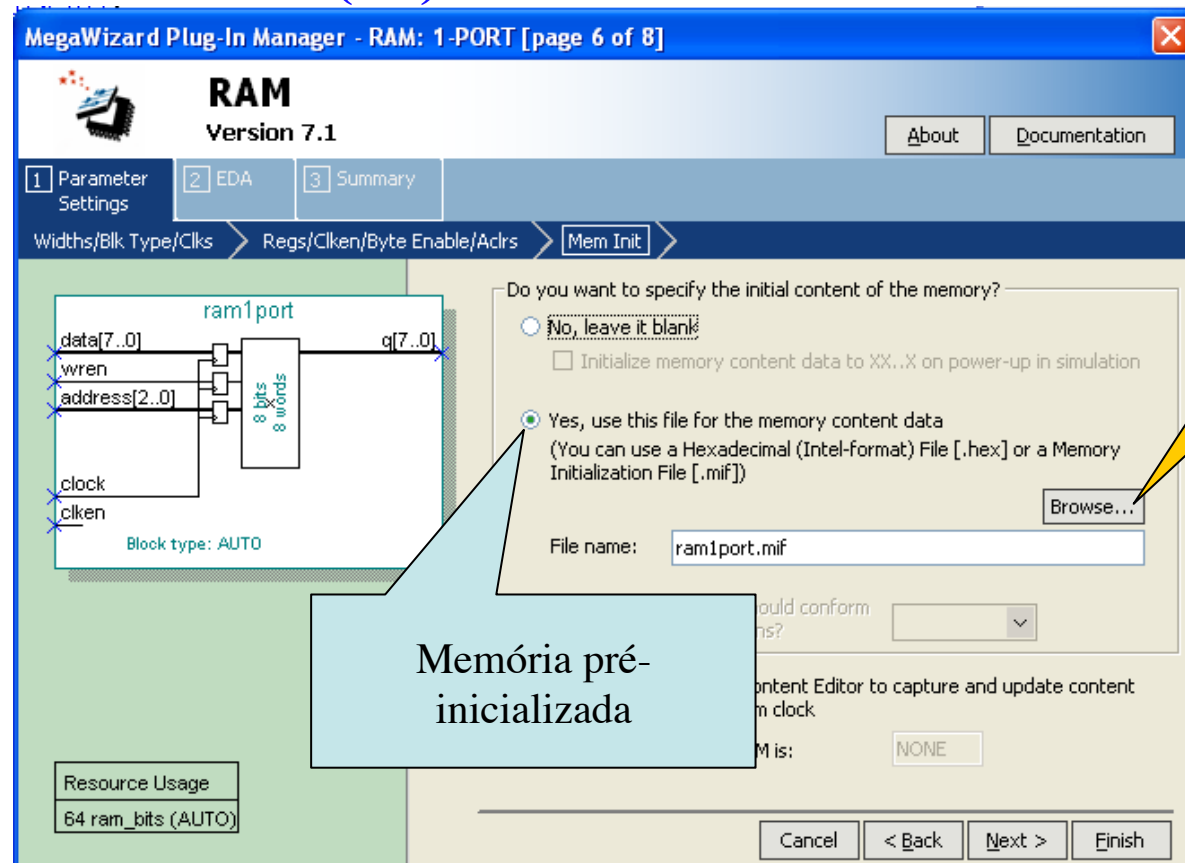
Sinal que habilita o clock

Reset assíncrono dos registradores "internos"

Memórias RAM

4. Instanciando RAM no Quartus II

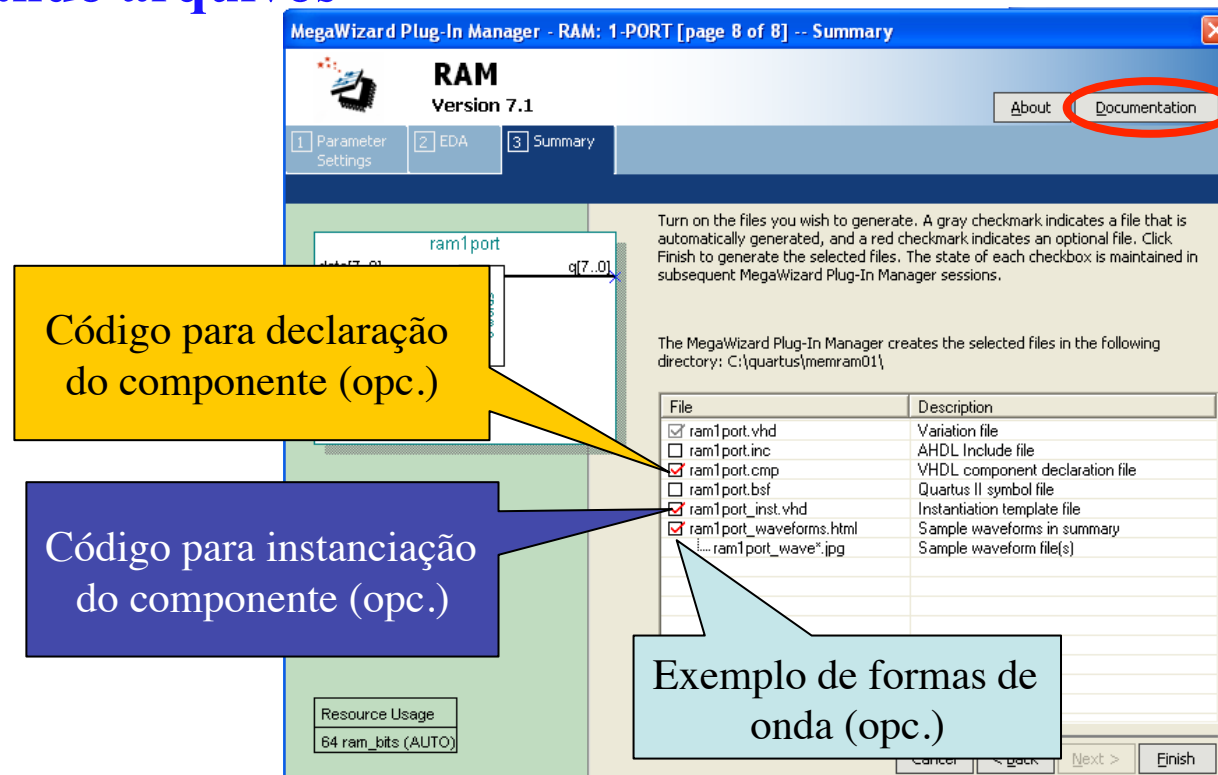
f. Configurando RAM (III)



Memórias RAM

4. Instanciando RAM no Quartus II

g. Criando arquivos



... Finish! Basta adicionar ram1port.vhd no projeto.

Memórias RAM

Exemplo I - Resolução

1. Instanciando RAM

a) Adicionar (APENAS) ram1port.vhd no projeto

- Copiar declaração do component em ram1port.cmp
- Instanciar adaptando o template em ram1port_inst.vhd

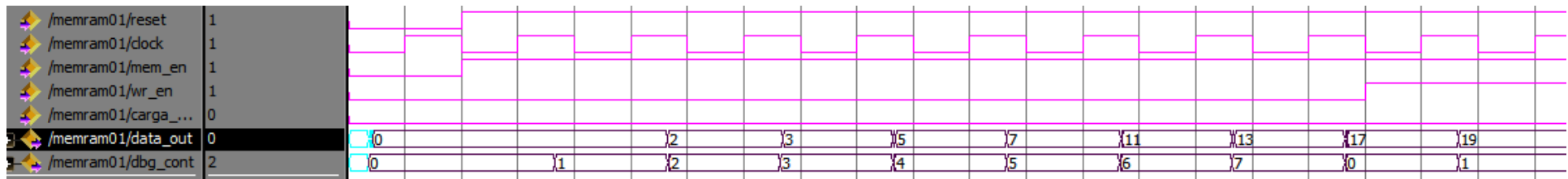
```
COMPONENT ram1port
PORT
(
  aclr      : IN STD_LOGIC ;
  address   : IN STD_LOGIC_VECTOR (2 DOWNT0 0);
  clken     : IN STD_LOGIC ;
  clock     : IN STD_LOGIC ;
  data      : IN STD_LOGIC_VECTOR (7 DOWNT0 0);
  wren      : IN STD_LOGIC ;
  q         : OUT STD_LOGIC_VECTOR (7 DOWNT0 0)
);
END COMPONENT;
```

```
ram1port_inst : ram1port PORT MAP (
  aclr      => aclr_sig,
  address   => address_sig,
  clken     => clken_sig,
  clock     => clock_sig,
  data      => data_sig,
  wren      => wren_sig,
  q         => q_sig
);
```


Memórias RAM

Exemplo I - Simulação

1. Baixar arquivo de estímulos do Moodle:
 - “stimulus.do”



Memórias RAM

Experimento I

Estenda o exemplo I da seguinte forma:

- Faça a leitura sequencial dos dados contidos em cada endereço da memória, como no Exemplo I.
- Armazene em cada endereço (também sequencialmente) o valor correspondente ao seu índice.
 - Exemplo: o endereço 2 da memória armazenará o valor 2.
- Faça outra leitura sequencial e verifique os resultados.

Memórias RAM

Experimento I – Arquitetura

Criar *signal* e modificar o processo sensível à *address* para converter *address* para *std_logic_vector* de 8 bits

