

Nome:

Turma:

Questão 1

Valor: 3,0 Nota: _____

Assumindo os valores iniciais abaixo para as primeiras posições da memória de dados interna do 8051 (0 a 2Fh), responda, considerando a execução do código abaixo até (inclusive) a instrução `mov @r0,a`:

Memória Interna																
	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	3	4	5	6	7	8	9	A	B	C	D	E	F	0	1	2
1	3	4	5	6	7	8	9	A	B	C	D	E	F	0	1	2
2	3	4	5	6	7	8	9	A	B	C	D	E	F	0	1	2

;Endereço/Opcodes

Mnemônicos

0043 74 41	mov	a,#41h	; a= 41h	sfr
0045 A8 20	mov	r0,20h	; r0=3h	int. Mem.
0047 90 20 00	mov	dptr,#2000h	; dptr=2000h	sfr
004A F0 denovo:	movx	@dptr,a	; 2000h=41h	ext. Mem.
			; segunda vez, 2001h=42h	ext. Mem.
004B F5 90	mov	p1,a	; p1 = 41h,42h	sfr
004D 04	inc	a	; a = 42h,43h	sfr
004E 05 82	inc	dpl	; dptr =2001h,2002h	sfr
0050 B4 43 F7	cjne	a,#43h,denovo		
0053 44 80	orl	a,#80h	; a=C3h	sfr
0055 F6	mov	@r0,a	; 03h=C3h	int. Mem
0056 75 F0 02	mov	b,#2		
0059 84	div	ab		

- 1) Houve alteração de conteúdo da memória de dados interna? Em caso afirmativo informe quais endereços da memória, bem como o conteúdo final destes (1,0).

; r0=3h int. Mem.

; 03h=C3h int. Mem

- 2) Houve alteração dos registradores de funções especiais (SFRs)? Em caso afirmativo informe quais, bem como o conteúdo final dos mesmos (1,0).

; a=C3h sfr

; p1 = 42h sfr
; dptr = 2002h sfr

- 3) Houve alteração de conteúdo da memória de dados externa? Em caso afirmativo informe quais endereços da memória, bem como o conteúdo final destes (1,0).

; 2000h=41h ext. Mem.
; 2001h=42h ext. Mem.

Questão 2

Valor: 2,0 Nota: _____

Assinale (V) para as afirmações verdadeiras e (F) para as falsas.

- * Para evitar o chute, **cada resposta errada anula uma certa**. Por isso, se não souber, é melhor deixar a resposta em branco.

- (V) O 8086 pode acessar portas de IO em endereços de 0H a FFFFH utilizando o registrador DX nas instruções IN e OUT para especificar o endereço.
- (F) O modo de endereçamento utilizado na instrução MOV AX, [2345H+SI] é baseado indexado.
- (V) Na instrução MOV [5634H],BX, o byte contido em BL é transportado para o endereço dado por DS:5634H e o byte contido em BH é transportado para o endereço DS:5635H.
- (F) O 8086 obtém o código da instrução a ser executada no endereço dado pela soma do conteúdo do registrador de segmento CS, multiplicado por 16, ao conteúdo do registrador BP.
- (V) O modo de endereçamento utilizado na instrução MOV CX, [BX+45H] é denominado de baseado.
- (V) O 8051 possui 4 bancos de registradores sendo que estes registradores têm a mesma denominação: R0 a R7. Para modificar o banco de registradores com o qual se deseja trabalhar nas instruções seguintes, altera-se o valor de 2 bits do registrador PSW.
- (V) O registrador DPTR é utilizado em instruções para acesso à memória externa e à memória de programa.
- (V) O bit EA do registrador IE precisa ser setado para que o 8051 atenda às solicitações das interrupções habilitadas.
- (F) Os registradores de funções especiais (SFR) podem ser acessados por endereçamento direto e indireto.
- (F) Ao ser energizado, o ponteiro de pilha do 8051 (SP) é inicializado com o valor 09H.

Questão 3

Valor: 3,0 Nota: _____

Tendo como base a Figura 1, responda:

- a) Qual o modo de programação apresentado? Qual as características que permitem identificar que se trata do modo por você apontado em relação aos outros modos? (1,0)

Modo 0. O fato do registrador TLx ter 5 bits (não 8 como no modo 1) ; não estar implementando contador de 8 bits com recarga (modo 2); não estar implementando contador de 8 bits (modo 3)

- b) Considerando-se o emprego do Timer1, quais registradores devem ser inicializados para gerar interrupções de forma repetitiva a cada 64 ciclos de máquina? Especificar valores? (1,0) **TL1=0; TH1=0FEh; TR1=1; GATE=0; C/T=0**

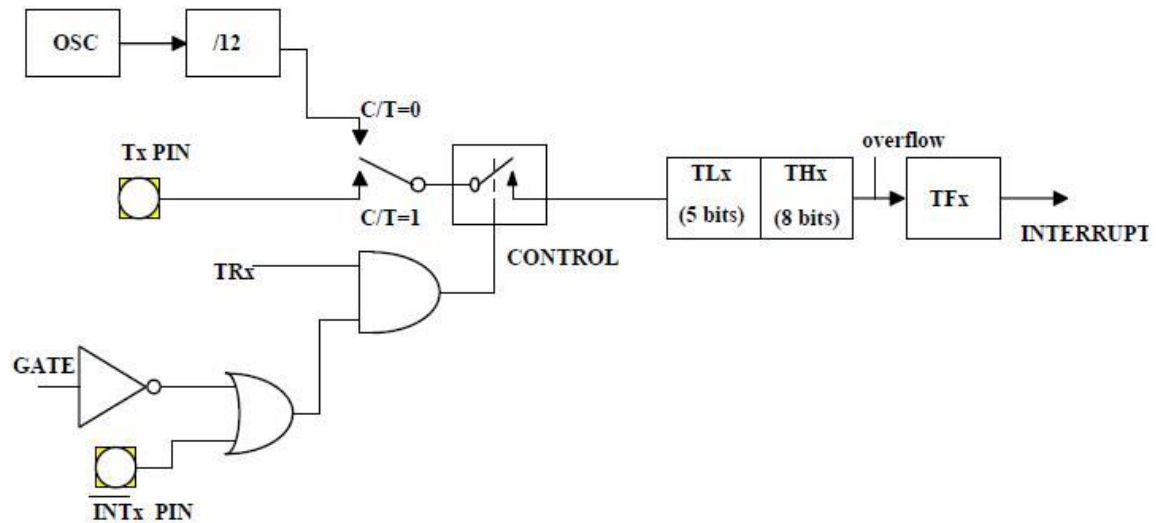


Figura 1 – Modo de funcionamento do Timer0 e Timer1

Questão 4

Valor: 2,0 Nota: _____

O registrador SCON que controla a transmissão serial de dados é constituído pelos campos apresentados na Figura 2.

7	6	5	4	3	2	1	0
SM0	SM1	SM2	REN	TB8	RB8	TI	RI

Figura 2 – Bits do registrador SCON

- 1) Descreva o papel que bits SM0 e SM1 têm em relação ao controle da interface serial (0,5).

Estabelecem o modo de funcionamento da interface serial: Modo 0 – síncrono (8bits - HD) - Tx de transmissão fixa; Modo 1 – assíncrono (10bits- Tx de transmissão programável - FD); Modo 2 – assíncrono (11 bits – 2 Txs de transmissão – FD); Modo 3 assíncrono (11bits - Tx de transmissão programável - FD)

- 2) Descreva o papel que o bit REN tem em relação ao controle da interface serial (0,5).

Habilita a recepção de dados pela interface serial

- 3) Descreva o papel que bits TB8 e RB8 têm em relação ao controle da interface serial (0,5).

Constituem-se no nono bit de dado transmitido/ recebido (respectivamente) quando a interface serial opera no Modo 2 ou Modo 3

- 4) Descreva o papel que bits TI e RI têm em relação ao controle da interface serial (0,5).

Sinalizam buffer de transmissão vazio/buffer de recepção cheio (respectivamente) solicitando a execução do tratador de interrupção (caso a interrupção serial esteja habilitada) para que novo dado seja enviado/lido (respectivamente).