

# EEL7030 - Microprocessadores



**Prof. Raimes Moraes**  
**GpqCom – EEL**  
**UFSC**

## **Estratégias para identificar a necessidade de executar tarefas demandadas por periféricos externos ou eventos esporádicos:**

**(Exemplos: Identificar se há caixa disponível para avisar os clientes na fila enquanto apresenta propaganda do estabelecimento. Disparar câmera de semáforo enquanto temporiza alternância de lâmpadas)**

- ***Pooling;***
- **Interrupção;**

# *Pooling*

**Processador testa sequencialmente todos os dispositivos/periféricos para tomar conhecimento se o mesmo demanda execução de tarefa.**

- Desvantagem: Devido à necessidade do processador testar, frequentemente, se algum periférico requer atenção, seu desempenho na execução de outras tarefas decai;**

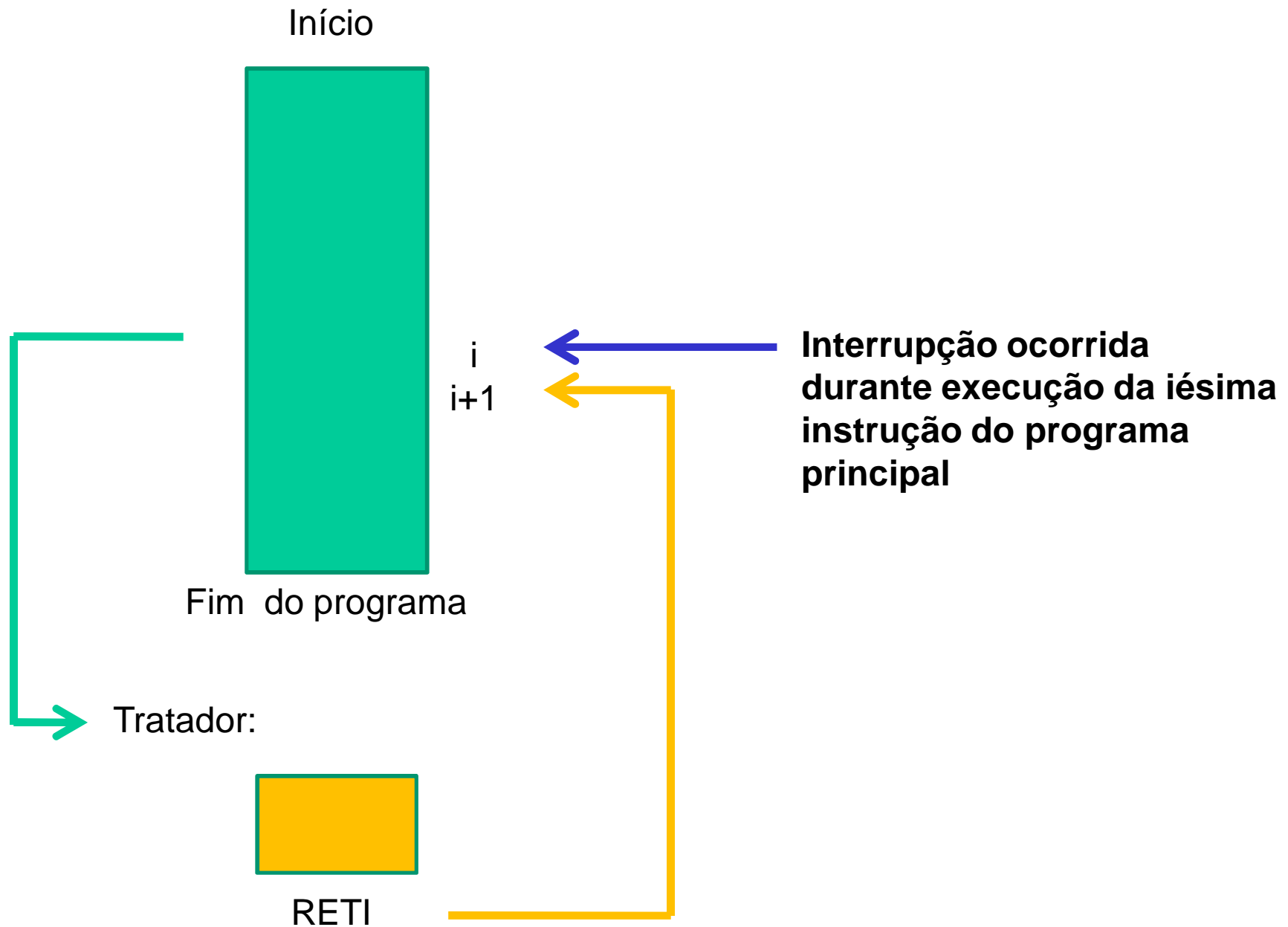
# Interrupção

**Técnica para identificar ocorrência de eventos, tratar exceções e sincronizar transferência de dados entre microprocessador e periféricos.**

**Exs:**

- Detector de presença => Ligar celular;**
- identificar divisão por zero; *overflow* e outros;**
- Buffer de recepção serial cheio;**

# Interrupções alteram fluxo de execução do programa

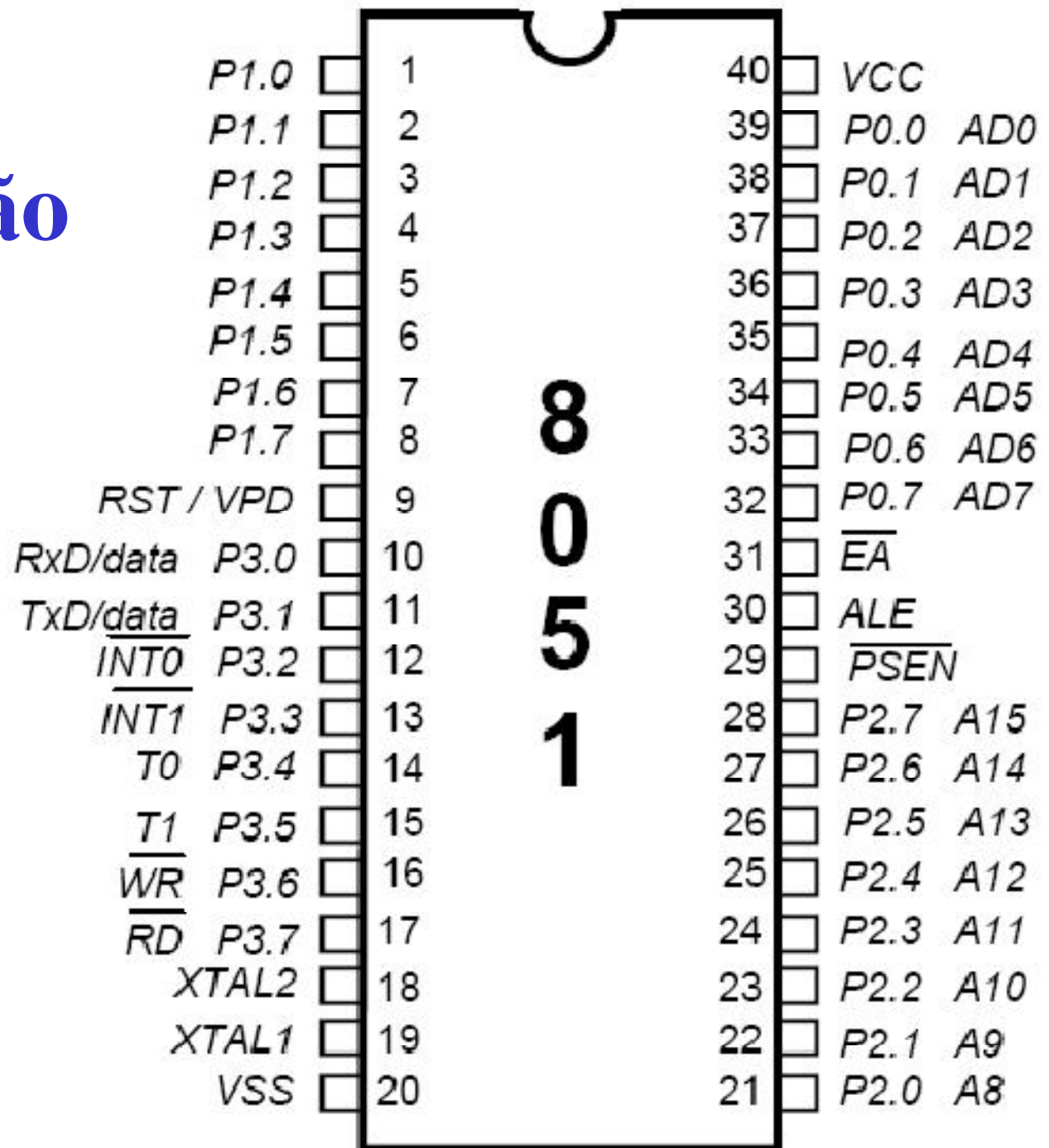


# Eventos Associados à Interrupção

**Se ocorre interrupção habilitada, o processador:**

- 1. Finaliza leitura e execução da instrução sendo processada, atualizando o PC para apontar para a próxima instrução do programa principal;**
- 2. Salva contexto (alguns processadores salvam *flags* e certos registradores) e endereço do atual valor do PC na pilha;**
- 3. Carrega o endereço do tratador de interrupção no PC;**
- 4. Executa o tratador de interrupção;**
- 5. Recupera da pilha o endereço da instrução seguinte àquela sendo executada quando a interrupção foi solicitada, recupera contexto do programa principal (*flags* e registradores) e continua a execução do programa principal.**

# Pinos de Interrupção Externa do 8051



## Fontes de interrupção e endereços do tratadores de interrupção do 8051

Fontes de Interrupção	Endereços dos Tratadores (Hexadecimal)
Externa 0	0003
Timer 0	000B
Externa 1	0013
Timer 1	001B
Serial	0023



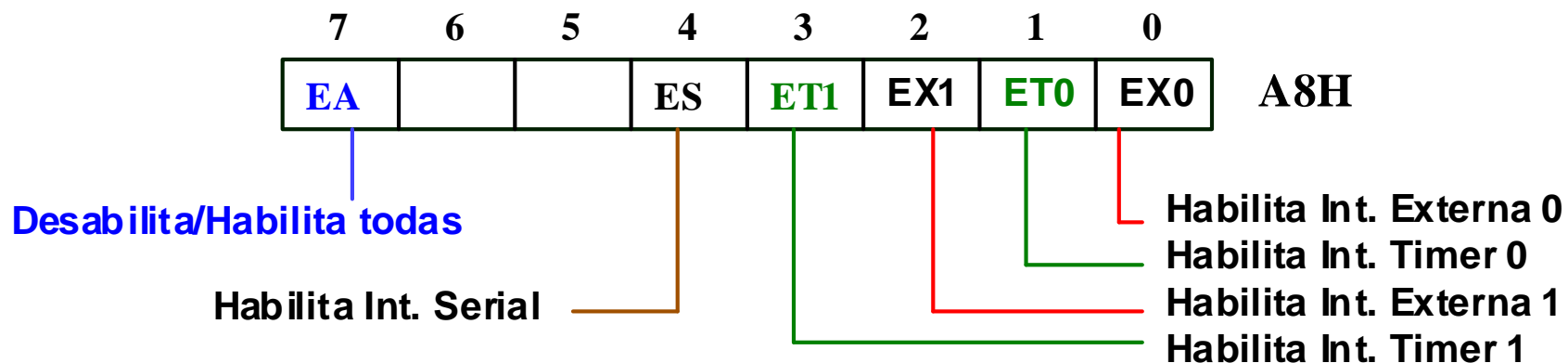
# Interrupções Mascaráveis

- Há certos momentos durante o programa em que o atendimento de interrupções pode atrapalhar a execução de outra tarefa em andamento.
- Assim, existem mecanismos para inibir o atendimento de todas as interrupções ou interrupções com diferente nível de prioridade.

# Fontes e Habilitação de Interrupções

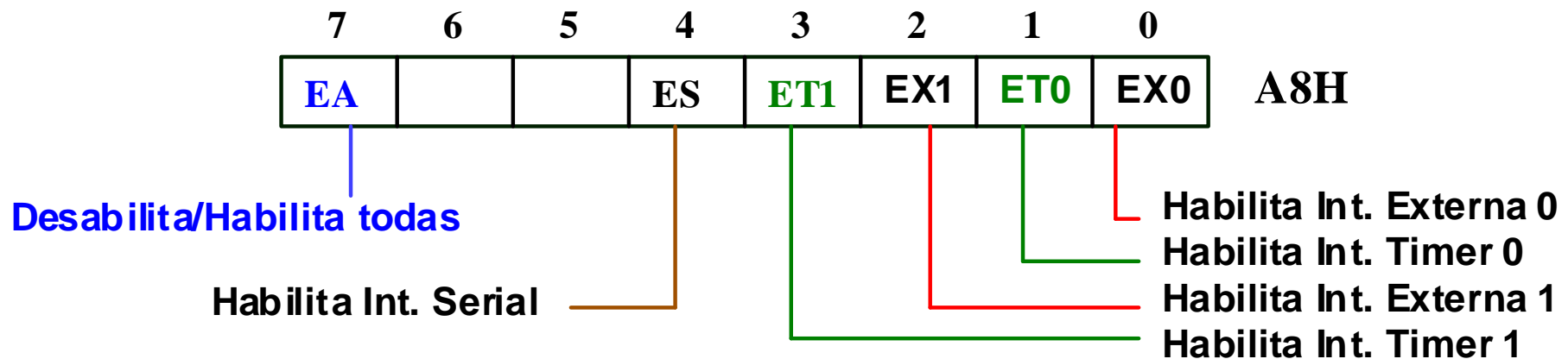
Fontes de Interrupção	Endereços dos Tratadores (Hexadecimal)
Externa 0	0003
Timer 0	000B
Externa 1	0013
Timer 1	001B
Serial	0023

## IE - *Interrupt Enable Register - Bit Addressable*



# Habilitação das Interrupções

**IE - Interrupt Enable Register - Bit Addressable**



**MOV IE,#10000101B;      habilita INT0 E INT1**

**ou**

**SETB EX0**

**SETB EX1**

**SETB EA**

## Descrição de Eventos Associados a INT0

- 1** Salva na pilha o conteúdo do PC (endereço da instrução seguinte àquela durante a qual a interrupção ocorreu).
- 2** Sobrescreve PC atual com 0003h
- 3** Inibe outras interrupções de mesmo nível de prioridade
- 4** Executa o tratador
- 5** RETI

PILHA	END.	DADO
SP	07H	
SP+1	08H	PC LSB
SP+1	09H	PC MSB

## Características das Interrupções Externas

As interrupções externas **INT0** e **INT1** podem ser ativadas por nível ou borda.

Depende dos bits **IT0** e **IT1** do registrador **TCON**.

Os flags que identificam ocorrência destas interrupções externas são os flags **IE0** e **IE1** do registrador **TCON**.

## Registrador *Timer Control*

**TCON**

**MSB**

**LSB**



**ITx - *Interrupt control bit.*** 1 => borda de descida  
0 => nível lógico baixo

**IEx - *External Interrupt flag.***

**Setado pelo hardware quando interrupção é detectada.  
Apagada pelo software qdo salta para o tratador de int.**

## Registrador *Timer Control*

TCON

MSB

LSB



SETB IT0 ; INT0 solicitada por borda de descida

SETB IT1 ; INT1 solicitada por borda de descida

Faça um programa que aceite int0 (acionada por borda). Qdo a int0 for solicitada, escrever na porta P1, caractere por caractere, a cadeia de 16 caracteres: 'Microcontrolador'.



# **Características a serem observadas no tratador de interrupção**

- ❖ Endereço do tratador;**
- ❖ Não alterar registradores;**
- ❖ Não alterar a pilha;**
- ❖ Código de rápida execução.**

```

reset      equ 00h
ltint0     equ 03h ; local tratador
state      equ 20h

    org reset      ;PC=0 depois de reset
    jmp inicio

    org ltint0
    jmp handler

inicio:
    mov  ie,#10000001b    ; habilita int0
    setb it0              ; borda

    mov  state,#0h ;inicialização
    mov  r0,#state
    mov  dptr,#tabela
    mov  r1,#0

```

```

volta:    cjne    @r0,#1,volta
          mov     state,#0h
          mov     a,r1
          movc    a,@a+dptr
          mov     p1,a
          inc     r1
          cjne    r1,#16,volta
          jmp     $

handler:  mov     state,#1h
          reti

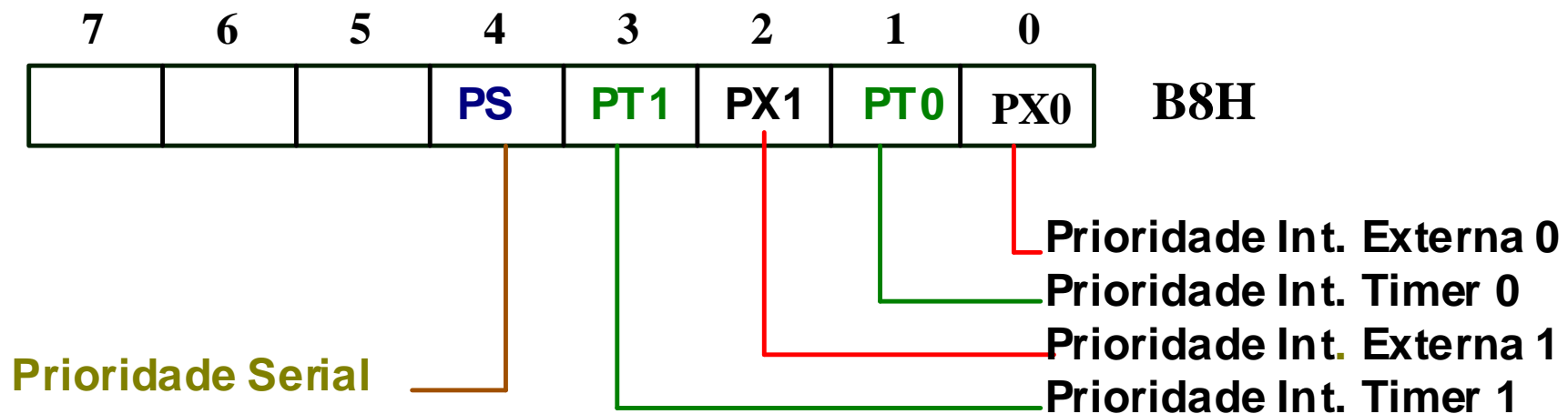
tabela:  db 'Microcontrolador'
          end

```

# Prioridade das Interrupções do 8051

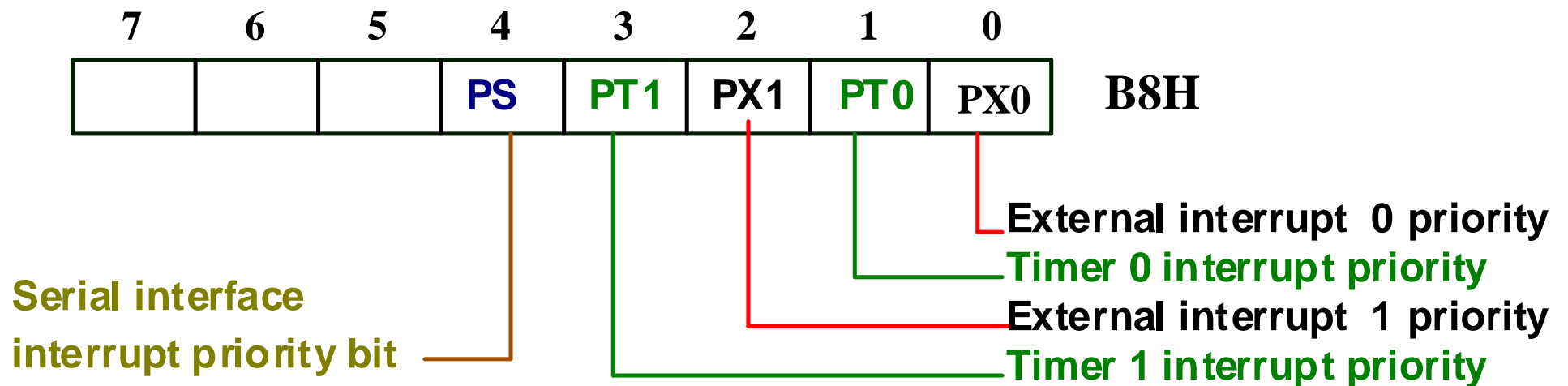
Fonte de Interrupção	Trigger	Nível de Prioridade
Externa 0	IE0	Mais Alto
Timer 0	TF0	
Externa 1	IE1	
Timer 1	TF1	
Serial	TI e/ou RI	Mais Baixo

## IP - Interrupt Priority Register - Bit Addressable



# Alterando nível de prioridade das Interrupções do 8051

## IP - Interrupt Priority Register - Bit Addressable



**SETB PX1;      prioridade INT1 superior às demais**

A partir da execução desta instrução, a interrupção externa 1 passa ter maior prioridade entre todas, podendo interromper a execução dos tratadores das demais fontes de interrupção.

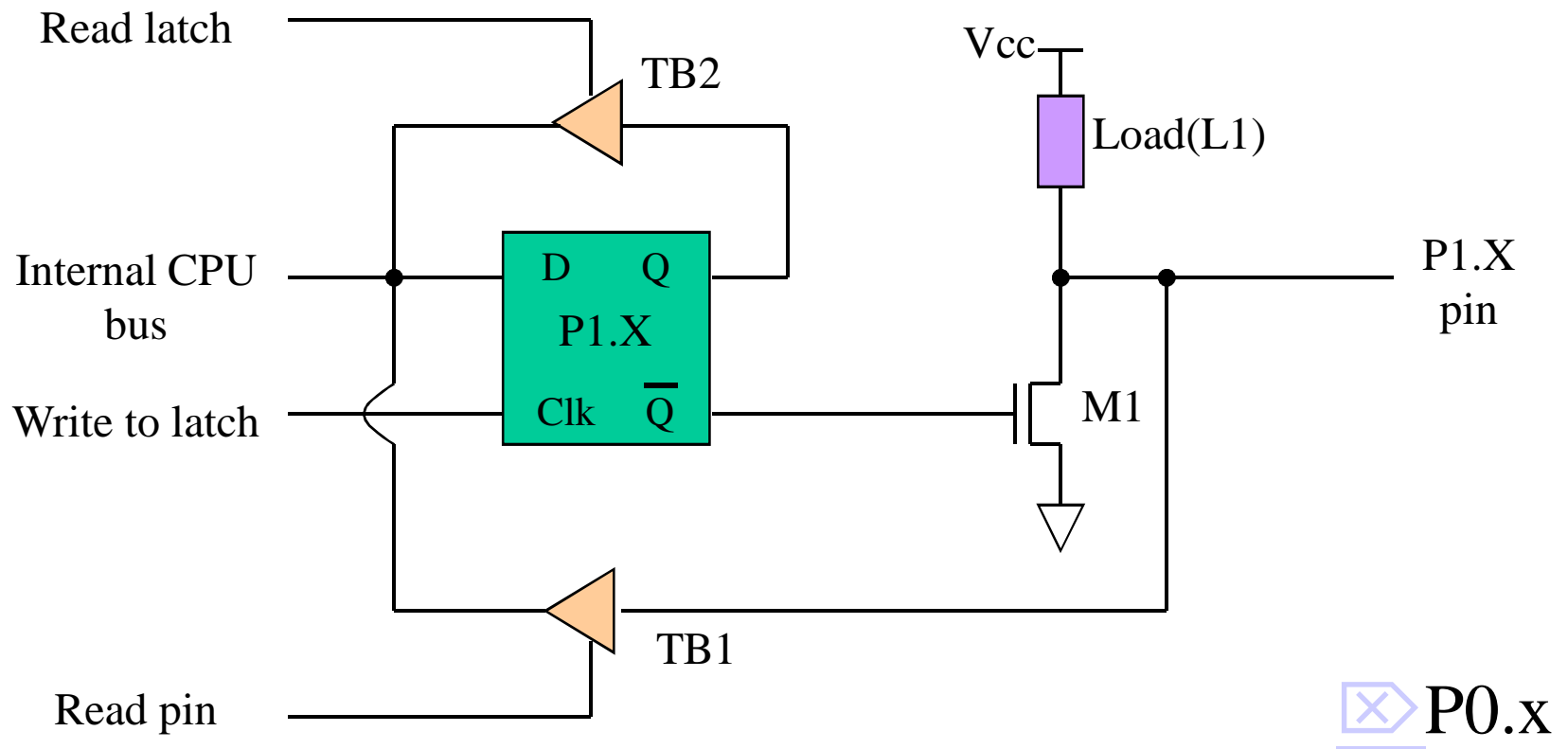
# Alterando nível de prioridade das Interrupções do 8051

**SETB PX1;            prioridade INT1 superior às demais**

A partir da execução desta instrução, a interrupção externa 1 passa ter maior prioridade entre todas, podendo interromper a execução dos tratadores das demais fontes de interrupção.

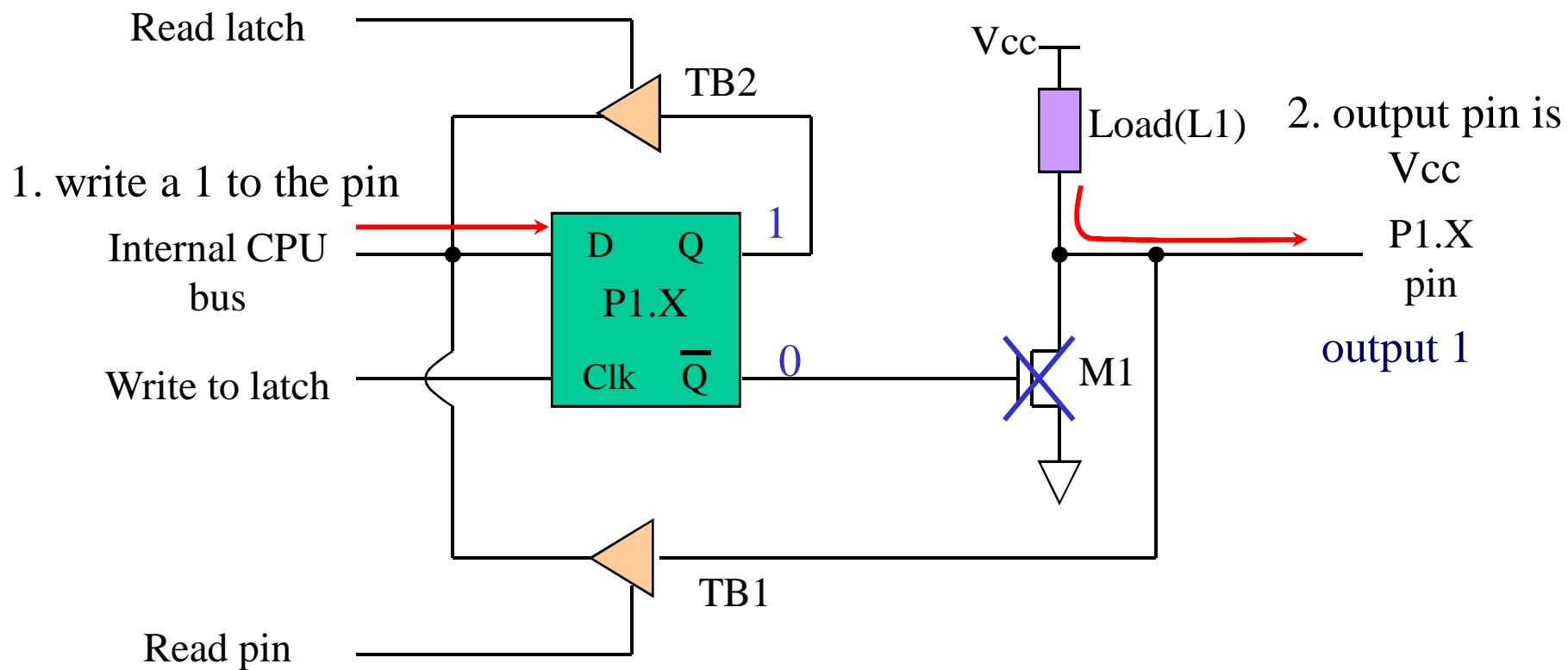
Fonte de Interrupção	Prioridade 0	Prioridade 1	Nível de Prioridade
Externa 0	IE0		Mais Alto
Timer 0	TF0		
Externa 1		IE1	
Timer 1	TF1		
Serial	TI e/ou RI		Mais Baixo

# Organização Pinos da Porta P1



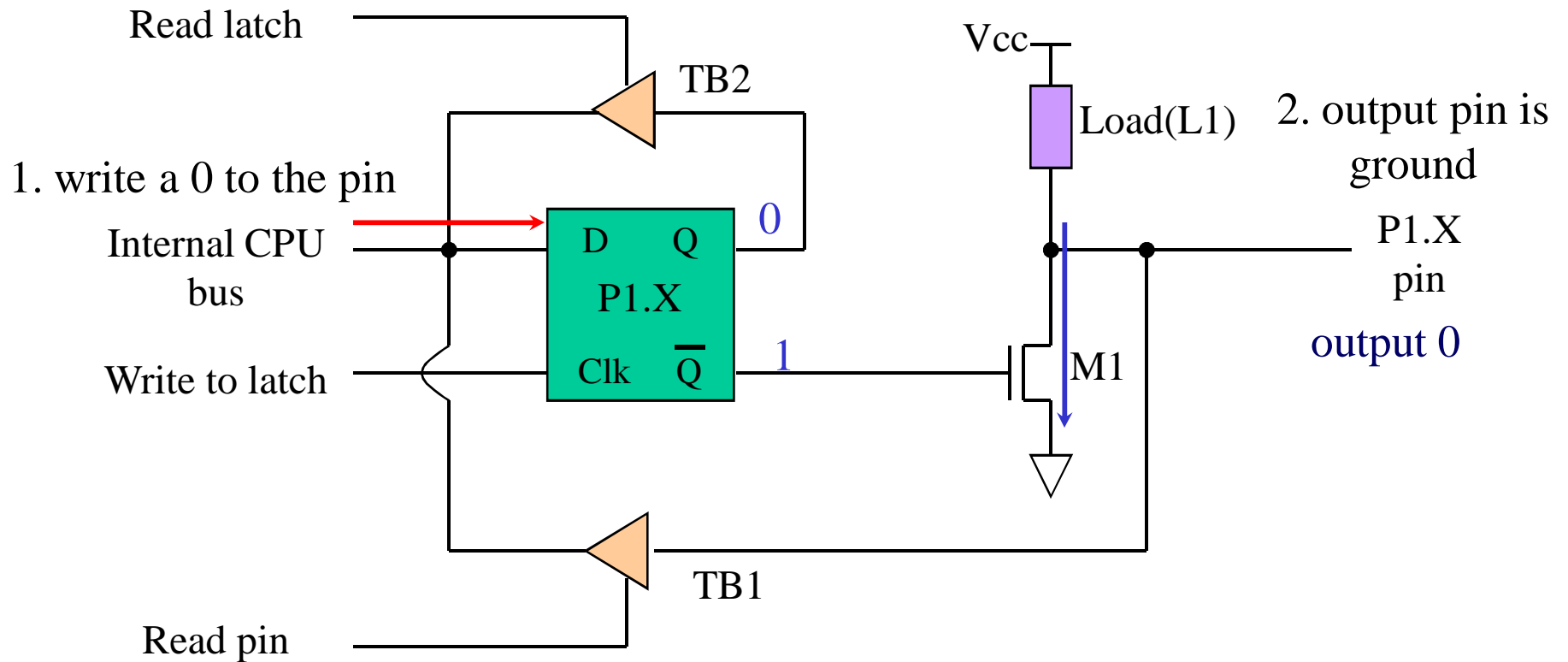
8051

# Escrevendo “1” em Pino P1.X



8051

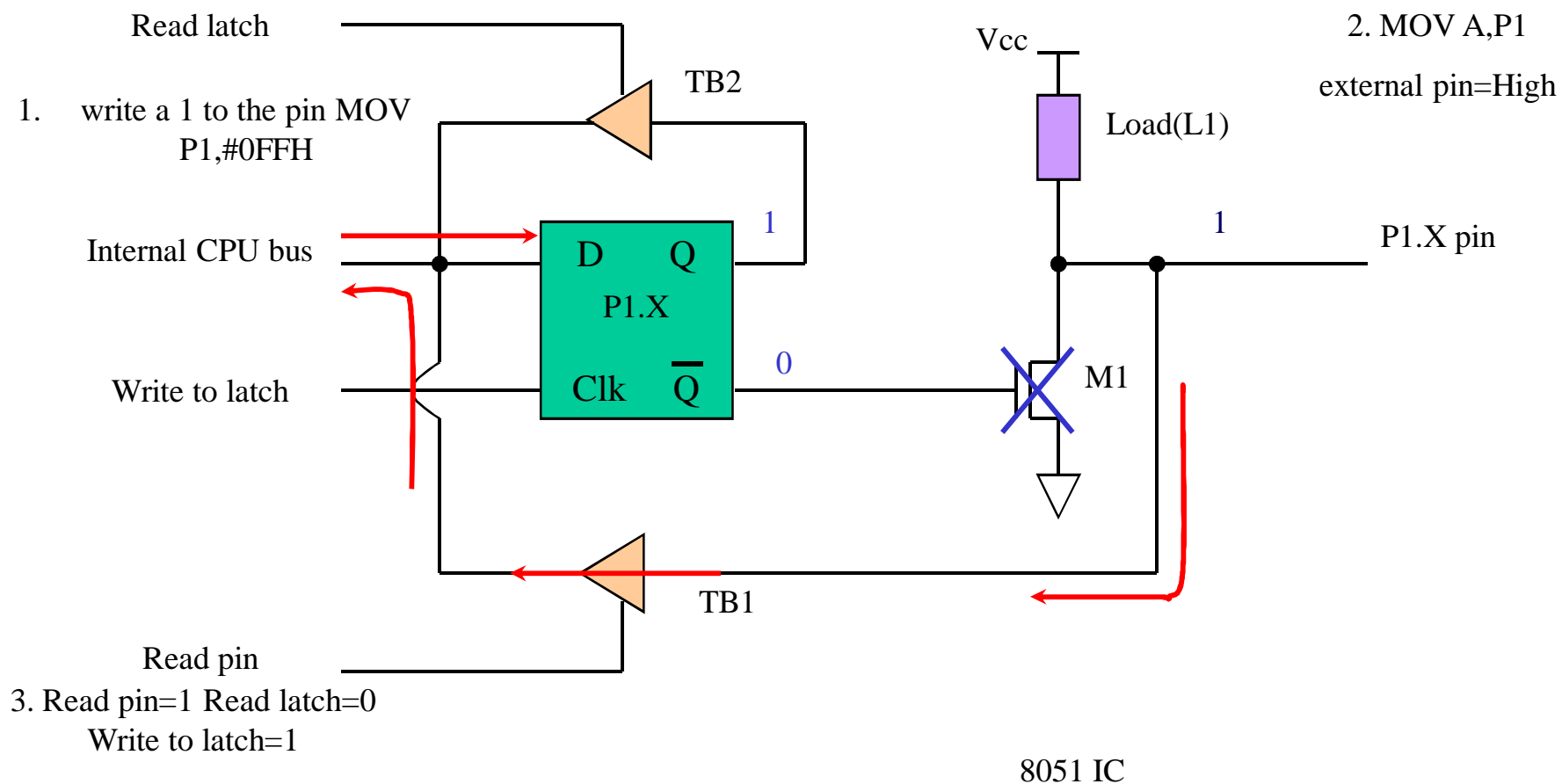
# Escrevendo “0” em Pino P1.X



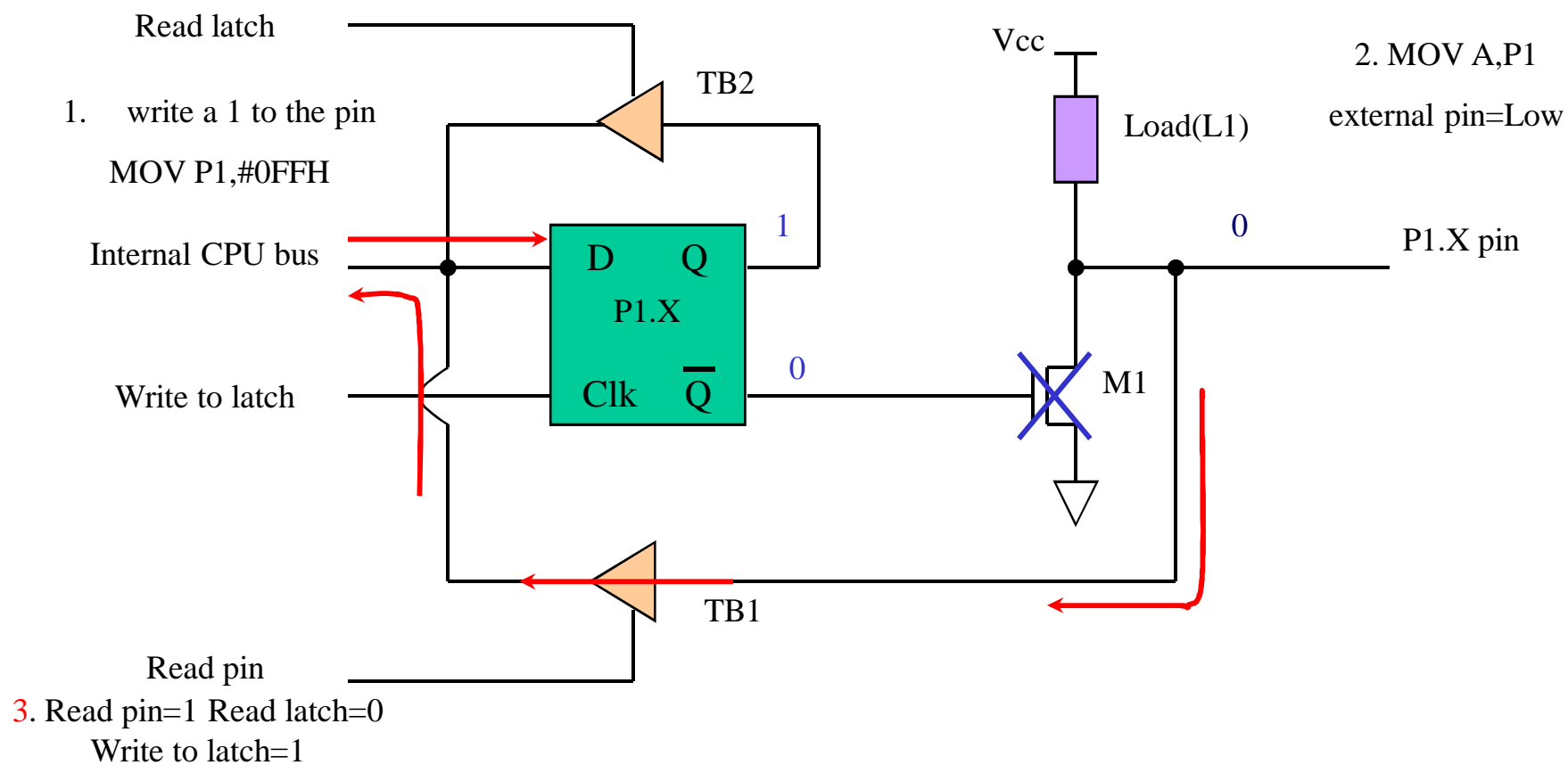
8051 IC



# Lendo “1” em Pino P1.X



# Lendo “0” em Pino P1.X



8051

# Lendo do Latch de Porta

**Algumas instruções fazem a leitura do Pino (TB1) e outros da saída do Latch (TB2)**

**Instruções que leem do latch (“lê-modifica-escreve”). Exemplos:**

<b>ANL</b>	<b>AND lógico</b>	<b>ex. ANL P1,A</b>
<b>ORL</b>	<b>OR lógico</b>	<b>ex. ORL P2,A</b>
<b>XRL</b>	<b>XOR lógico</b>	<b>ex. XRL P3,A</b>
<b>CPL</b>	<b>complementa bit</b>	<b>ex. CPL P3.0</b>
<b>INC</b>	<b>incrementa</b>	<b>ex. INC P2</b>
<b>DEC</b>	<b>decrementa</b>	<b>ex. DEC P2</b>
<b>DJNZ</b>	<b>decrementa e salta se não zero</b>	<b>ex. DJNZ P3,LABEL</b>
<b>MOV PX.Y,C</b>	<b>move bit de carry para bit Y da Port X</b>	
<b>CLR PX.Y</b>	<b>limpa bit Y da Port X</b>	
<b>SETB PX.Y</b>	<b>seta bit Y da Port X</b>	