



Organizzazione della memoria

Aniello Minutolo



Memorie a più bit

Sommario

1

Memorie a più bit

2

Funzionamento della
memoria

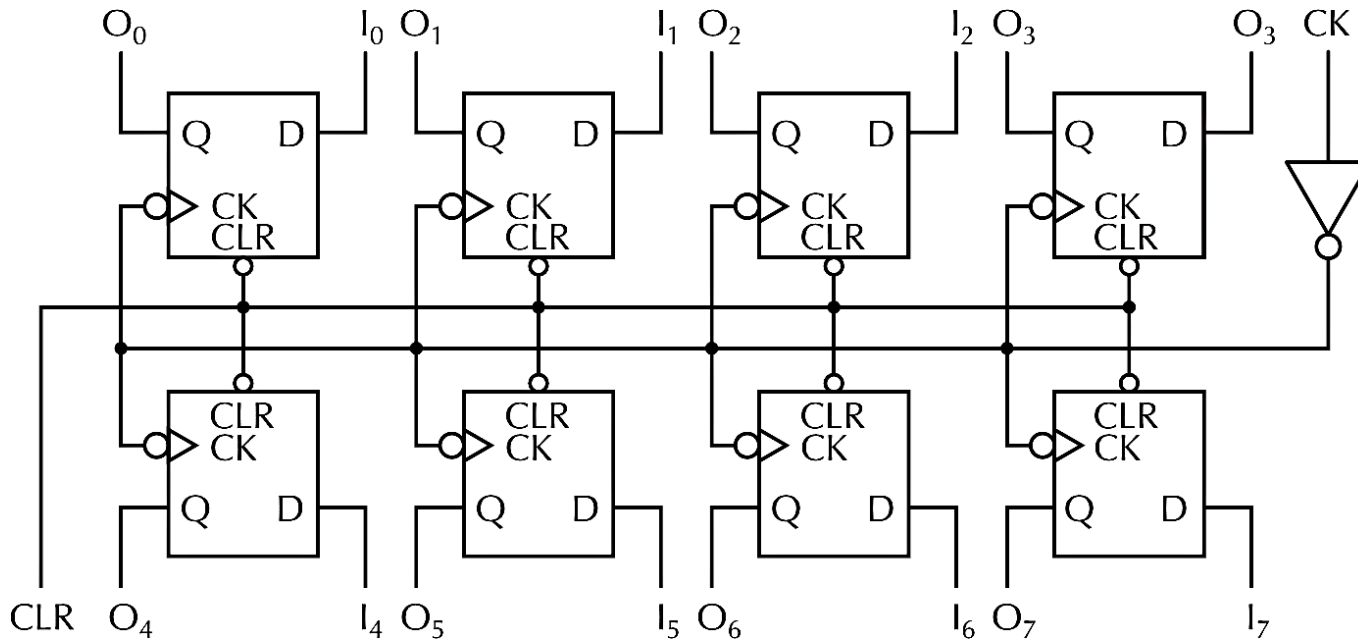
3

Chip di memoria

Introduzione

I Flip-Flop possono essere combinati per creare dei registri che memorizzano dati composti da più bit

- una volta progettato un registro a 8 bit, lo si può utilizzare per costruire registri più grandi.



Introduzione

Le memorie a dimensione maggiore richiedono un'organizzazione diversa

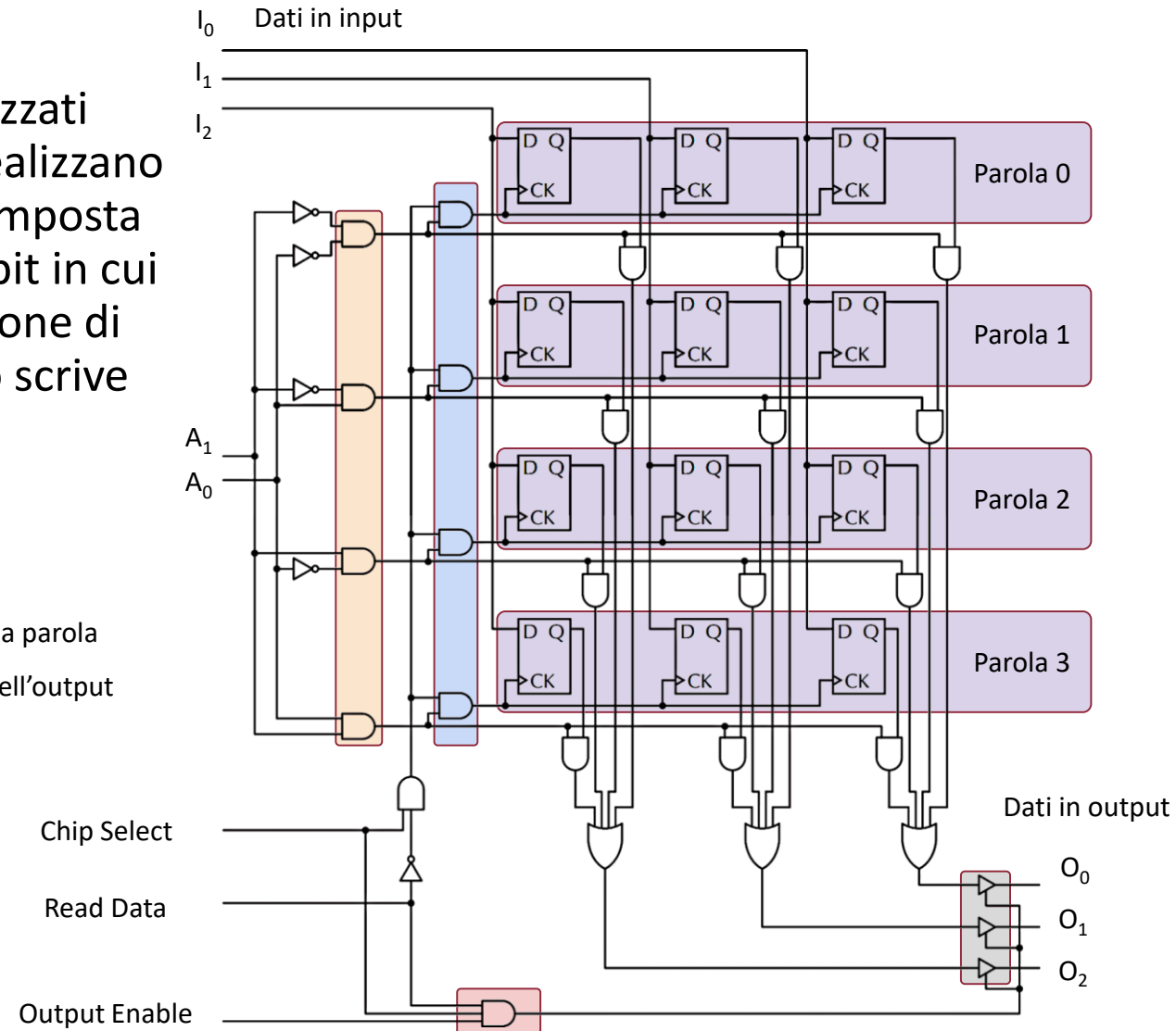
- che permetta di indirizzare singole parole, con il numero di parole che deve essere una potenza di 2;
- e che permetta di utilizzare un numero inferiore di pin rispetto all'organizzazione usata dai registri.

Vediamo ora un esempio di organizzazione facilmente estendibile a memorie di dimensioni maggiori.

Organizzazione della memoria

I Flip-Flop organizzati come in figura realizzano una memoria composta da 4 parole di 3 bit in cui ciascuna operazione di memoria legge o scrive un'intera parola.

- Porte di scrittura
- Porte di selezione della parola
- Porta di abilitazione dell'output
- Buffer non invertenti



Organizzazione della memoria

La memoria precedente ha **otto linee di input**, di cui **tre per i dati, due per l'indirizzo e tre per i controlli**.

Il valore delle linee di indirizzo determina quale parola della memoria può ricevere o restituire un valore (abilita i Flip-Flop opportuni).

Le linee di output sono dedicate ai dati e sono condivise tra i bit di memoria, riducendo il numero complessivo di pin necessari

- nell'esempio le linee di input dei dati e quelle di output sono distinte, ma nelle memorie reali si utilizzano le stesse linee.

Confronto con i registri

L'esempio visto per realizzare un registro a 8 bit utilizzava 20 pin, mentre l'esempio di memoria da 12 bit ne richiede soltanto 13 grazie alla condivisione dei segnali di output.

La regolarità della struttura rende l'organizzazione della memoria semplice nonostante la sua apparente complessità iniziale

- è facilmente estendibile a memorie di dimensioni maggiori, mantenendo una buona efficienza;
- la condivisione del segnale di output è una caratteristica chiave che riduce il numero di pin necessari nelle memorie.

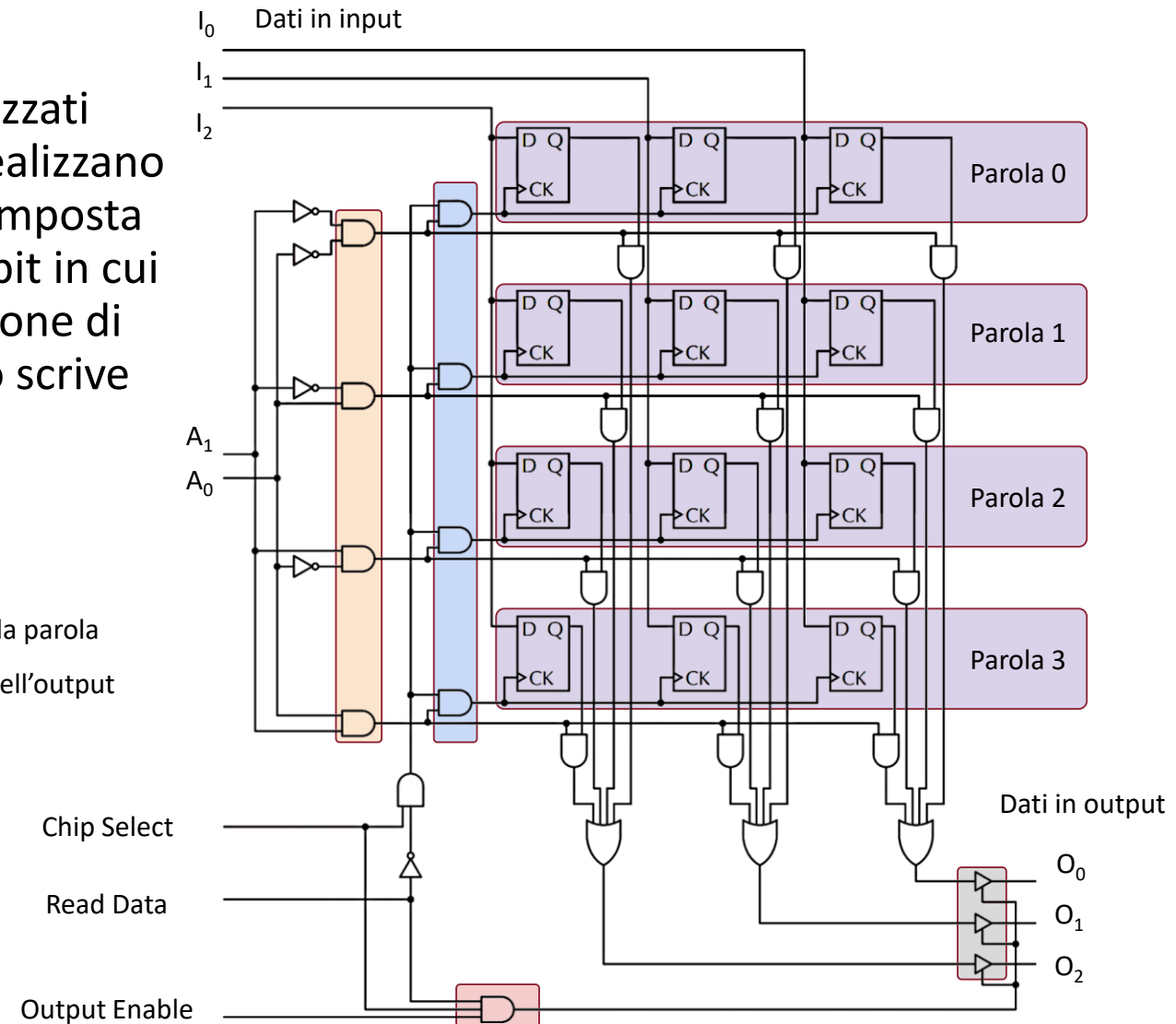


Funzionamento della memoria

Organizzazione della memoria

I Flip-Flop organizzati come in figura realizzano una memoria composta da 4 parole di 3 bit in cui ciascuna operazione di memoria legge o scrive un'intera parola.

- Porte di scrittura
- Porte di selezione della parola
- Porta di abilitazione dell'output
- Buffer non invertenti



Decodificatore di indirizzi

Le quattro porte AND nell'organizzazione della memoria mostrata formano un decodificatore che seleziona la parola da leggere o scrivere

- gli invertitori collegati alle linee di indirizzo A_0 e A_1 sono collocati in modo che ciascuna **porta di selezione** sia abilitata da un indirizzo diverso;
- ciascuna **porta di selezione** è collegata a una linea per la selezione di una delle parole della memoria (le parole sono indicate in figura, dall'alto verso il basso, con i numeri 0, 1, 2 e 3).

Operazioni di lettura

Per effettuare una lettura, è necessario impostare sia **Chip Select** che **Read Data** al **valore alto**, mentre le linee di input non vengono utilizzate.

Le linee di indirizzo A_0 e A_1 devono essere impostate per indicare quale delle quattro parole a 3 bit deve essere letta.

La parola selezionata viene resa disponibile sulle linee di output

- la parola selezionata abilita le porte AND collegate ai bit Q, inviando i dati alle porte OR nella parte bassa della figura;
- le altre parole generano output nulli, quindi il risultato delle porte OR corrisponde al valore della parola selezionata.

Operazioni di scrittura

Per effettuare una operazione scrittura, è necessario impostare **Chip Select** al **valore alto** e **Read Data** al **valore basso**, mentre i bit presenti sulle linee di input vengono caricati nella parola selezionata

- le linee di output non vengono utilizzate.

L'unica parola a essere scritta è quella selezionata dai segnali di indirizzo A_0 e A_1 , mentre le altre porte non vengono modificate

- la porta di scrittura abilitata guida i segnali CK relativi alla parola selezionata, caricando i dati di input nei flip-flop opportuni.

Buffer non invertenti

In una **memoria reale** le **linee dati** per **input** e **output** sono **condivise**

- se si collegassero le porte OR direttamente alle linee di output, il chip di memoria cercherebbe di spedire in output i dati anche durante un'operazione di scrittura;
- ciò forzerebbe ciascuna linea di output ad assumere un particolare valore e quindi interferirebbe con i dati di input.

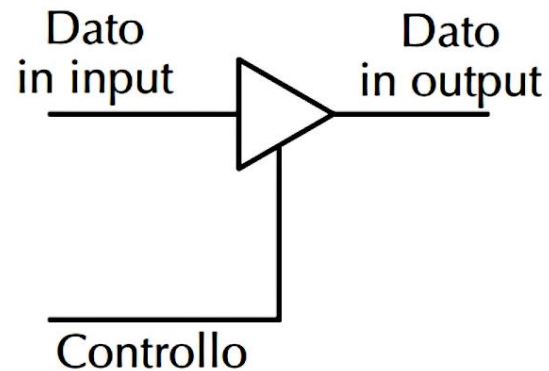
Quindi, per **evitare interferenze**, nelle memorie reali vi è la necessità di poter connettere le porte OR alle linee di output durante le letture e di disconnetterle completamente durante le scritture.

Buffer non invertenti

I **buffer non invertenti** sono interruttori in grado di instaurare o interrompere una connessione in una frazione di nanosecondo.

I **buffer non invertenti** sono dispositivi a tre stati, che generano in output i valori 0 e 1, oppure nessuno dei due (circuito aperto)

- quando l'input di controllo è alto, il buffer funge da collegamento, mentre quando è basso si comporta come un circuito aperto.



Ruolo dei buffer non invertenti nella memoria

I buffer non invertenti sulle linee di output dei dati si attivano quando **Chip Select**, **Read Data**, e **Output Enable** sono tutti alti, permettendo quindi l'output

- se uno qualsiasi di tali segnali è basso, il segnale di controllo dei buffer non invertenti è basso, e le porte OR delle parole di memoria vengono scollegate dalle linee di output.

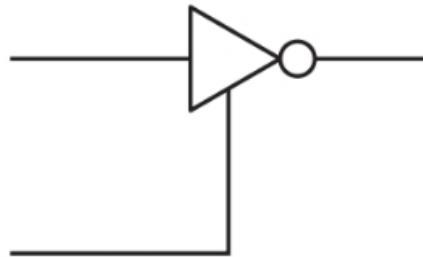
Buffer invertenti

I **buffer invertenti** sono interruttori in grado di instaurare o interrompere una connessione in una frazione di nanosecondo

- sono utili quando è richiesta l'inversione del segnale oltre alla connessione/disconnessione.

I **buffer invertenti** sono dispositivi a tre stati, che generano in output i valori 0 e 1, oppure nessuno dei due (circuito aperto)

- quando l'input di controllo è alto, il buffer agisce come un normale invertitore, mentre quando è basso si comporta come un circuito aperto.



Proprietà di amplificazione dei buffer invertenti e non

Sia i buffer invertenti che quelli non invertenti permettono inoltre di amplificare il segnale

- ciò permette loro di guidare più input allo stesso tempo;
- per questa ragione, talvolta, vengono impiegati all'interno dei circuiti anche quando non sono richieste le loro proprietà d'inversione.



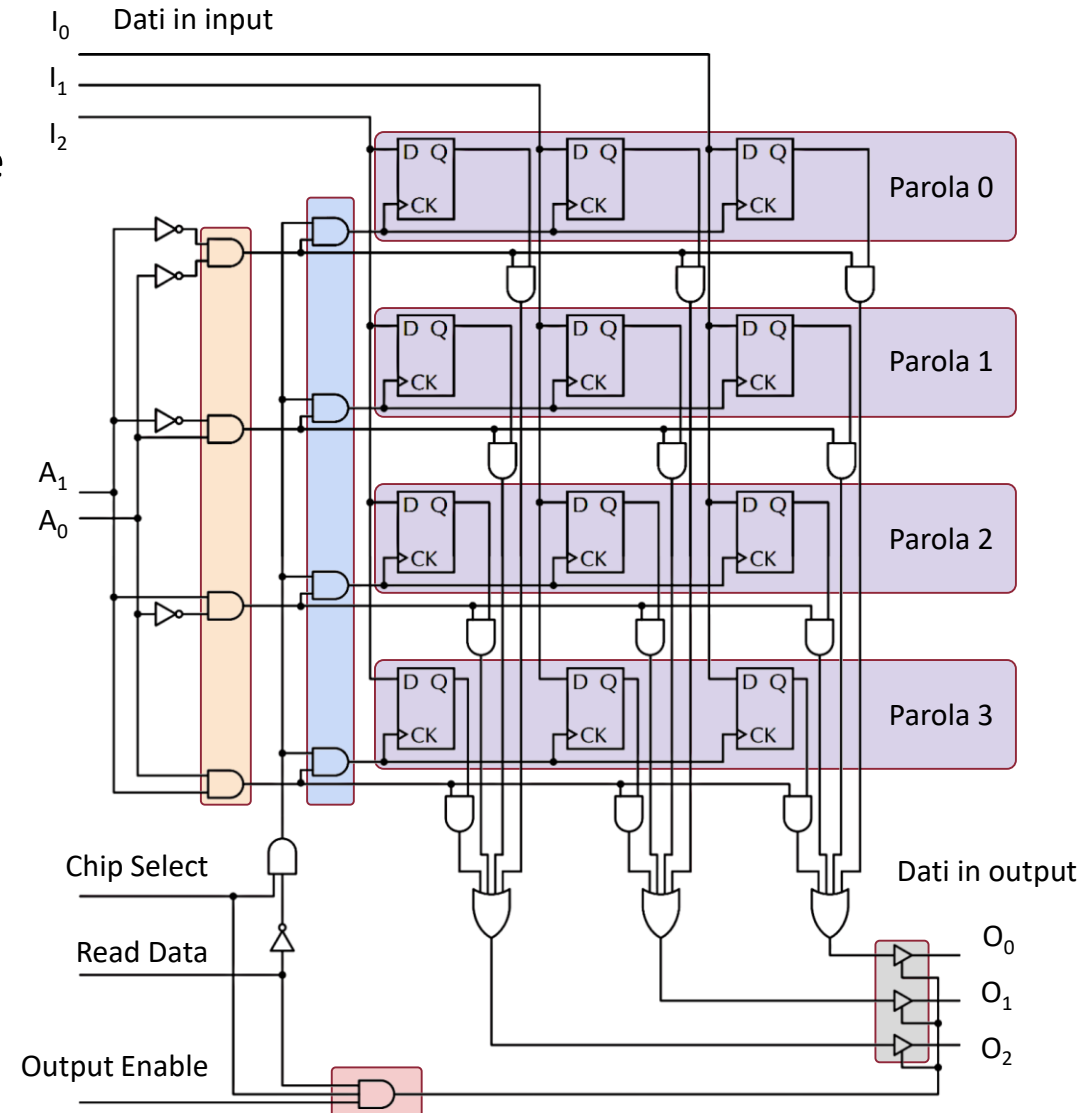
Chip di memoria



Estensibilità dell'organizzazione di memoria

Tale organizzazione si può facilmente ampliare aggiungendo colonne o righe di flip-flop

- per aumentare il numero di bit delle parole di memoria si aggiungono colonne di flip-flop e opportune linee di input/output;
- per aumentare il numero di parole, si aggiungono righe di flip-flop e una linea di indirizzo aggiuntiva.



I chip di memoria

I chip di memoria sono ideali per strutture bidimensionali ripetute, sfruttando la tecnologia dei circuiti integrati.

La legge di Moore prevede che il numero di bit per chip raddoppi ogni 18 mesi, aumentando la capacità delle memorie

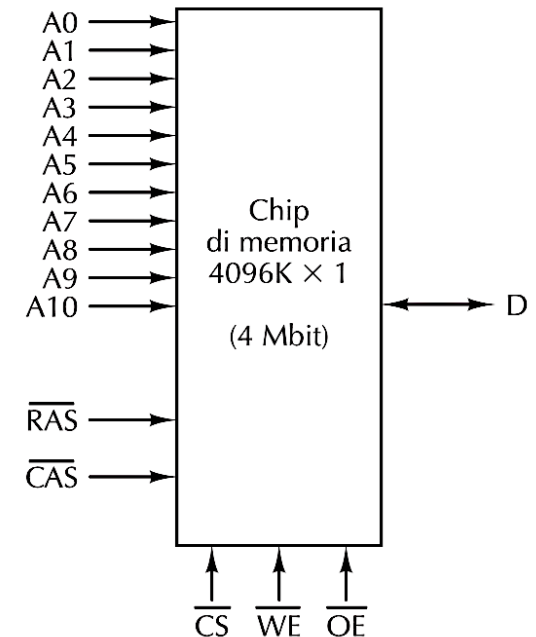
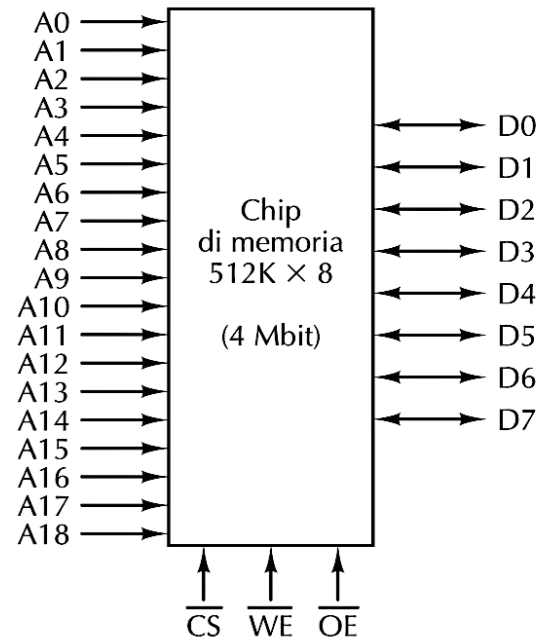
- i chip più grandi non sempre sostituiscono quelli più piccoli poiché per scegliere la soluzione più opportuna bisogna valutare vari parametri tra cui capacità, velocità, alimentazione e prezzo
 - di solito i chip di dimensioni maggiori sono venduti come prodotti di qualità superiore e quindi a un prezzo per bit più elevato rispetto a quelli più vecchi e più piccoli.

Esempi di organizzazione di un chip di memoria

Fissata una dimensione della memoria esistono diversi modi per organizzare il chip di memoria

- le dimensioni dei chip sono generalmente indicate in bit, non in byte, seguendo una convenzione consolidata.

Ad esempio, un chip di 4 Mbit può essere organizzato come $512K \times 8$ bit oppure come $4096K \times 1$ bit, con diverse linee di indirizzo e output.



Terminologia dei segnali

Nei chip, su alcuni pin l'applicazione di un'alta tensione genera una qualche azione, mentre su altri pin le azioni sono innescate da bassi valori di tensione.

Un segnale si dice che è **asserito** con valore alto (basso) quando è impostato per generare un'azione tramite l'applicazione di un'alta (una bassa) tensione

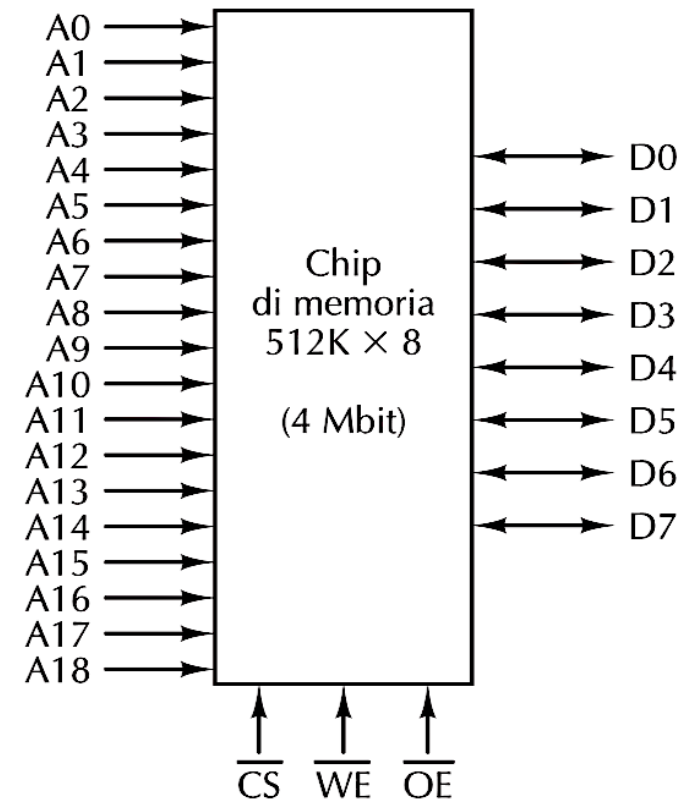
- i pin asseriti con valore basso sono identificati dal simbolo di negazione;
- un segnale chiamato CS (Chip Select) viene quindi asserito con il valore alto, mentre uno chiamato \neg CS è asserito con il valore basso.

L'opposto di asserito è **negato**, quando non succede nulla di particolare i pin sono negati.

Esempi di organizzazione di un chip di memoria

L'organizzazione $512K \times 8$ bit richiede 19 linee di indirizzo per indirizzare una delle $2^{19} = 512K$ parole da 8 bit, e otto linee di output per caricare e memorizzare i dati della parola selezionata

- il segnale CS (Chip Select), asserito con il valore basso quando si intende abilitare il chip richiesto
 - un calcolatore ha di solito vari chip di memoria
- il segnale WE (Write Enable), asserito con il valore basso quando si vuole indicare che i dati devono essere scritti piuttosto che letti
- il segnale OE (Output Enable), asserito con il valore basso per guidare i segnali di output
 - quando non è asserito, l'output del chip è sconnesso dal circuito



Organizzazione matriciale

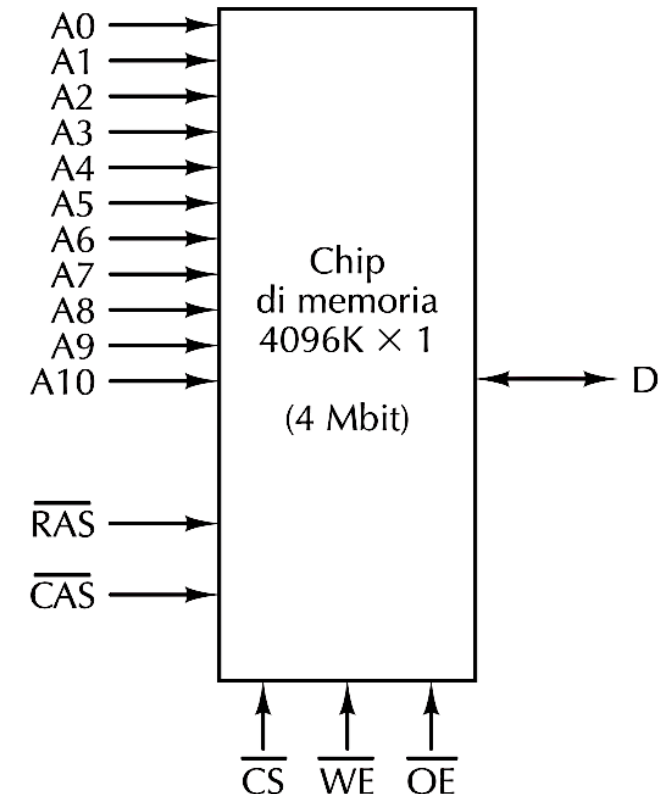
- I chip di grandi dimensioni sono spesso organizzati come matrici $n \times n$, con indirizzamento separato per riga e colonna.
- L'indirizzamento matriciale riduce il numero di pin necessari ma può rallentare l'accesso ai dati.
- Per ottimizzare la velocità, alcuni chip permettono di specificare una riga seguita da una sequenza di colonne.

Esempi di organizzazione di un chip di memoria

Il chip $4096K \times 1$ bit utilizza una organizzazione matriciale.

Al suo interno è organizzato come una matrice di 2048×2048 celle a 1 bit, che forniscono una capacità totale di 4 Mbit

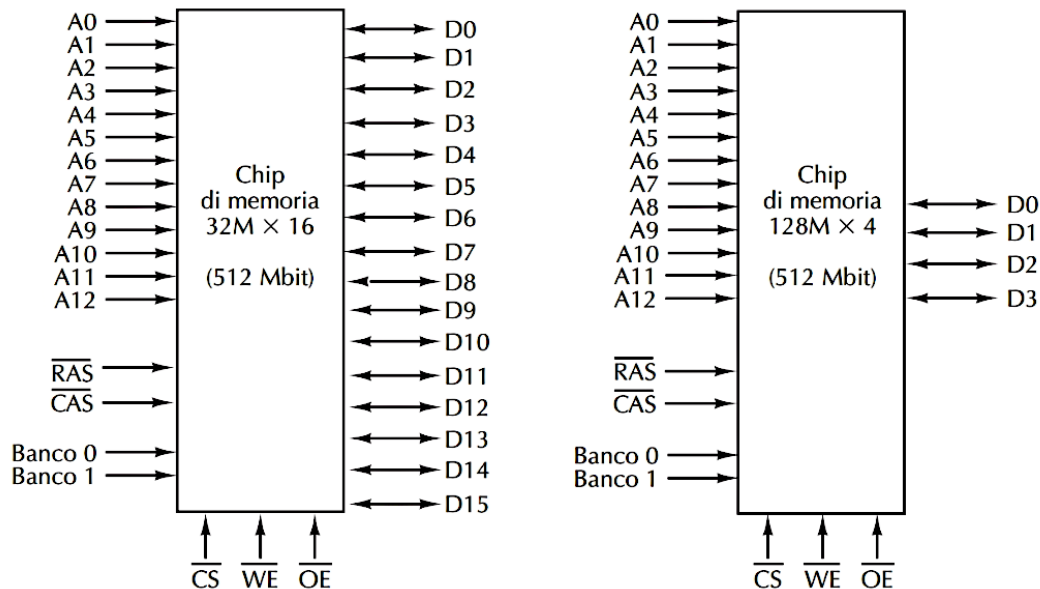
- per indirizzare il chip si seleziona inizialmente una riga immettendo un numero a 11 bit sui pin dell'indirizzo e asserendo il segnale RAS (Row Address Strobe)
- successivamente si immette sui pin dell'indirizzo un numero di colonna e si asserisce il segnale CAS (Column Address Strobe)
- il chip accetta, oppure genera in output, un dato da 1 bit



Chip moderni

I chip moderni, come quelli in figura, hanno organizzazioni complesse con più banchi di memoria e linee di selezione

- un chip $32M \times 16$ utilizza 25 segnali per indirizzare celle a 16 bit, mentre un chip $128M \times 4$ ne usa 27 per celle a 4 bit;
- la scelta del numero di righe e colonne dipende da considerazioni ingegneristiche e non è necessariamente quadrata.



Problemi di progettazione

La progettazione dei chip di memoria deve affrontare due problemi distinti: la **larghezza dell'output** e il **metodo di indirizzamento**

- la larghezza dell'output determina quanti bit vengono inviati in una volta sola, mentre l'indirizzamento può essere simultaneo o sequenziale.

L'ingegnere deve decidere queste caratteristiche prima di iniziare la progettazione del chip.

Bibliografia

Libro di testo

- Andrew S. Tanenbaum e Todd Austin. Architettura dei calcolatori. Un approccio strutturale. 6/ED. Anno 2013. Pearson Italia spa. (Disponibile nella sezione “Biblioteca”)

Fonte argomenti e immagini

- Capitolo 3, Paragrafi 3.3.4 e 3.3.5, pp. 180-186