

MEMÓRIA



MEMÓRIA - Barramento

Basicamente, a memória é uma parte do computador responsável pelo armazenamento de dados binários.

Normalmente, é acessada milhões de vezes por segundo e, por esta razão, **tempo de acesso** e **precisão** são características essenciais que as qualificam.

MEMÓRIA - Decodificador

A memória armazena informações em forma de matrizes de dados.

Cada elemento desta matriz, conhecido como célula, corresponde a um bit.

De maneira geral, as memórias são especificadas pela sua capacidade de armazenamento, ou seja, pelo produto $n \times m$, sendo n o número de palavras que ela pode armazenar e m o tamanho de cada palavra.

MEMÓRIA - Decodificador

Uma memória de 64 células (bits) de capacidade, por exemplo, pode ser organizada de várias maneiras diferentes 8×8 , 16×4 , 64×1 .

Por exemplo, a memória $2M \times 16$ tem capacidade de armazenar 2.048.576 palavras de 16 bits cada, ou seja:

2.048.576 endereços (posição de memória) com 2 Bytes (16 bits) em cada endereço.

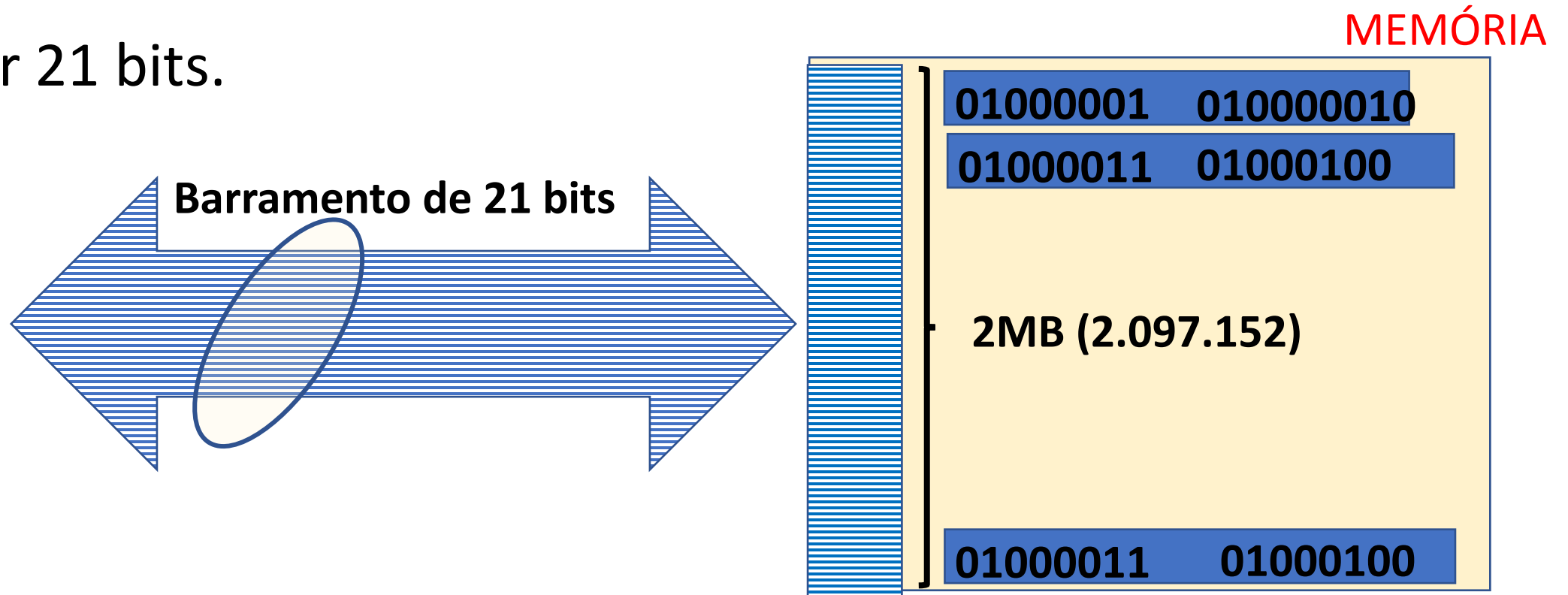
MEMÓRIA - Decodificador

Recordam da nossa dica em sala de aula, iremos utilizá-la durante o nosso curso, vão exercitando...

- $1k = 2^{10} = 1\ 024$
- $1M = 2^{20} = 1\ 048\ 576$
- $1G = 2^{30} = 1\ 073\ 741\ 824$
- $1T = 2^{40} = 1.099.511.627.776$

MEMÓRIA - Decodificador

Cada palavra (BYTE) está localizada em um endereço da memória. No exemplo $2M \times 16$ o endereço deve ter 21 bits.

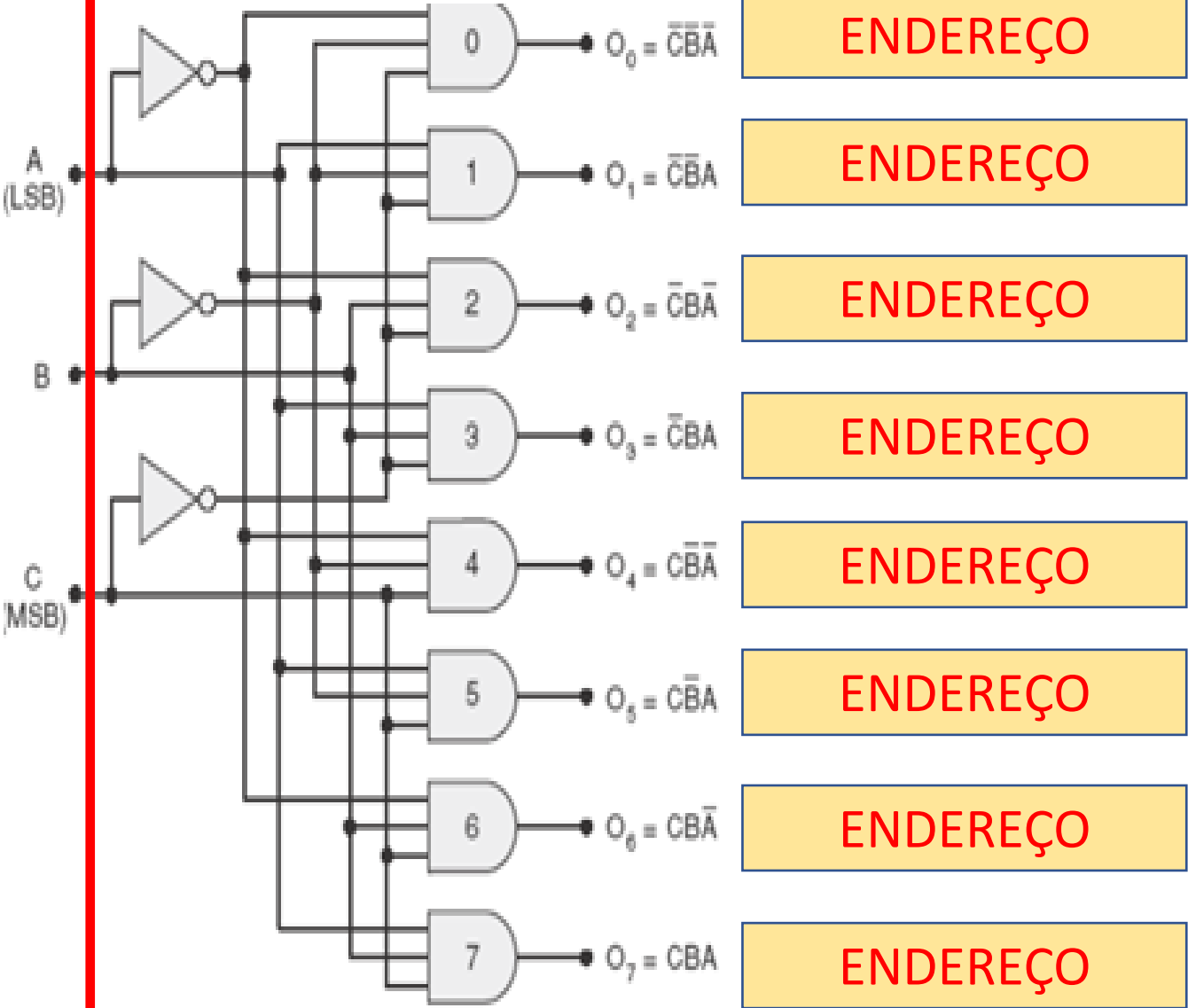


MEMÓRIA-Decodificador

Endereço
Barramento
de 3 bits



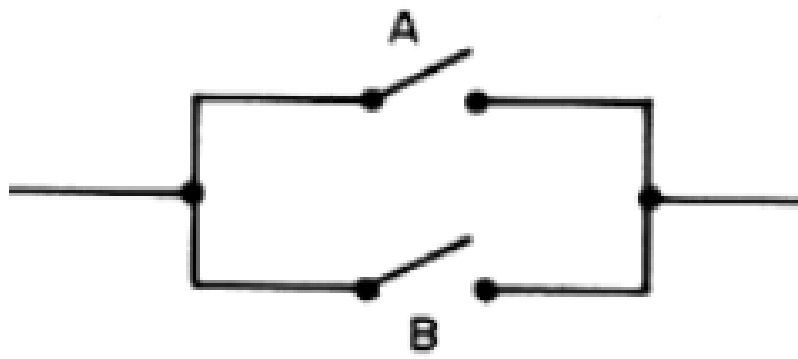
C	B	A	O ₇	O ₆	O ₅	O ₄	O ₃	O ₂	O ₁	O ₀
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0



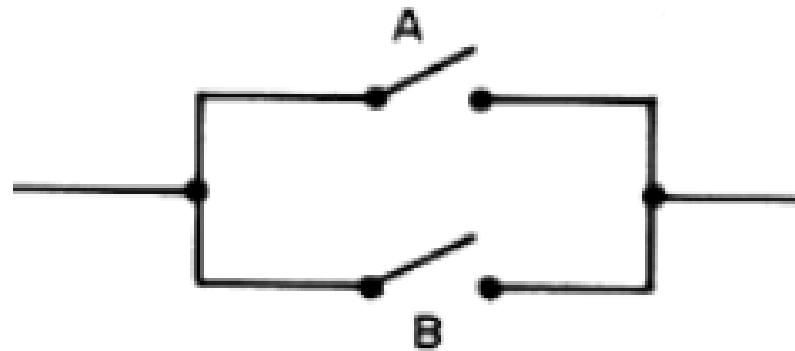
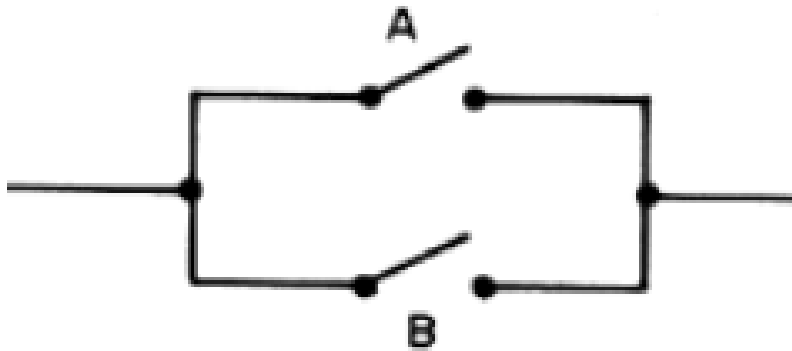
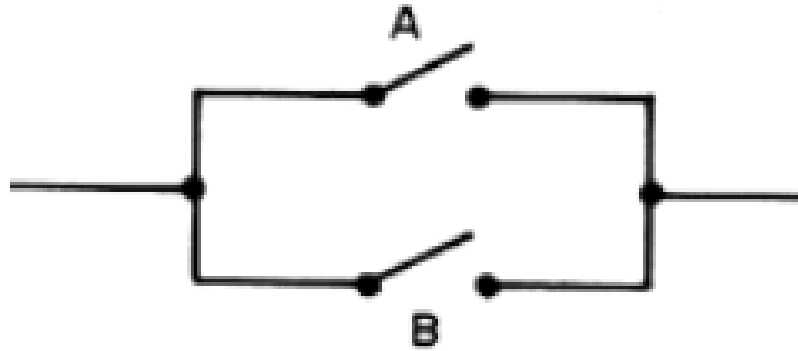




PORTA AND		
Input		Output
A	B	Y
0	0	
0	1	
1	0	
1	1	



Y



PORTA OR		
Input		Output
A	B	Y
0	0	
0	1	
1	0	
1	1	

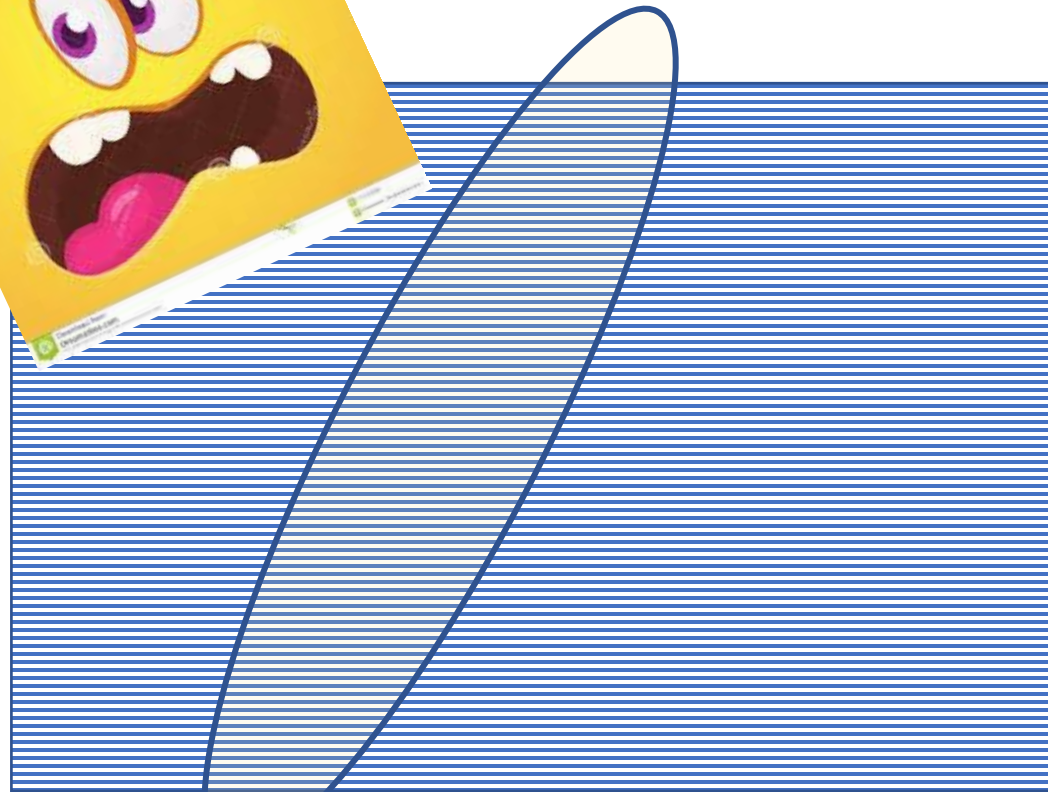
MEMÓRIA - Decodificador

Se não existisse a lógica digital, utilizando somente a lógica analógica que falamos no início do nosso curso, teríamos cerca de **2.097.152** bits no barramento de endereço. Imagine o tamanho dessa memória ou da placa mãe com **2.097.152** fios conectados



MEMÓRIA - Decodificador

Se não existisse a lógica digital



MEMÓRIA

01000001 01000010

01000011 01000100

2MB (2.097.152)

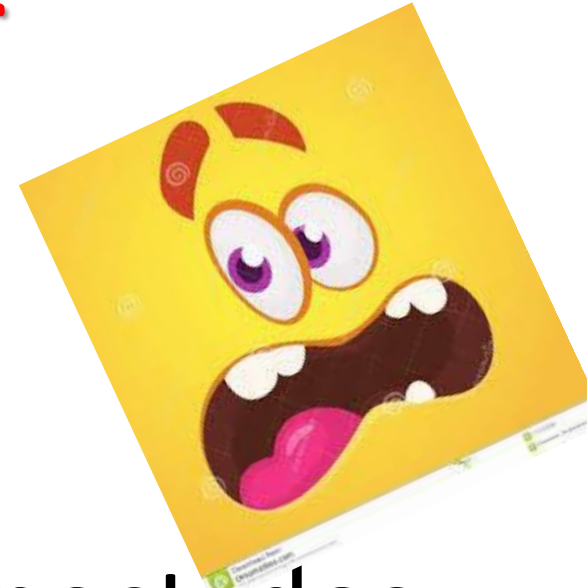
01000011 01000100

2.097.152 fios conectados

MEMÓRIA - Decodificador

E uma memória de 4 GB ?

Teríamos mais de 4 bilhões de fios conectados,
um fio para cada endereço (posição de
memória).



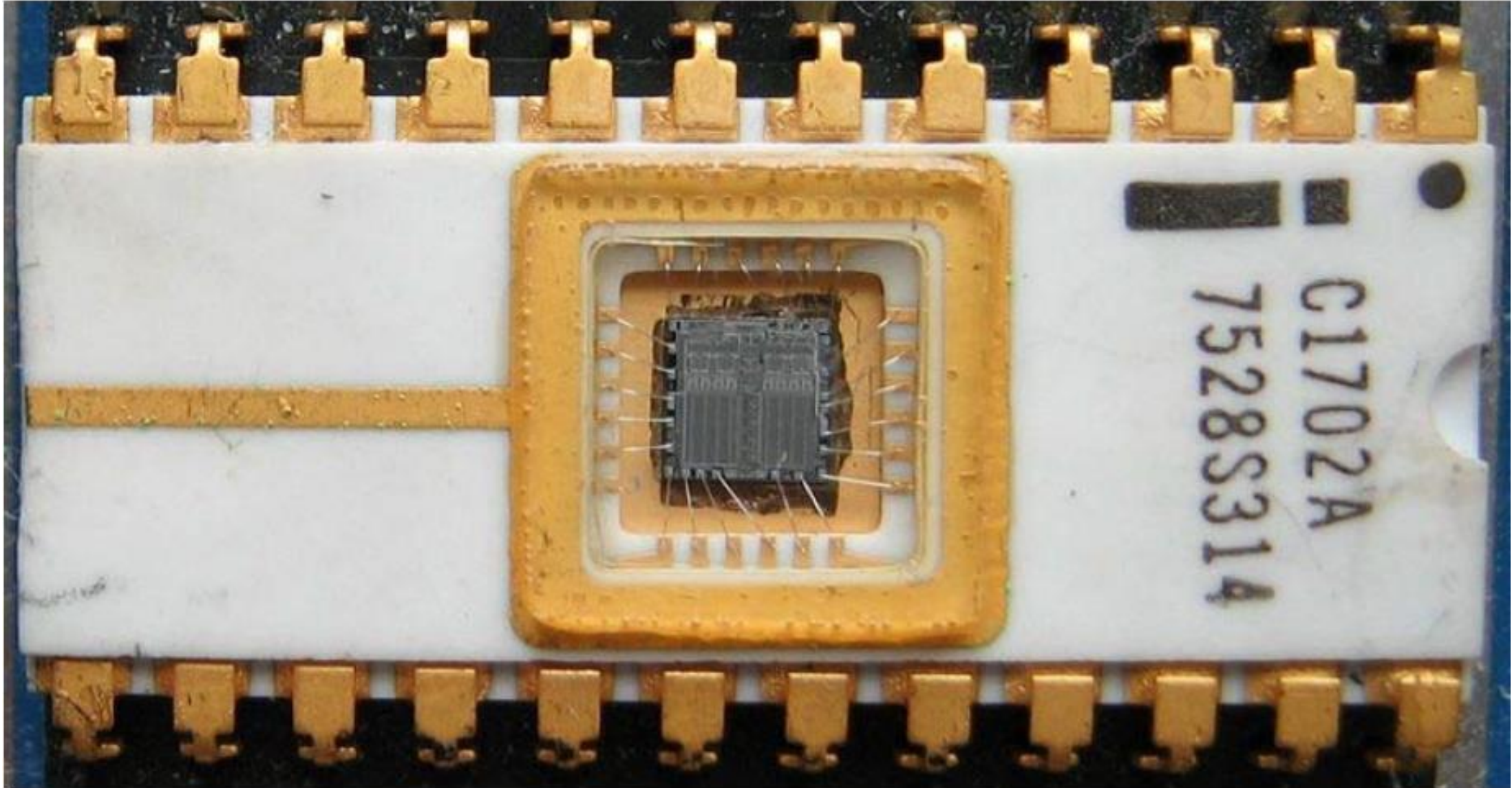
MEMÓRIA - Decodificador

E uma memória de 4 GB ?

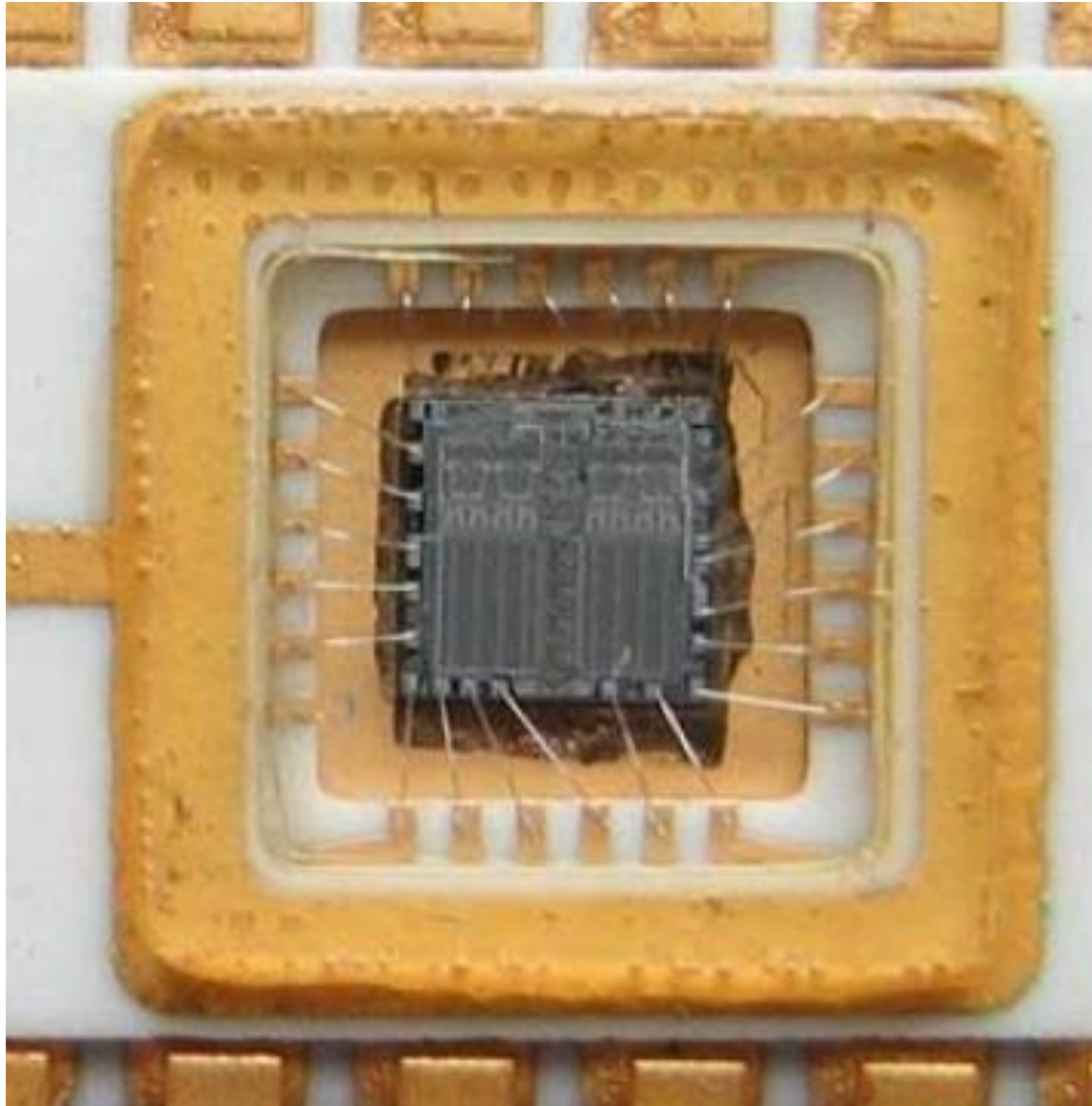


Com a lógica binária, neste caso, teríamos somente 32 bits no barramento de endereço e dentro da memória o decodificador, irá converter cada sequência binária dos 32 bits para um dos 4 bilhões de endereços (precisamente **4.294.967.296**)

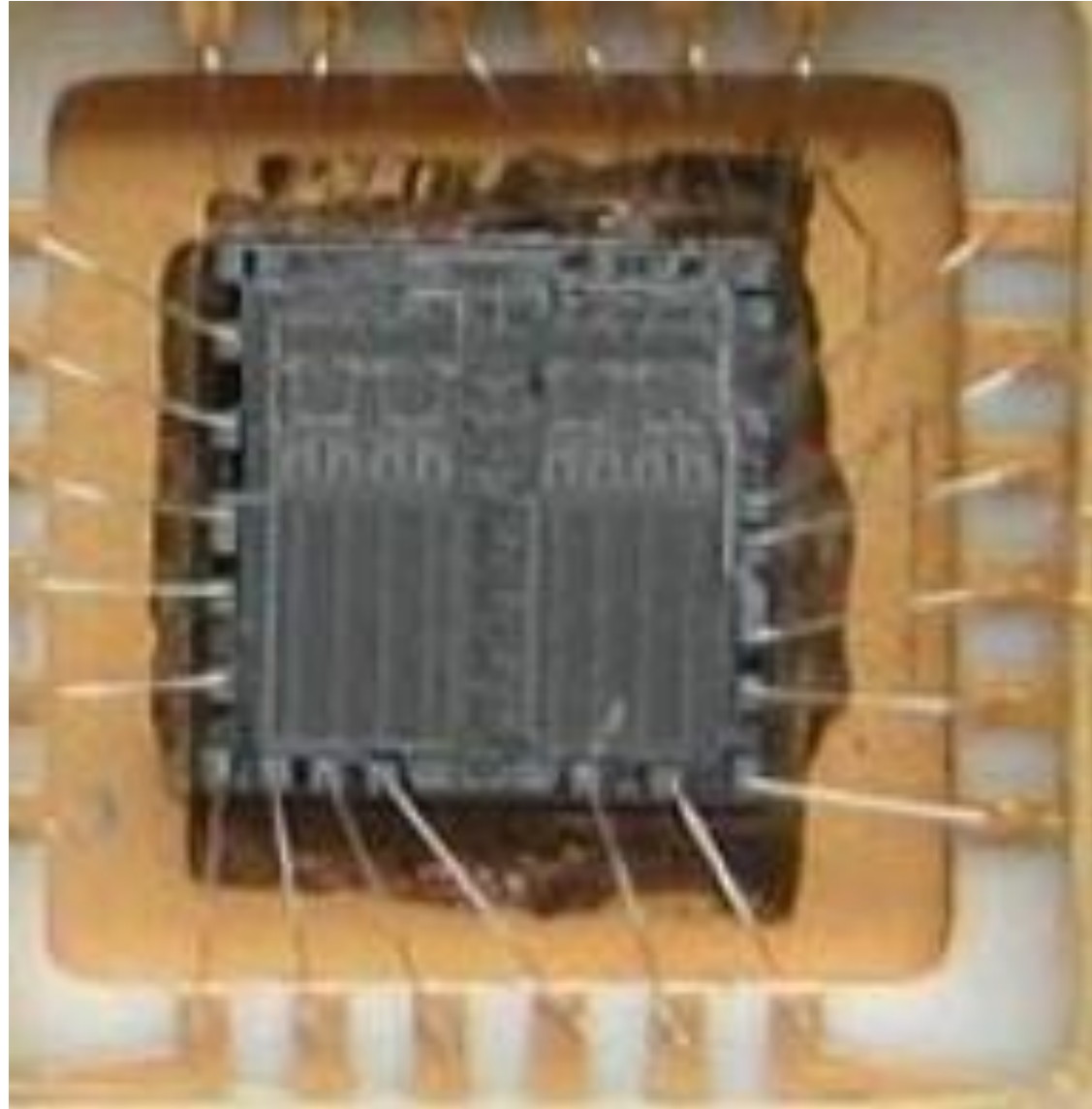
MEMÓRIA - Decodificador



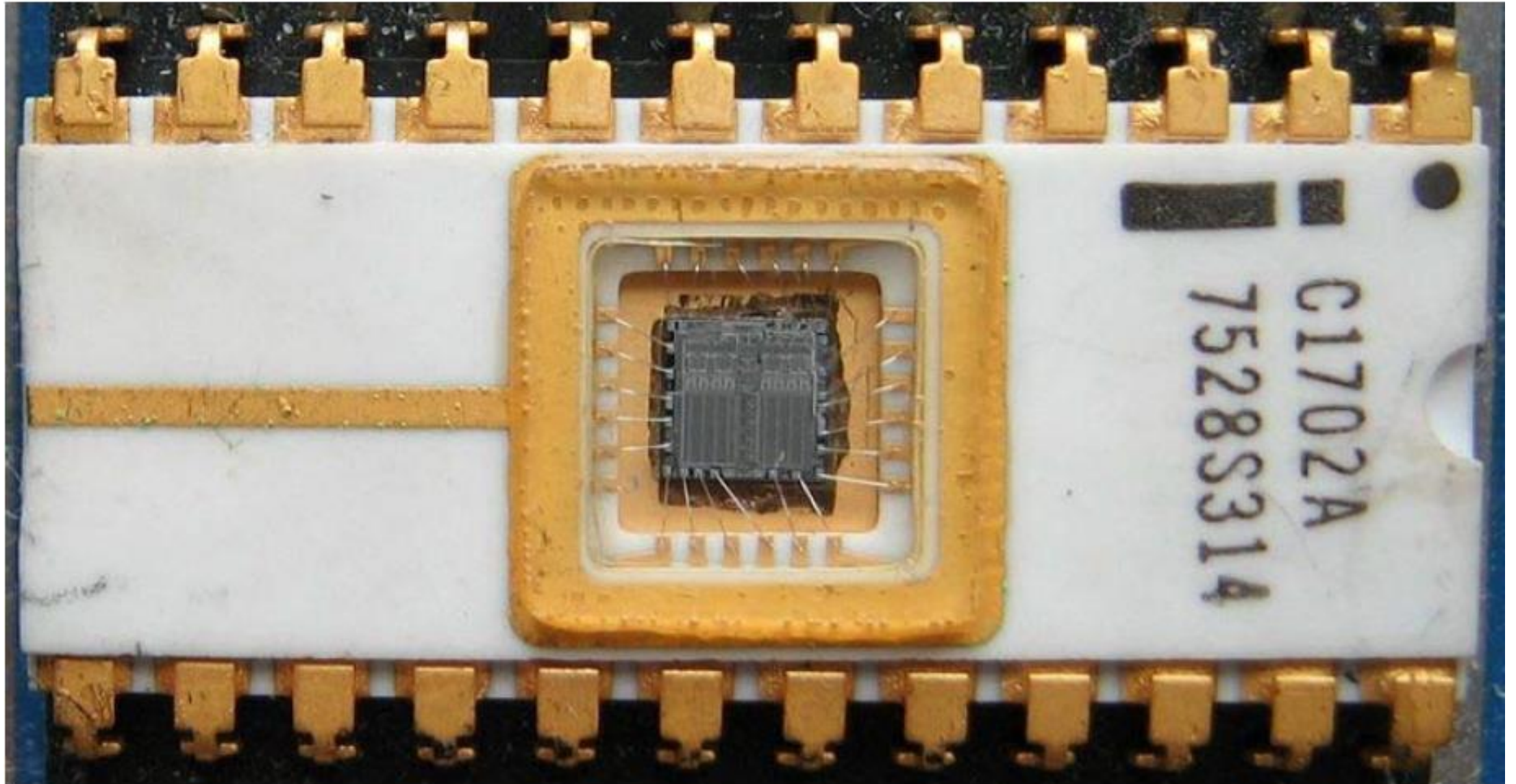
MEMÓRIA - Decodificador



MEMÓRIA - Decodificador



MEMÓRIA - Decodificador



MEMÓRIA - Decodificador

Signal	Pin	Pin	Signal
Ground	B1	A1	-I/O CH CHK
RESET DRV	B2	A2	Data Bit 7
+5 Vdc	B3	A3	Data Bit 6
IRQ 9	B4	A4	Data Bit 5
-5 Vdc	B5	A5	Data Bit 4
DRQ 2	B6	A6	Data Bit 3
-12 Vdc	B7	A7	Data Bit 2
-0 WAIT	B8	A8	Data Bit 1
+12 Vdc	B9	A9	Data Bit 0
Ground	B10	A10	-I/O CH RDY
-SMEMW	B11	A11	AEN
-SMEMR	B12	A12	Address 19
-LOW	B13	A13	Address 18
-IOR	B14	A14	Address 17
-DACK 3	B15	A15	Address 16
DRQ 3	B16	A16	Address 15
-DACK 1	B17	A17	Address 14
DRQ 1	B18	A18	Address 13
-Refresh	B19	A19	Address 12
CLK(8.33MHz)	B20	A20	Address 11
IRQ 7	B21	A21	Address 10
IRQ 6	B22	A22	Address 9
IRQ 5	B23	A23	Address 8
IRQ 4	B24	A24	Address 7
IRQ 3	B25	A25	Address 6
-DACK 2	B26	A26	Address 5
T/C	B27	A27	Address 4
BALE	B28	A28	Address 3
+5 Vdc	B29	A29	Address 2
OSC(14.3MHz)	B30	A30	Address 1
Ground	B31	A31	Address 0

-MEM CS16	D1	C1	-SBHE
-I/O CS16	D2	C2	Latch Address 23
IRQ 10	D3	C3	Latch Address 22
IRQ 11	D4	C4	Latch Address 21
IRQ 12	D5	C5	Latch Address 20
IRQ 15	D6	C6	Latch Address 19
IRQ 14	D7	C7	Latch Address 18
-DACK 0	D8	C8	Latch Address 17
DRQ 0	D9	C9	-MEMR
-DACK 5	D10	C10	-MEMW
DRQ5	D11	C11	Data Bit 8
-DACK 6	D12	C12	Data Bit 9
DRQ 6	D13	C13	Data Bit 10
-DACK 7	D14	C14	Data Bit 11
DRQ 7	D15	C15	Data Bit 12
+5 Vdc	D16	C16	Data Bit 13
-Master	D17	C17	Data Bit 14
Ground	D18	C18	Data Bit 15

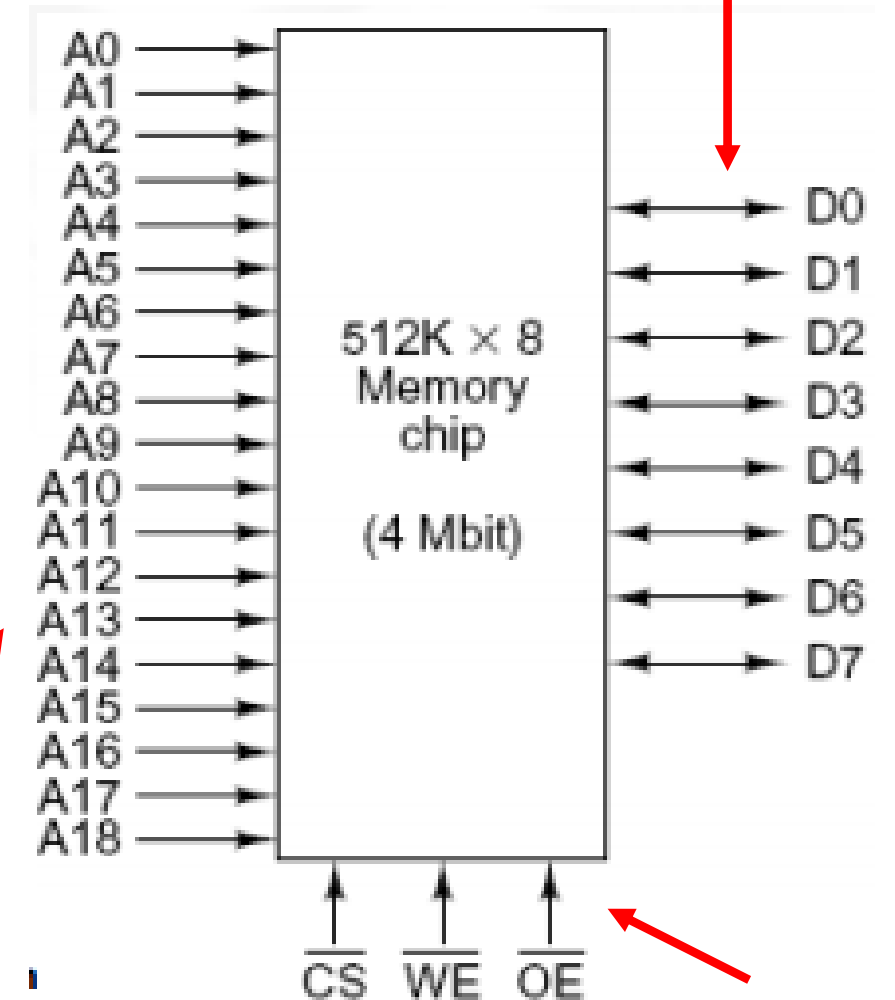
MEMÓRIA - Decodificador

Maneiras diferentes de se organizar um chip de 4Mbits

- **CS: Chip Select** – Habilitação do Chip
- **WE: Write Enable** – Habilitação de Operação de Escrita
- **OE: Output Enable** – Habilitação de Saída
- **RAS: Row Address Strobe** – Habilitação de Endereço de Linha
- **CAS: Column Address Strobe** – Habilitação de Endereço de

Coluna

BARRAMENTO
DE ENDEREÇO



BARRAMENTO
DE CONTROLE

MEMÓRIA - Conceito

- O acesso à memória pode ser de duas maneiras distintas :
- **Acesso sequencial** : Em que para acessar um certo endereço, deve-se percorrer todos os endereços intermediários. Exemplo : fitas magnéticas.
- Atualmente utilizadas para backup dos dados nas empresas ou Data Center.

MEMÓRIA - Conceito



MEMÓRIA - Conceito

- **Acesso aleatório ou randômico** : Permite acessar um endereço diretamente, sem passar pelos endereços intermediários. Exemplo : memória **RAM**.

MEMÓRIA - Conceito

- **Volatilidade :**
- **Memórias voláteis:** são aquelas que **PERDEM** as informações armazenadas quando a fonte de alimentação é cortada. Exemplo : memória RAM.
- **Memórias não voláteis:** são aquelas que **NÃO PERDEM** as informações quando é retirada a alimentação. Exemplo : Memória ROM, PROM, EPROM, FLASH etc.

MEMÓRIA - Conceito

**Memórias voláteis: RAM – Randomic Access Memory –
Memória de Acesso randômico (aleatório)**

- Dentro do computador temos dois tipos de Memória RAM.
- **DRAM** – Dynamic RAM
- **SRAM** – Static RAM

MEMÓRIA - Conceito

DRAM – Dynamic RAM

- Esta memória é aquela que geralmente é citada na descrição de marketing (propaganda) do produto



DRAM



 Intel® Pentium® Gold 5405U (2.3 GHz, cache de 2MB, dual-core, 8ª geração)

 Windows 10 Home Single Language, de 64 bits - em Português (Brasil)

 Placa de vídeo integrada Intel® UHD Graphics 610

 **Memória de 4GB (1x4GB), DDR4, 2400MHz; Expansível até 16GB (1 slot soDIMM, sem slot livre)**

 HD de 500GB (5400 RPM) SATA 2.5"

Preço R\$ 2.176,00

[Detalhes da oferta](#)

MEMÓRIA - Conceito

DRAM – Dynamic RAM

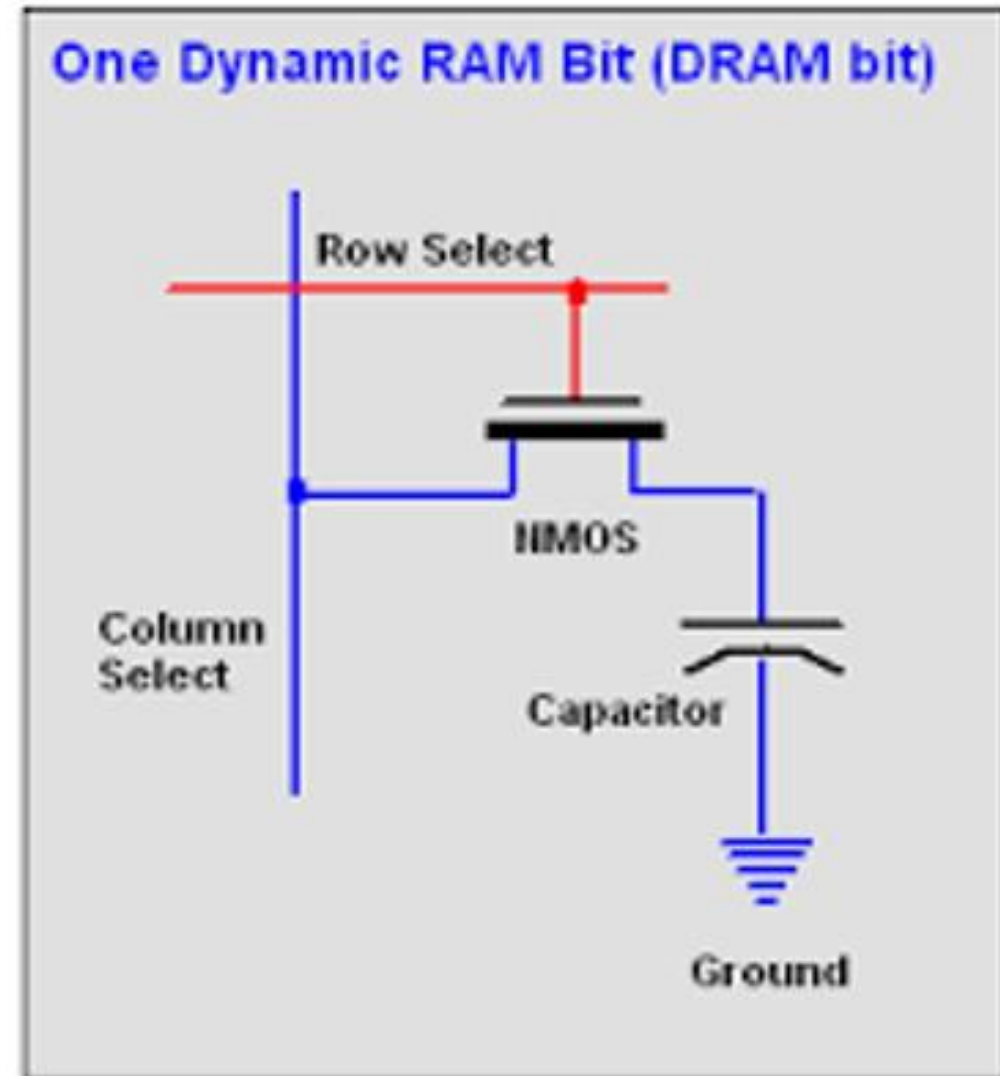
Suas características:

- Armazena grande quantidade de Bytes (4GB, 8GB, 16GB ...)
- Desenvolvida com baixa tecnologia
- Mais barata em relação a cada Byte armazenado
- Vendidas nas lojas para computadores
- É expansível (depende da placa mãe)
- Normalmente não esquenta (exceção a memória para jogos)
- Para armazenar um único bit utiliza-se 1 transistor e 1 capacitor
- Necessita de um pulso de REFRESH

MEMÓRIA - Conceito

DRAM – Dynamic RAM

Um transistor e um capacitor



MEMÓRIA - Conceito

DRAM – Dynamic RAM

Os capacitores usados nas células de dados tendem a "perder" sua carga com o tempo, desta maneira requerem uma renovação constante e periódica dos dados, sob pena de se perderem.

Este ciclo de renovação chama-se ***refresh cycle***.

Um controlador determina o tempo entre os ciclos de ***refresh***, e um contador assegura que toda a matriz (todas as linhas) sofrem ***refresh***.

Com isso alguns ciclos da máquina são usados para a operação de ***refresh***, e isto impacta na performance, tornando este tipo de memória um pouco mais lenta..

MEMÓRIA - Conceito

DRAM – Dynamic RAM – Com dissipador



MEMÓRIA - Conceito

DRAM – Evolução

Atualmente estamos utilizando a DRAM conhecida como DDR – Double Data Rate – Taxa de Transferência Dobrada. Ela leva este nome pois a cada geração da DDR ela dobra a sua capacidade de transferência.

Antes da ‘família’ DDR tínhamos a memória do tipo SDRAM – **Synchronous DRAM** / Memória de acesso aleatório dinâmica síncrona

MEMÓRIA - Conceito

DRAM – Evolução

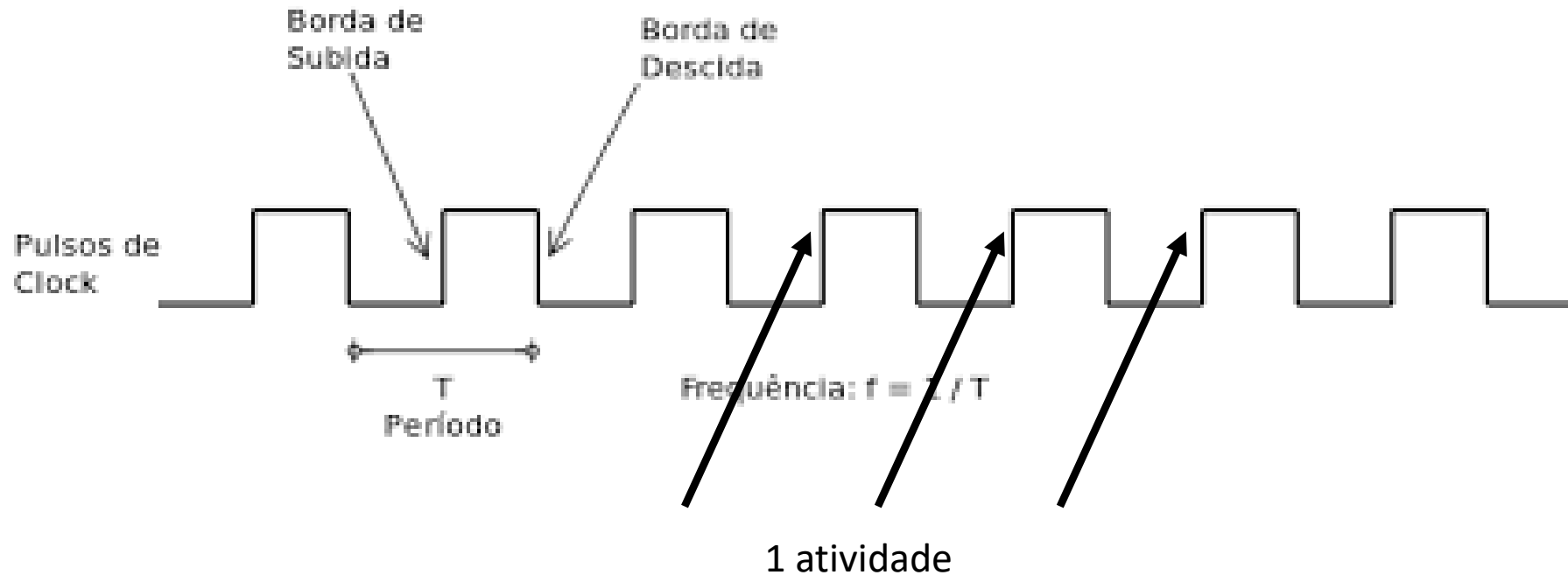
A SDRAM tinha a característica de fornecer **uma** atividade (de escrita / de leitura) a **cada subida** do pulso do clock. O clock veremos nas próximas aulas, rapidamente o clock dará o 'ritmo' a todos os chips da placa mãe, para 'movimentar' os bits da entrada da porta lógica para sua saída.

MEMÓRIA - Conceito

DRAM – Evolução

SDRAM

Pulso do clock



1 atividade – leitura ou escrita

MEMÓRIA - Conceito

DRAM – Evolução

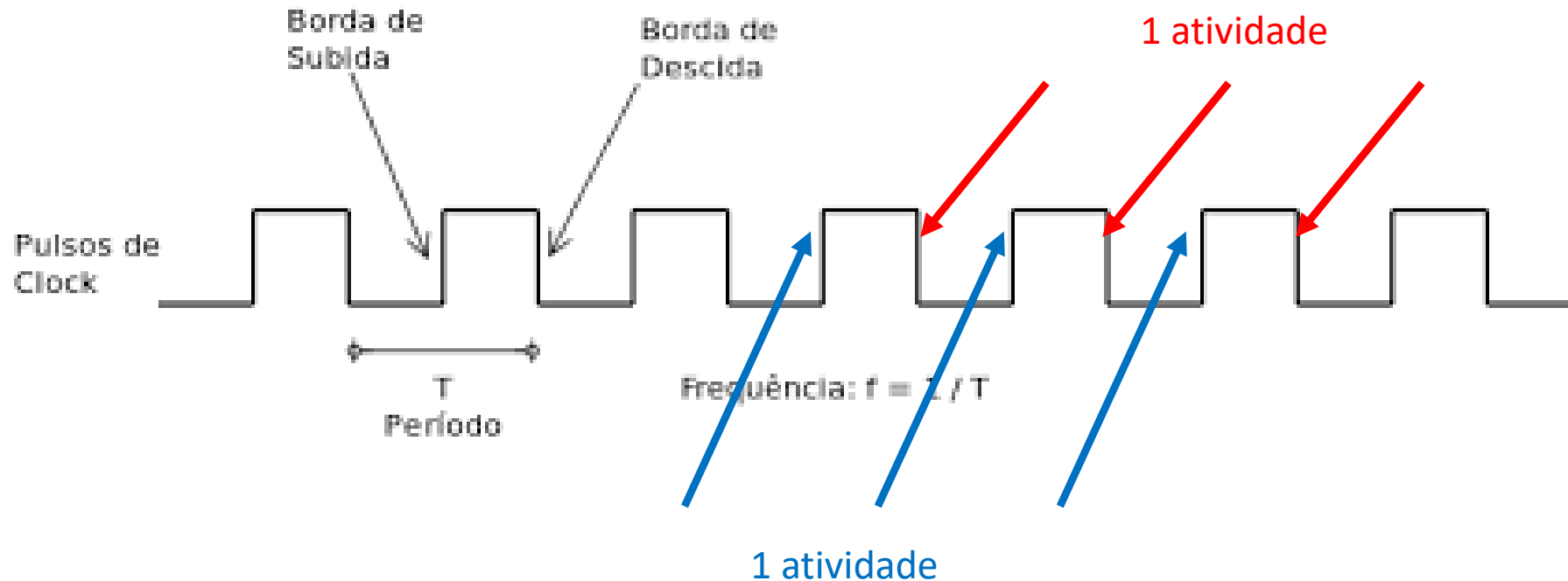
A memória DDR, pelo o que o próprio nome diz, ela dobrou a quantidade de atividades aproveitando também a descida do clock, ou seja, a cada pulso do clock a memória realiza DUAS ATIVIDADES , uma na subida do clock e outra na descida do clock. Logo, dobro o número de atividades em relação a sua antecessora SDRAM.

MEMÓRIA - Conceito

DRAM – Evolução

DDR-1

Pulso do clock



2 atividades – leitura ou escrita

MEMÓRIA - Conceito

DRAM – Evolução

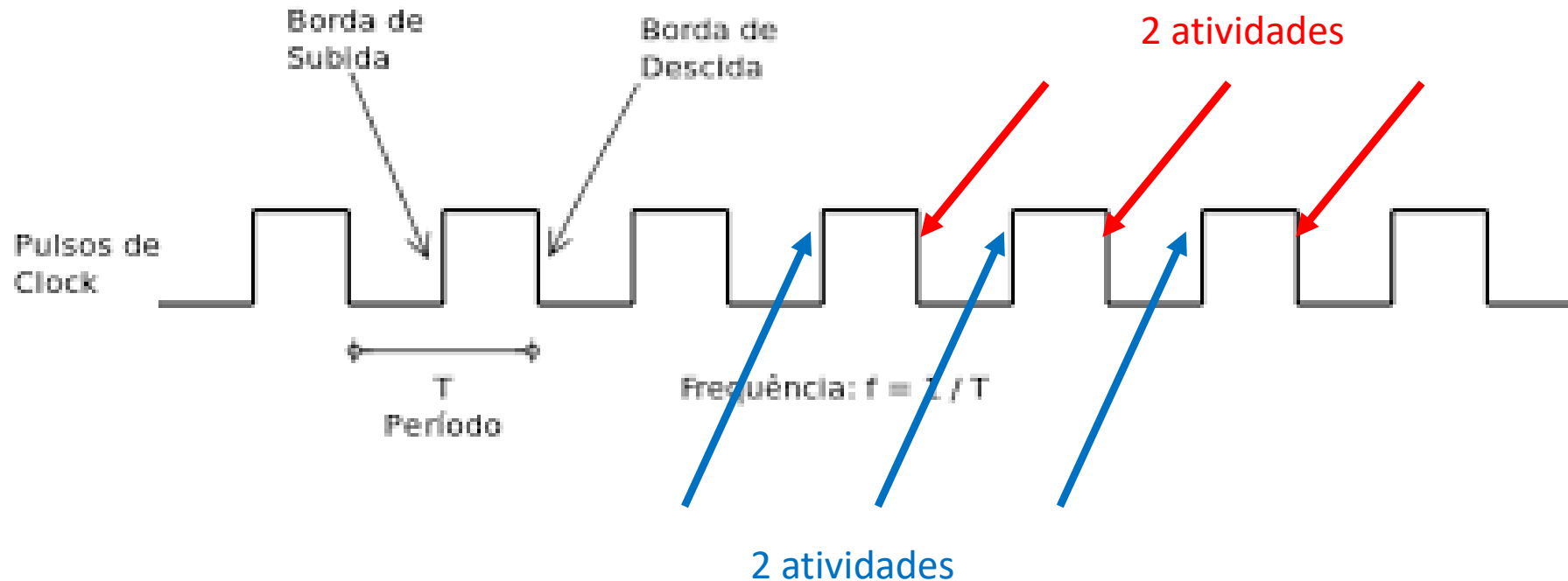
A memória DDR2, a cada pulso do clock a memória realiza 4 ATIVIDADES , 2 na subida do clock e 2 na descida do clock. Logo, dobrou o número de atividades em relação a sua antecessora DRAM 1.

MEMÓRIA - Conceito

DRAM – Evolução

DDR 2

Pulso do clock



4 atividades – leitura ou escrita

MEMÓRIA - Conceito

DRAM – Evolução

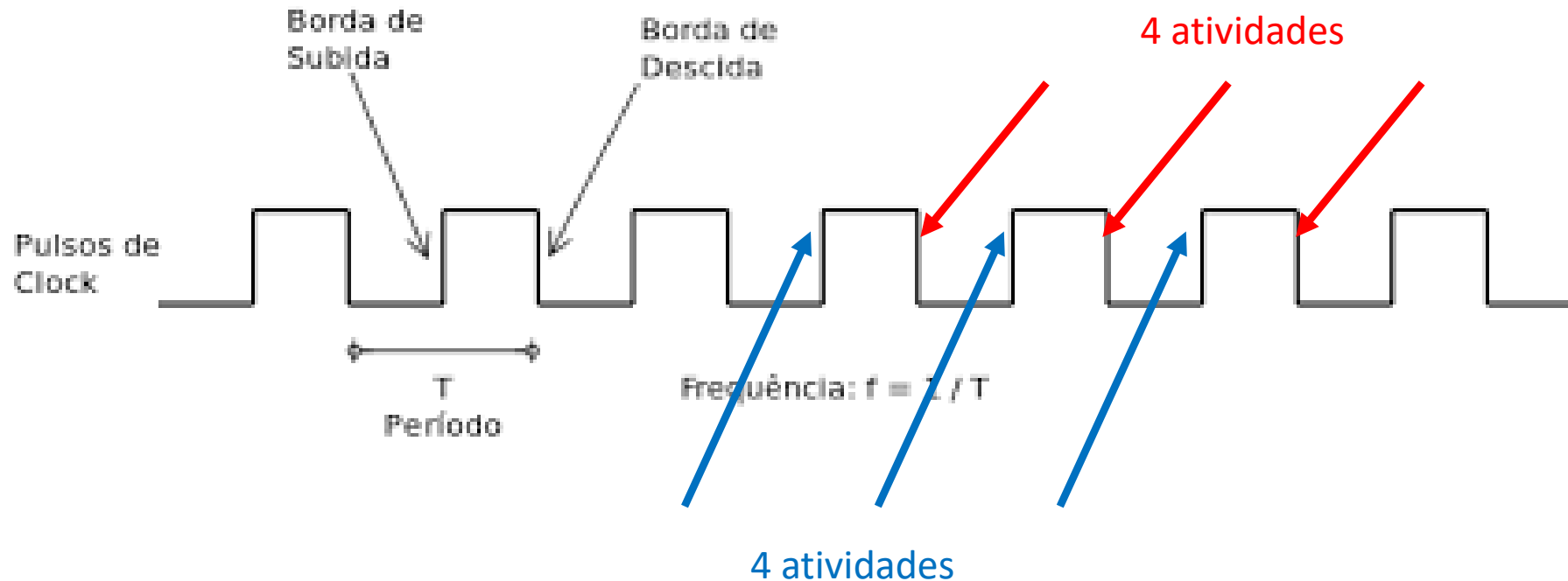
A memória DDR3, a cada pulso do clock a memória realiza 8 ATIVIDADES , 4 na subida do clock e 4 na descida do clock. Logo, dobrou o número de atividades em relação a sua antecessora DRAM 2.

MEMÓRIA - Conceito

DRAM – Evolução

DDR 3

Pulso do clock



8 atividades – leitura ou escrita

MEMÓRIA - Conceito

DRAM – Evolução

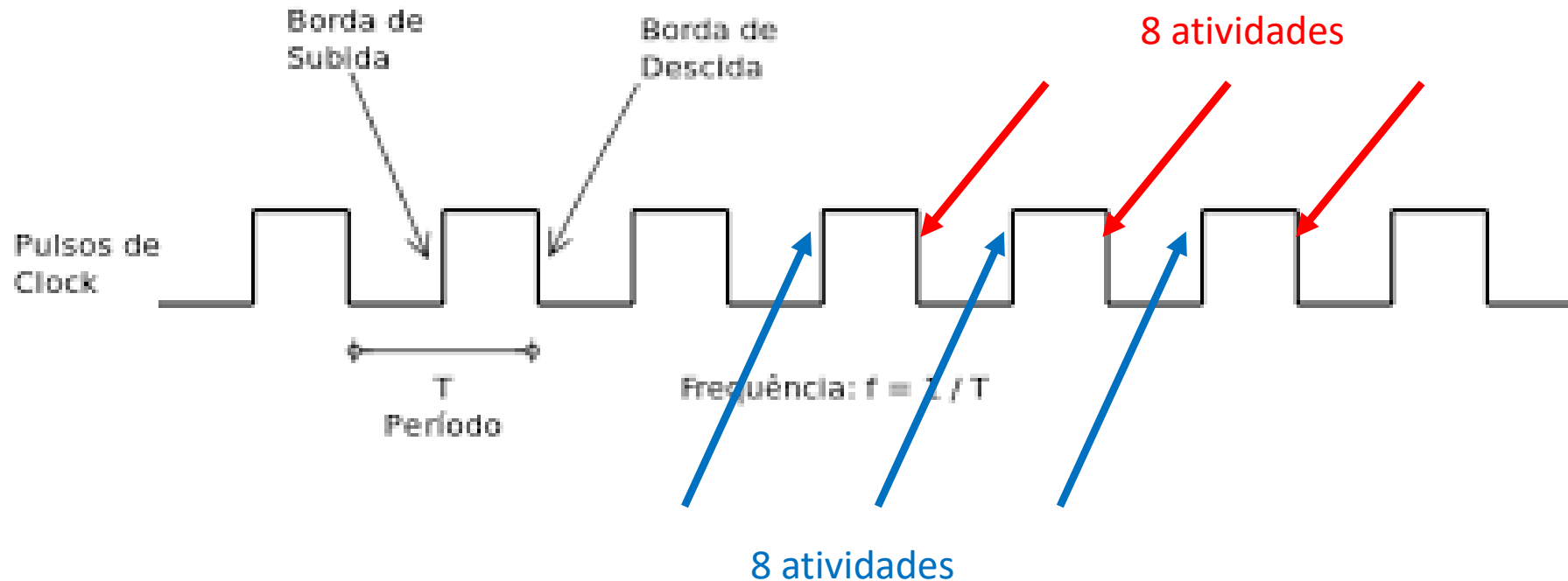
A memória DDR4, a cada pulso do clock a memória realiza 16 ATIVIDADES , 8 na subida do clock e 8 na descida do clock. Logo, dobrou o número de atividades em relação a sua antecessora DRAM 3.

MEMÓRIA - Conceito

DRAM – Evolução

DDR – 4

Pulso do clock



16 atividades – leitura ou escrita

MEMÓRIA - Conceito

DRAM – Evolução

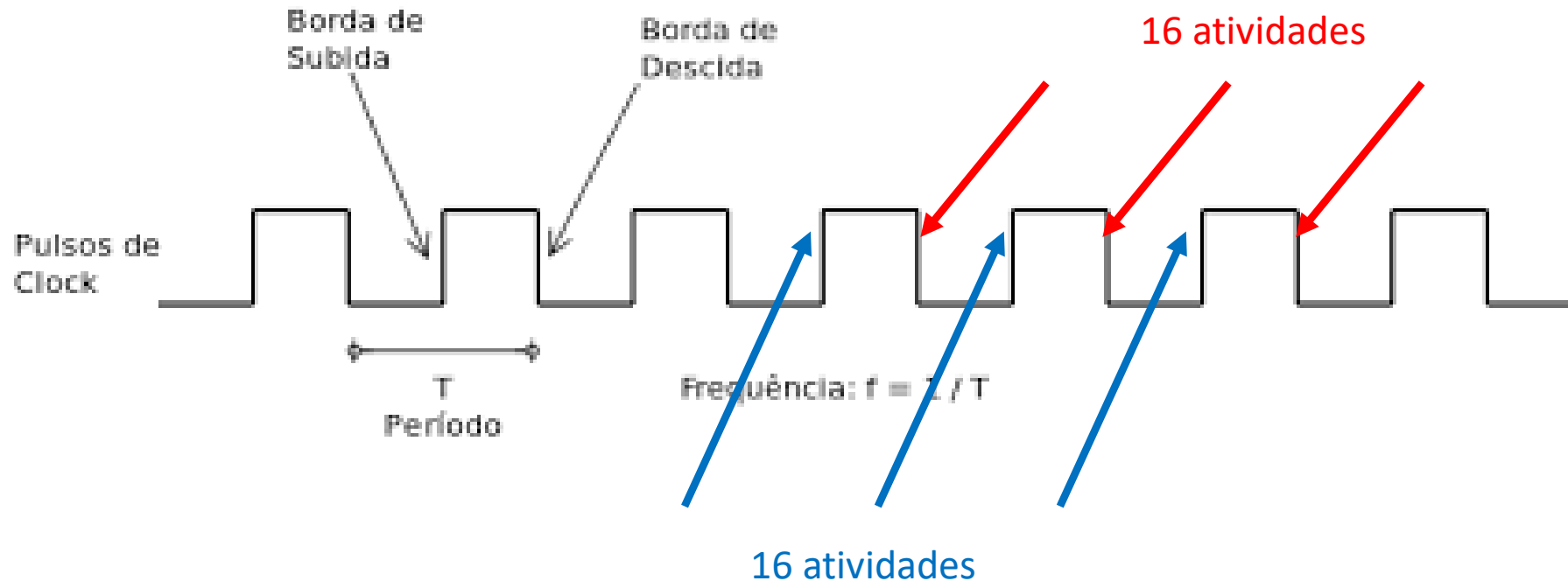
A memória DDR5, a cada pulso do clock a memória realiza 32 ATIVIDADES , 16 na subida do clock e 16 na descida do clock. Logo, dobrou o número de atividades em relação a sua antecessora DRAM 4. – DDR4

MEMÓRIA - Conceito

DRAM – Evolução

DDR – 5

Pulso do clock



32 atividades – leitura ou escrita

MEMÓRIA - Conceito

DÚVIDAS ?

OBRIGADO