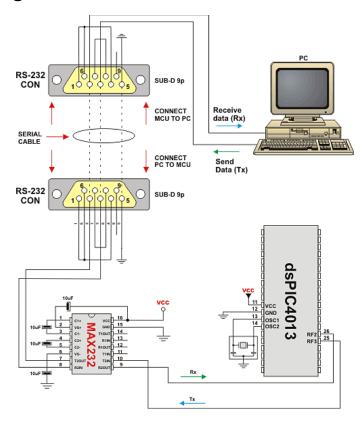
## Questão 1.1: Diagrama



## **Questão 1.2: UART**

Em um microcontrolador com UART embutida, apenas existem os sinais TX e RX.

# Questão 1.3: RS-232

Received Line Sinal Detected, Ground, Transmitted Data, Received Data, Data Terminal Ready, Data Set Ready, Request to send, Clear to send, Carrier Detected, Ring Indicator.

# Questão 1.4: Driver RS-232

Componente MAX232.

# Questão 2.1: ASC II

| ACS II  |         |         |
|---------|---------|---------|
| Char    | Decimal | Binário |
| Т       | 84      | 1010100 |
| U       | 85      | 1010101 |
| LF (/n) | 10      | 1010    |

De acordo com a tabela acima, a soma dos caracteres a serem transmitidos em decimal é 179, somados aos dados de temperatura e umidade (255+255=510), tem-se um total de 689, aproximadamente 3 bytes.

## Questão 2.2: Acknowledgement

É um indicador numérico que tem como objetivo informar se a transmissão foi bem sucedida.

#### Questão 3.1: Periférico

Possui dois periféricos UARTO e UART1, com ID's 8 e 9, respectivamente.

#### Questão 3.2: Periférico Pinos

UARTO -> PA9 - URXDO

UARTO -> PA10 - UTXDO

UART1 -> PB2 - URXD1

UART1 -> PB3 - UTXD1

#### Questão 3.3: Periférico Rx Erros

**Erro de paridade**: Pode ocorrer quando há um dano que provoca uma defasagem de paridade nos dados recebidos. Quando um dado é recebido, o receptor calcula qual deveria ser o bit de paridade e compara com o bit de paridade real recebido; se forem diferentes, o bit de erro de paridade é setado no registrador UART\_SR ao mesmo tempo em que o RXRDY é setado. Esse bit é limpo quando o registrador UART\_CR é setado com bit de reset status.

**Erro de "framing" do receptor**: Esse erro ocorre quando um bit de stop referente a um determinado bit de start não é encontrado no final do dado, ou seja, quando esse bit de stop é invertido e lido como 0. Então , o bit de "framingerror" é setado no registrador UART\_SR ao mesmo tempo em que o RXRDY é setado. Esse bit é limpo quando o registrador UART\_CR é setado com bit de reset status.

# Questão 3.4: Periférico Tx Diagrama

O bit TXRDY está setado até que um novo dado começa a ser escrito, e é setado novamente no UART\_SR quando o dado que está sendo escrito começa a ser transferido do UART\_THR para o registrador interno.