

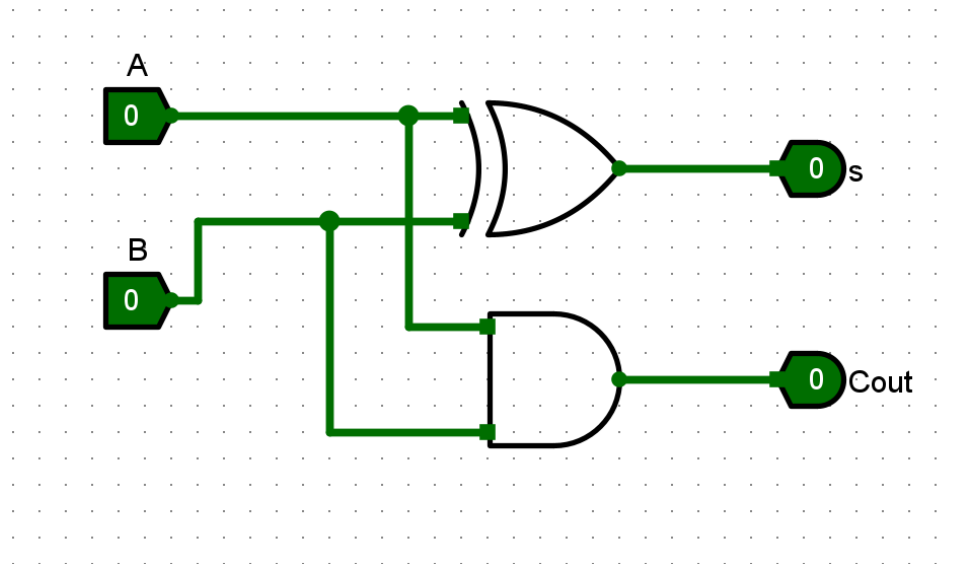
Nome: Gabriel Henrique Vieira de Oliveira

Data: 03/03/2023

Matéria: Exercício Prático 01, Prof. Romanelli – PUC MINAS MG

RESPOSTAS

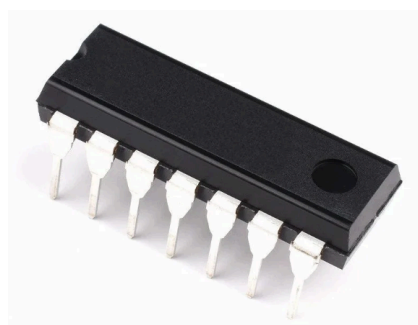
1. Monte um $\frac{1}{2}$ somador no logisim.

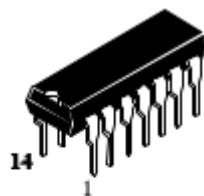


2. Verifique a tabela verdade.

A	B	s	Cout
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

3. Identifique através de um datasheet (use a web) os componentes que possuem as portas lógicas necessárias para a construção de um meio somador (portas XOR, AND e OR).





**N SUFFIX
PLASTIC**



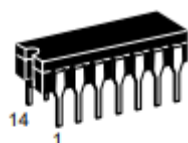
**D SUFFIX
SOIC**

ORDERING INFORMATION

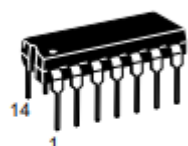
SL74LS86N Plastic

SL74LS86D SOIC

$T_A = 0^\circ$ to 70° C for all
packages



**J SUFFIX
CERAMIC
CASE 632-08**



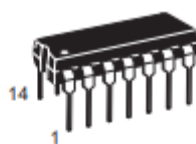
**N SUFFIX
PLASTIC
CASE 646-06**



**D SUFFIX
SOIC
CASE 751A-02**

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC



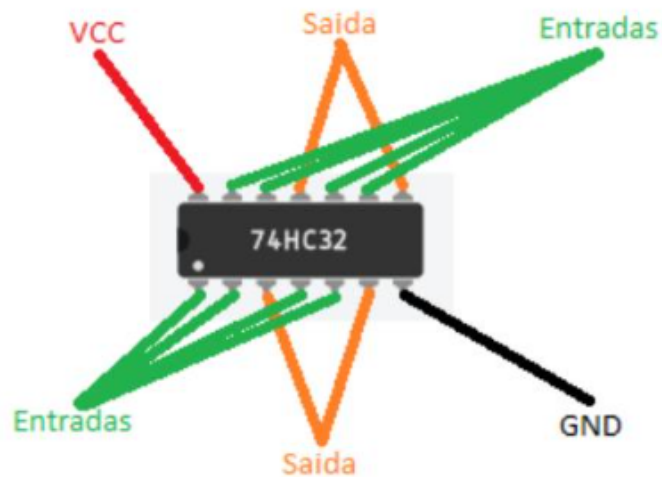
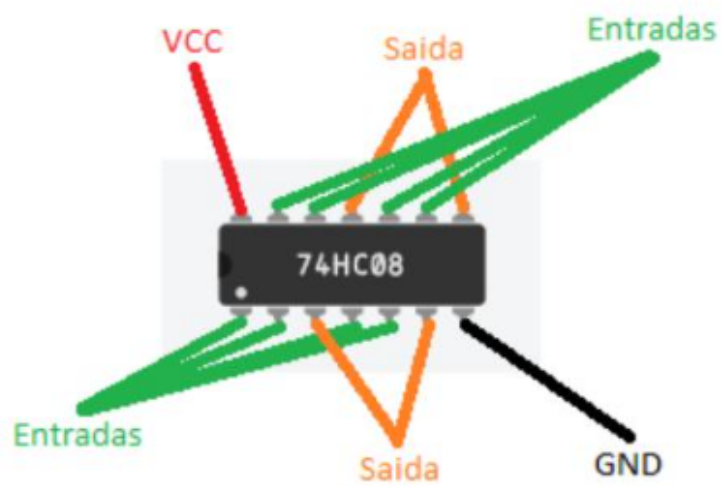
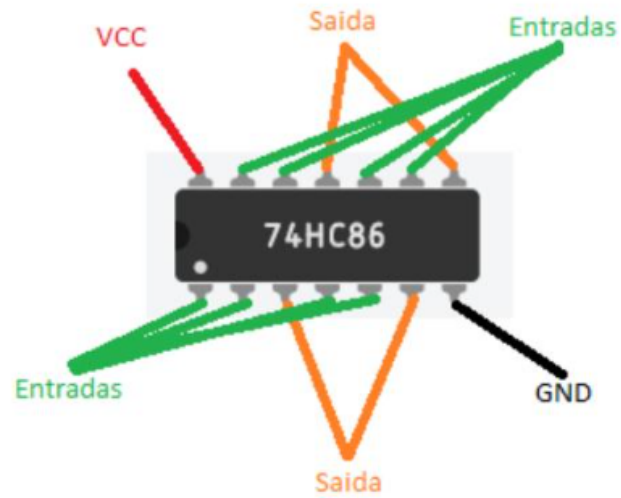
**PLASTIC
N SUFFIX
CASE 646**



**SOIC
D SUFFIX
CASE 751A**

4. Procure os pinos de alimentação (VCC e GND) e os pinos de entrada e saída de cada porta lógica.

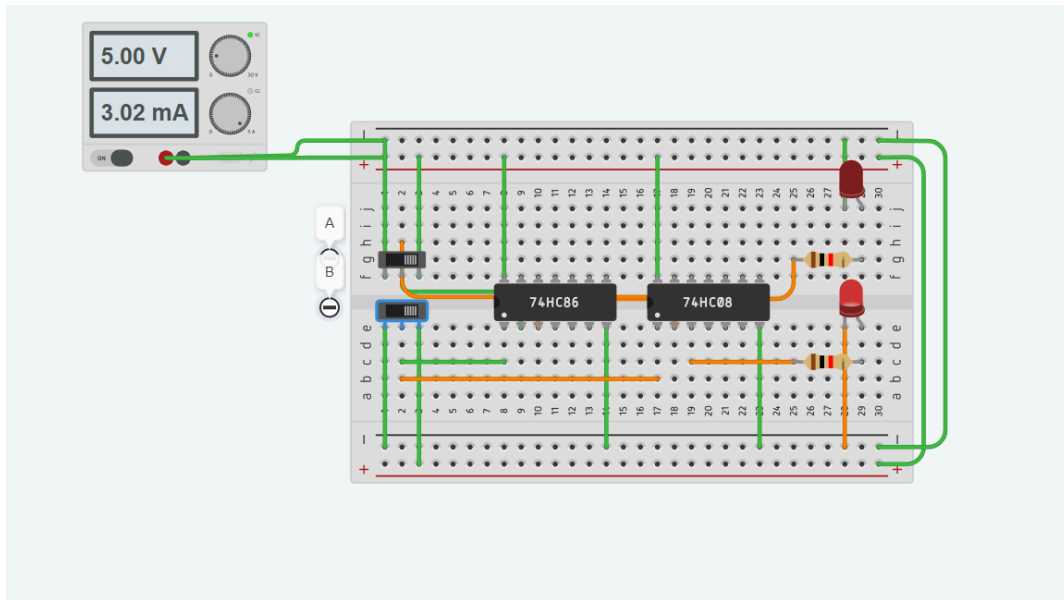
Componente XOL



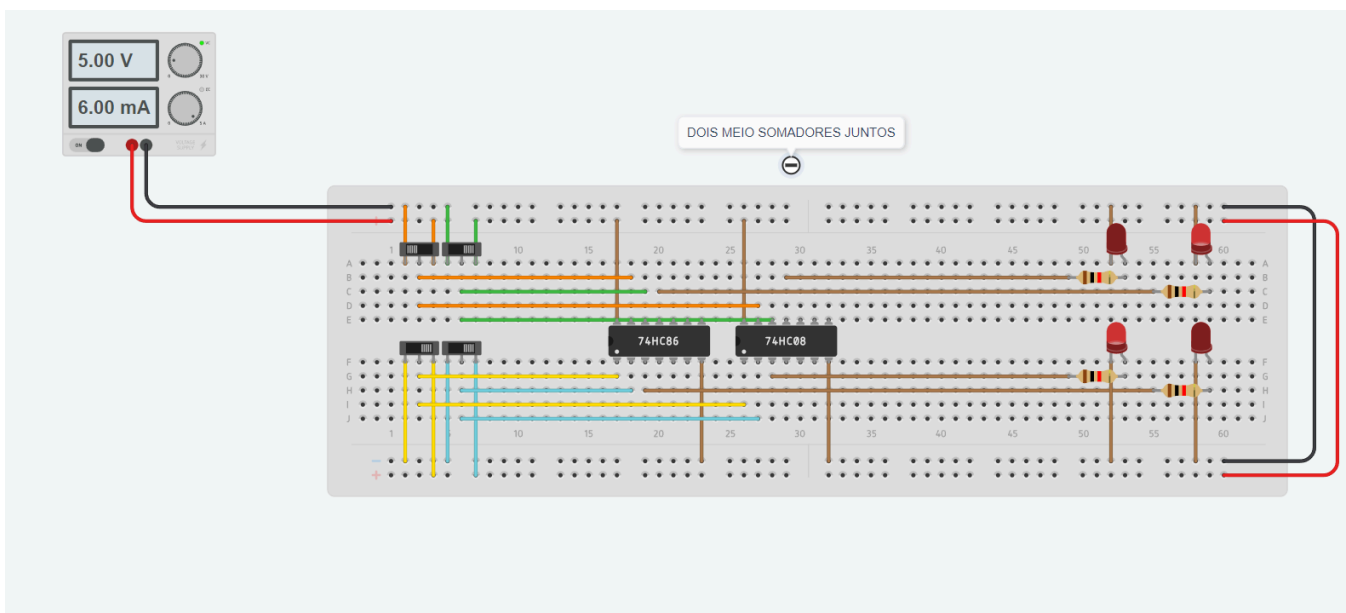
Pergunta 1: O que acontece se um dos terminais de entrada de uma porta lógica não estiver conectado em 0 ou 1 (eletricamente ele deverá estar flutuando, ou seja, não conectado a nenhum nível lógico)?

R: Se um dos terminais de entrada de uma porta lógica não estiver conectado a nenhum nível lógico, o comportamento da porta lógica se torna indefinido, ou seja, não vai funcionar e não vai existir um output (no logisim vai ficar vermelho e com um E de erro).

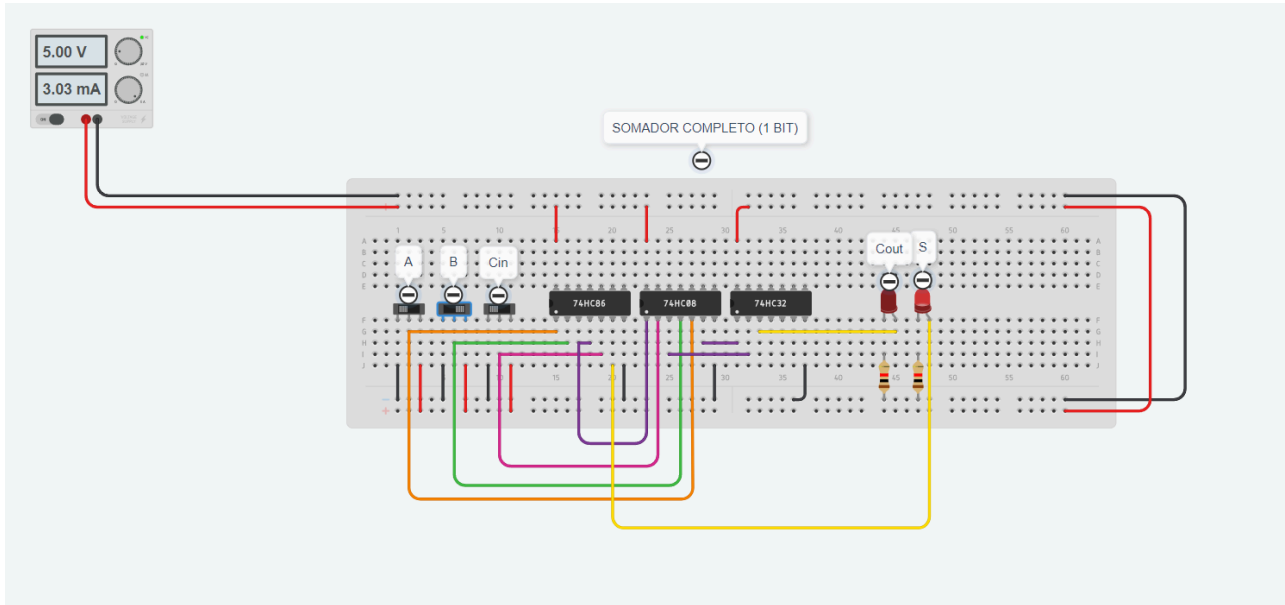
6. Monte agora o $\frac{1}{2}$ somador realizado no logisim, no Tinkercad.



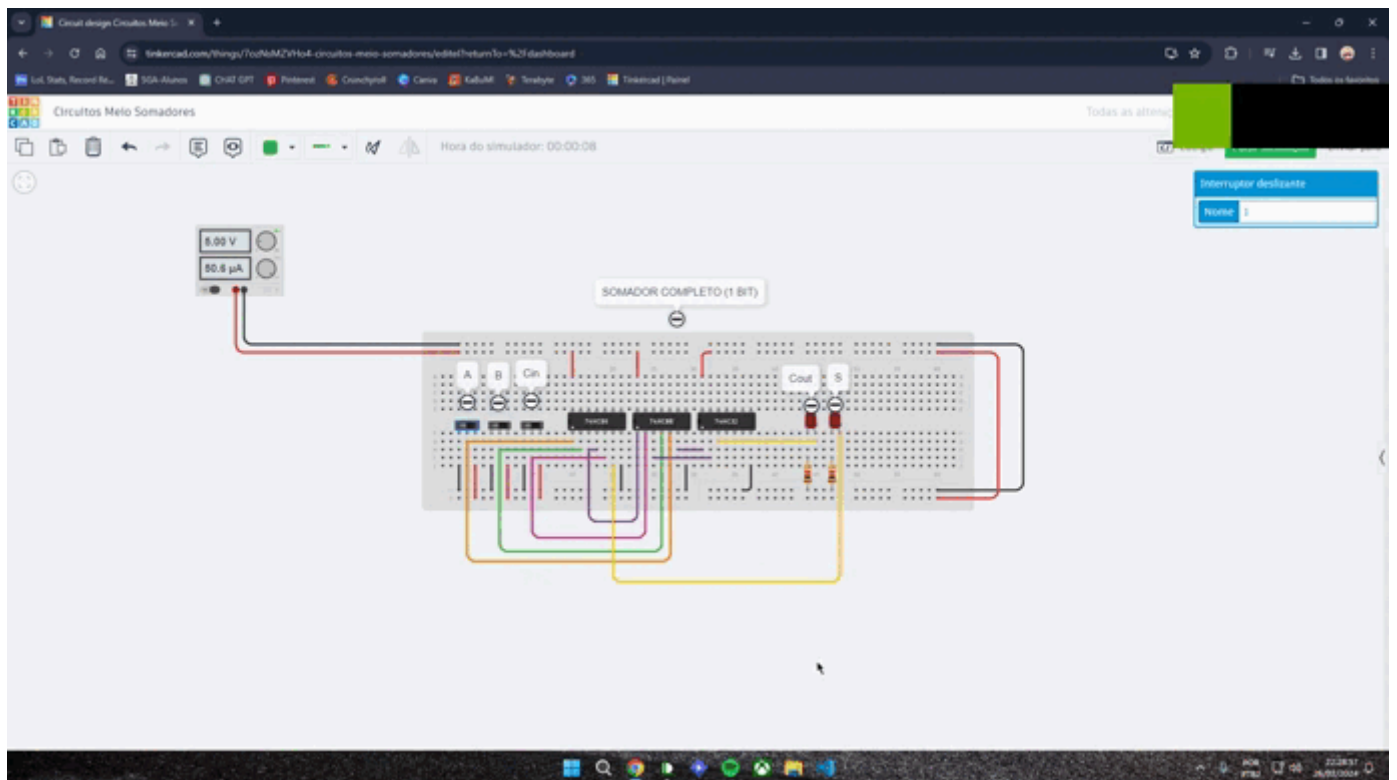
7. Usando outra porta do mesmo chip, monte outro $\frac{1}{2}$ somador e teste para verificar o funcionamento.



8. Una os 2 meio-somadores e construa um circuito somador completo de 1 bit.



GIF:

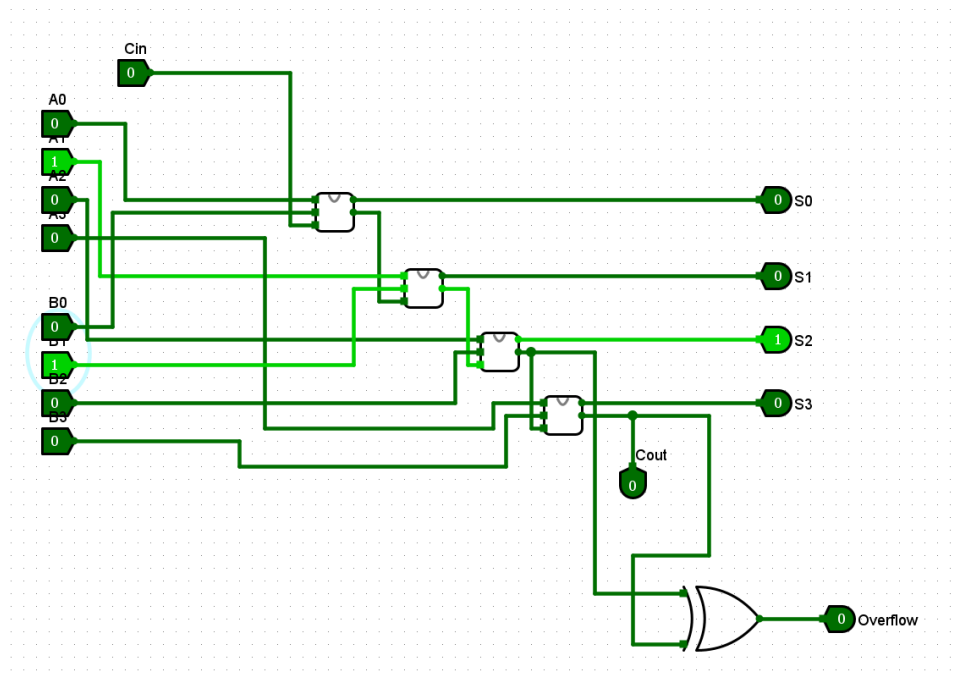


file:///C:/Users/Gabriel%20PC/Desktop/Video%20Somador%20Completo%201%20bit%20GIF.gif

9. Levantar a tabela verdade.

A	B	Cin	S	Cout
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

10. Explicar agora o funcionamento de um somador de 4 bits. Apresentar esse somador no logisim.



Acima, um somador de 4 bits completo feito no logisim, onde cada sub circuito corresponde a um $\frac{1}{2}$ somador completo de 1 bit.

Um somador de 4 bits é um circuito lógico projetado para somar dois números binários de 4 bits.

- **Entrada:** Dois números binários de 4 bits são fornecidos como entrada (A0, A1, A2 e A3; B0, B1, B2 e B3). Um bit adicional chamado "carry-in" (vai-um) pode ser incluído para considerar o bit de carry gerado pela adição dos bits menos significativos.
- **Somar Bits:** Cada par correspondente de bits (mesmo índice) dos números A e B é somado juntamente com o bit de carry-in (se presente). A soma é calculada usando portas lógicas XOR (ou exclusivo) para os bits individuais.
- **Geração de Carry:** Um novo bit de carry-out (vai-um) é gerado quando a soma de três bits (dois bits de entrada e o bit de carry-in) é igual a 2 ou 3. Isso é calculado usando portas lógicas AND (E) e OR (OU).

- **Saída:** A saída consiste na soma dos bits (resultados das operações XOR) e no novo bit de carry-out, formando o resultado de 4 bits. O bit de carry-out pode ser usado como carry-in em somadores subsequentes se a adição envolver mais de 4 bits.
-

Perguntas:

2) Qual o problema de tempo associado a esse tipo de somador (pense no carry), considere o atraso médio de cada porta lógica de 10 ns.

R: O problema de tempo associado a esse somador de 4 bits é o atraso de propagação do carry, que afeta o tempo total necessário para calcular a soma binária.

3) Qual o tempo necessário para a computação de uma soma e do vai um em um somador de 4 bits?

R: Se cada porta lógica tem um atraso médio de 10 ns, então o atraso total de propagação do carry através de um estágio de somador completo seria aproximadamente 30 ns (considerando duas portas XOR e uma porta AND). Multiplicando esse tempo de atraso pela quantidade de processos, obtemos um atraso de 90 ns (**30 + 20 = 50 + 20 = 70 + 20 = 90ns**).

4) O que seria necessário para um somador de 32 bits?

R: Para um somador de 32 bits, seria necessário 32 ULA de 1 bit conectadas.

5) Considerando esses tempos acima, calcule a frequência de operação de um somador de 32 bits.

$$30\text{ns} + 31 * 20\text{ns} \text{ (31 pois o 32 já está sendo contado como 30ns)} = \mathbf{650\text{ns}}$$

$$F = 1/t$$

$$F = 1/650\text{ns}$$

$$F = 1/650 \times 10^{-9}$$

$$F = 1/65 \times 10^{-8}$$

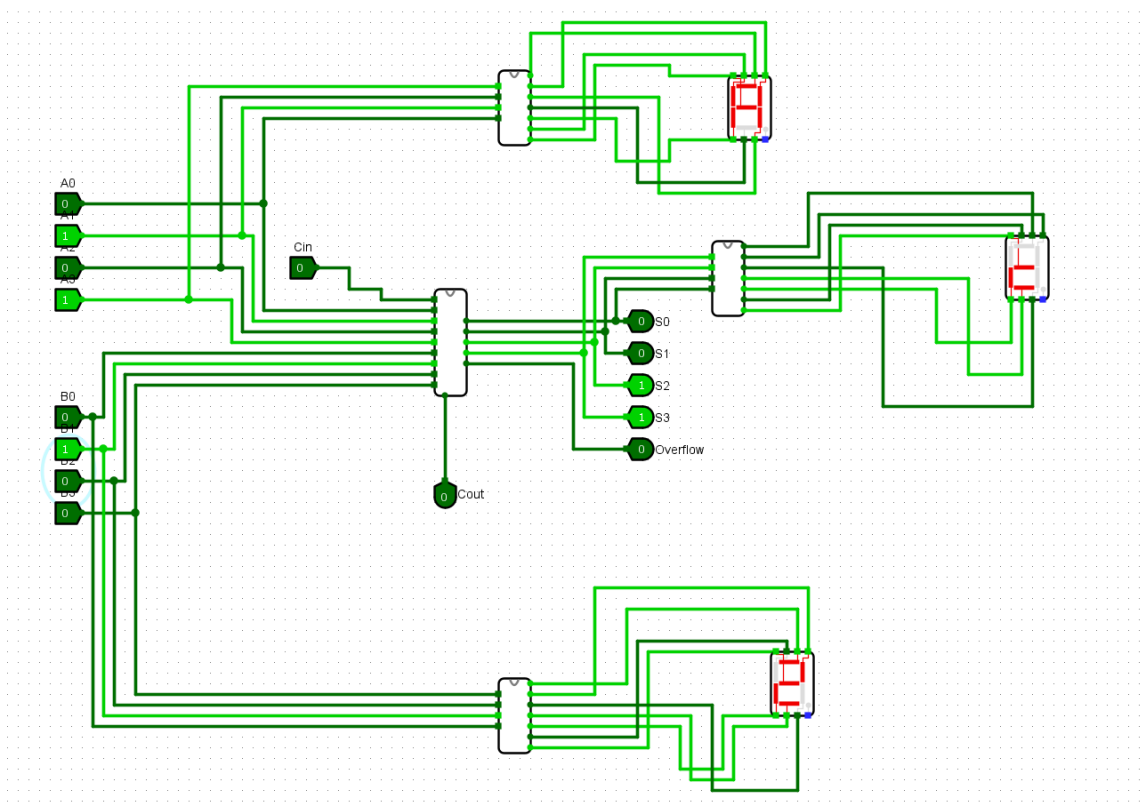
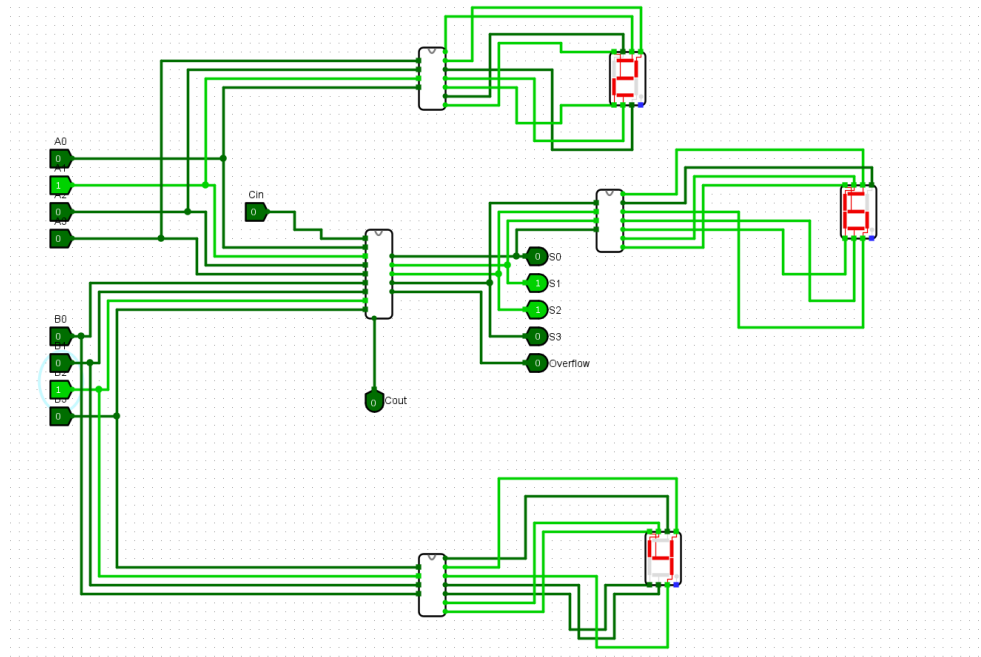
$$F = 0.0153 \times 10^{-8}$$

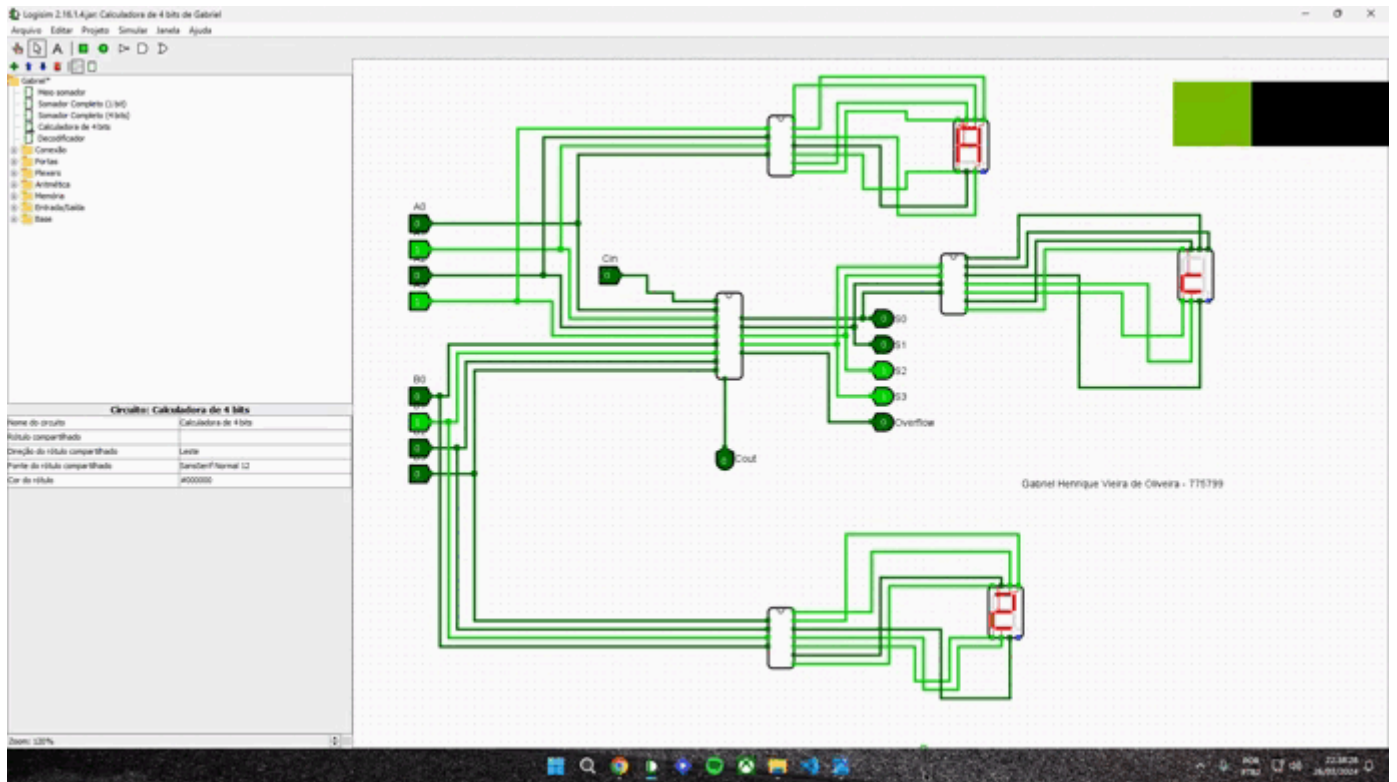
$$F = 1.53 \text{ MHz}$$

6) Você consegue propor alguma forma de tornar essa soma mais veloz?

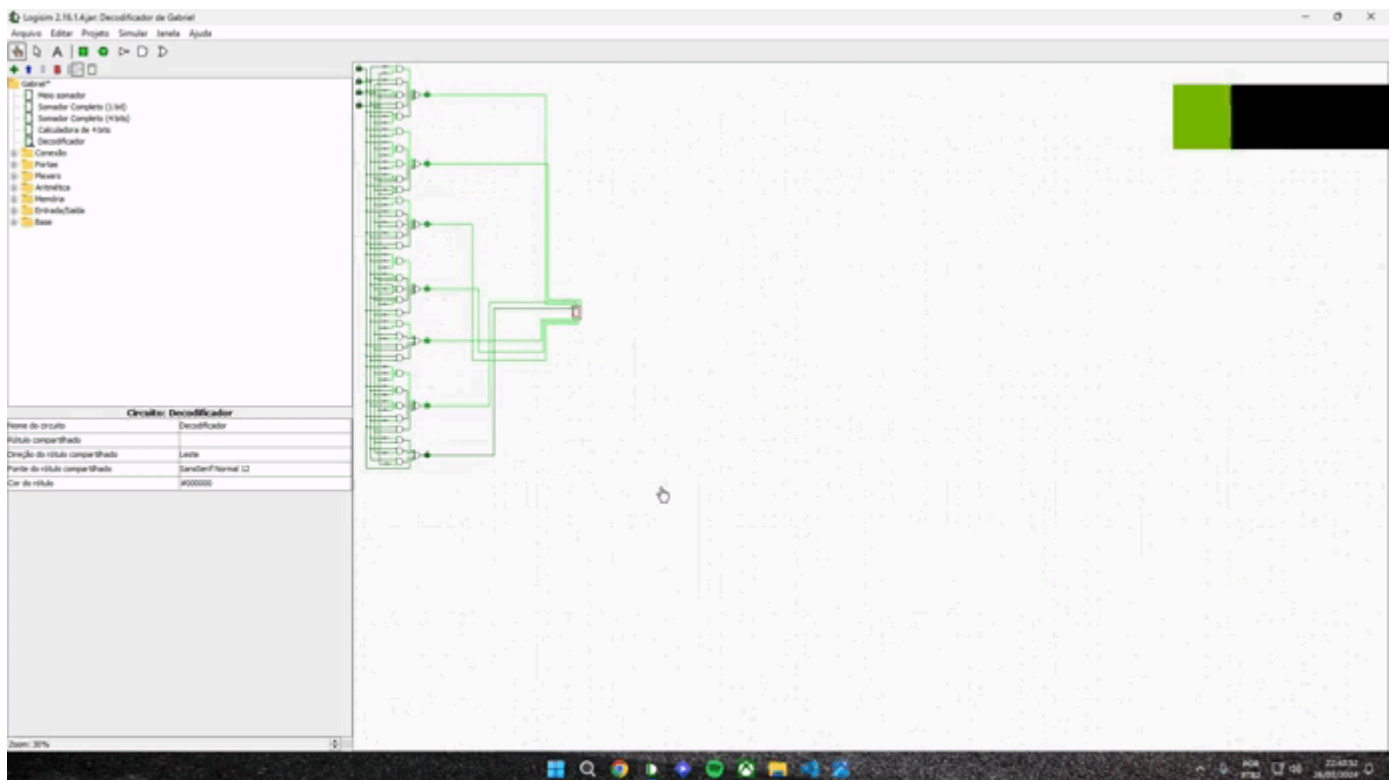
R: Há diversas outras formas em que o circuito somador pode ser realizado, entre elas uma que controla o tempo de atraso do circuito (reduz a quantidade de tempo necessária para determinar os bits de carry), chamado de **Carry Lookahead**.

Calculadora de 4 bits (logisim) - Overflow

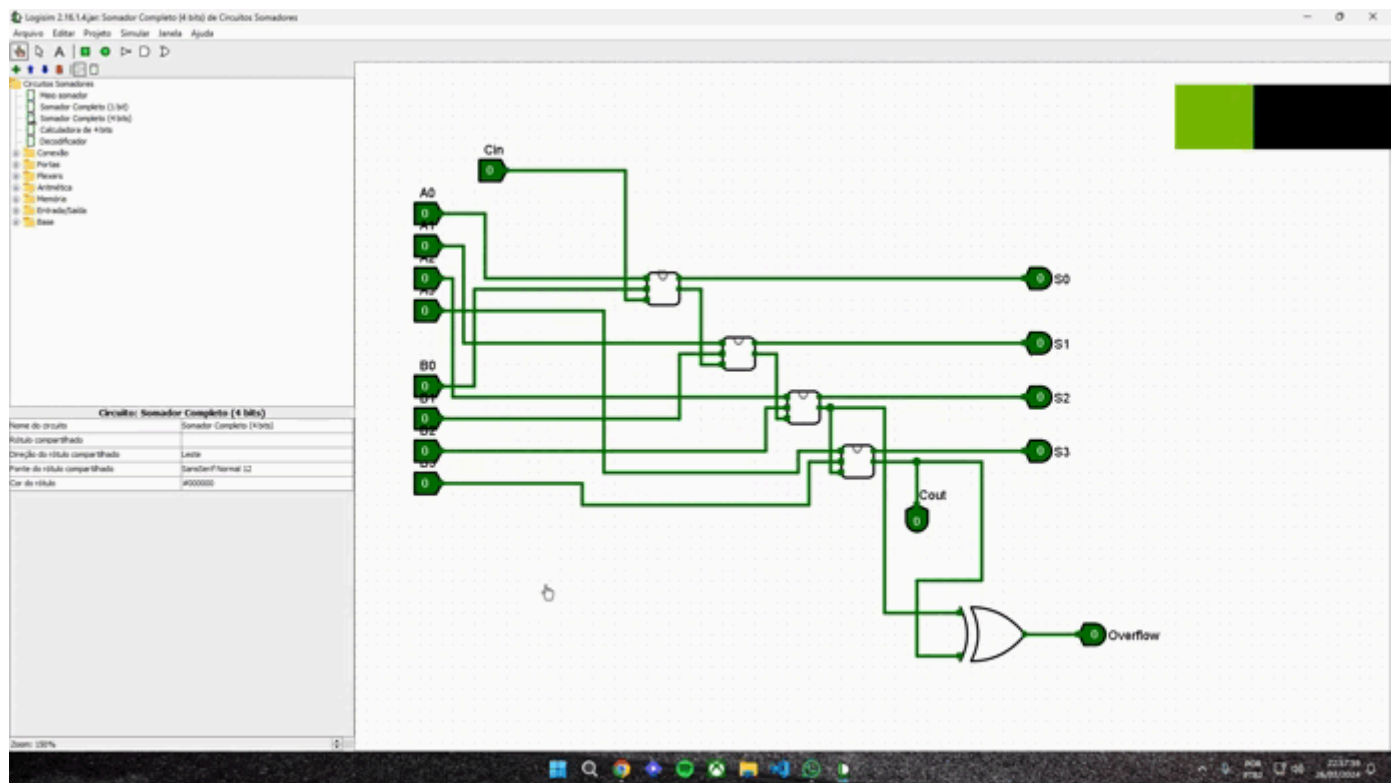




file:///C:/Users/Gabriel%20PC/Desktop/Calculadora%204%20bits%20GIF.gif



file:///C:/Users/Gabriel%20PC/Desktop/Decodificador%20GIF.gif



file:///C:/Users/Gabriel%20PC/Desktop/Subcircuitos%20meio%20somadores%20GIF.gif

Referências Bibliográficas:

<https://www.facom.ufu.br/~abdala/sd/mat/circuitosAritmeticos.pdf>

<https://embarcados.com.br/somador-carry-lookahead-de-4-bits/>

https://www.youtube.com/watch?v=Qk9ioHYWr_E

