

# Implementação de um processador

Nome: Gabriel Thiago Fernandes, José Flávio

## ULA

A unidade lógica e aritmética (ULA) implementada neste trabalho possui a seguinte interface:

### entradas:

- **in\_a**: registrador de 16 bits, representando um dos operandos.
- **in\_b**: registrador de 16 bits, representando um dos operandos.
- **op\_select**: registrador ou wire de 1 bit, responsável por decidir qual operação executar.

### operações:

- **adição**: soma in\_a e in\_b, quando o valor de op\_select for 1.
- **subtração**: soma in\_a com o módulo de sinal que muda o sinal de in\_b, quando o valor de op\_select for 1.
- **nand**: realiza a operação *nand* bit a bit entre in\_a e in\_b.

### saída:

- **out**: registrador de 16 bits que armazena o resultado da operação realizada.

## Extensor

Responsável por separar o imediato da instrução. Neste trabalho, a implementação possui a seguinte interface:

### entradas:

- **inn**: representa a instrução, que possui 16 bits.

### saída:

- **out**: armazena o conteúdo da instrução, dando destaque para o imediato.

## Multiplexador

Responsável por decidir qual entrada será enviada a qual registrador, através de sinais de seleção. Neste trabalho, a implementação possui a seguinte interface:

### entradas:

- **imediat, r0, r1, r2, r3, r4, r5, r6, r7, r**: registradores de 16 bits.
- **imediat\_select**: responsável por decidir se o *imediat* será o registrador selecionado; assume 1 quando deve ser selecionado, 0 caso contrário.
- **reg\_select**: sequência de 8 bits, que terá o valor 1 na posição referente à qual registrador deve ser selecionado; exemplo: 01000000 -> indica que o registrador *r1* deve ser selecionado; 00001000 -> indica que o registrador *r4* deve ser selecionado.
- **r\_select**: controla se o registrador *r* deve ser selecionado.

### saída:

- **out**: registrador que foi selecionado.

### Decisão Módulo de Subtração:

De modo a otimizar e diminuir a complexidade de módulos, criou-se um módulo simples de sinal que altera o sinal da entrada caso a variável de controle for 1, assim é possível usar o módulo de soma, para subtração.

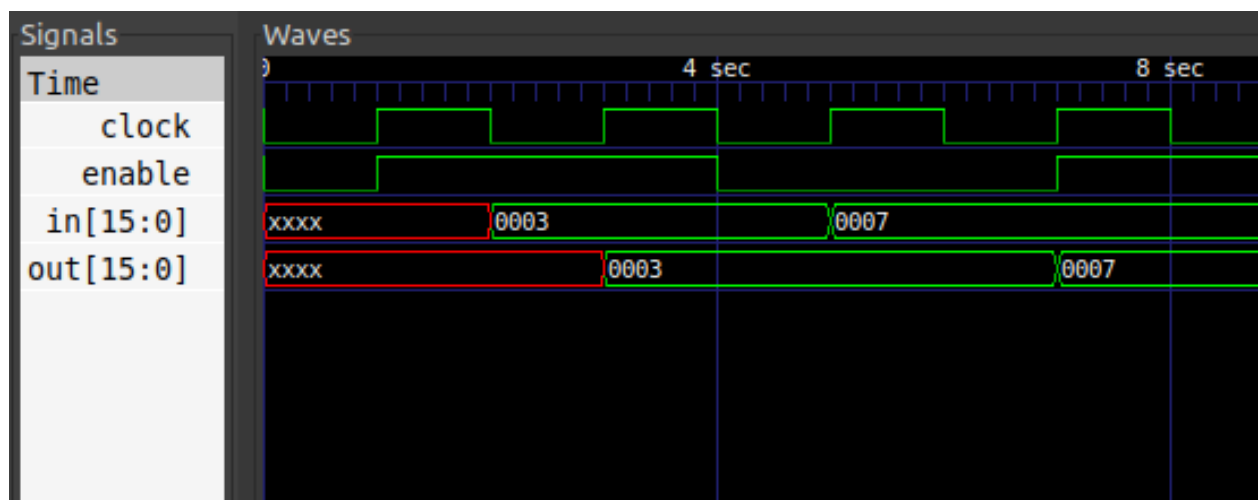
### Decisão Módulo de Decodificação:

Foi implementada a recomendação para a decodificação dos registradores, decodificando os 3 bits que representam o número do registrador, em uma sequência de 8 bits, em que cada posição representa se o registrador está ativo ou não.

## Testes

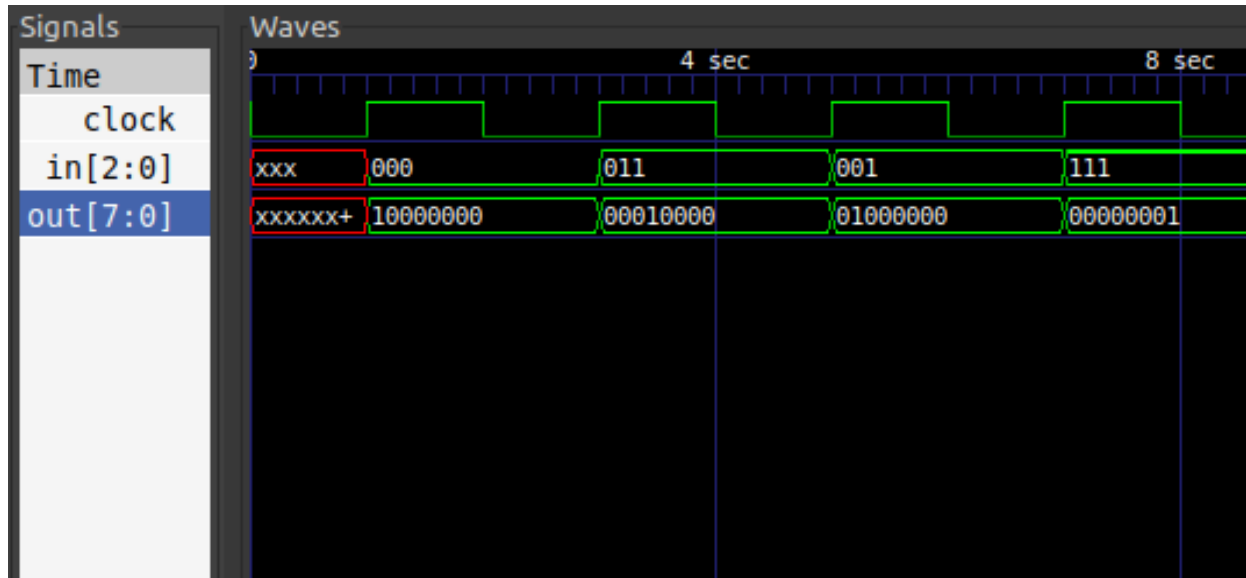
### Registrador

Verificar a escrita no registrador somente quando o sinal de enable estiver ativo



## Decodificador

Decodificação do número registrador ativo



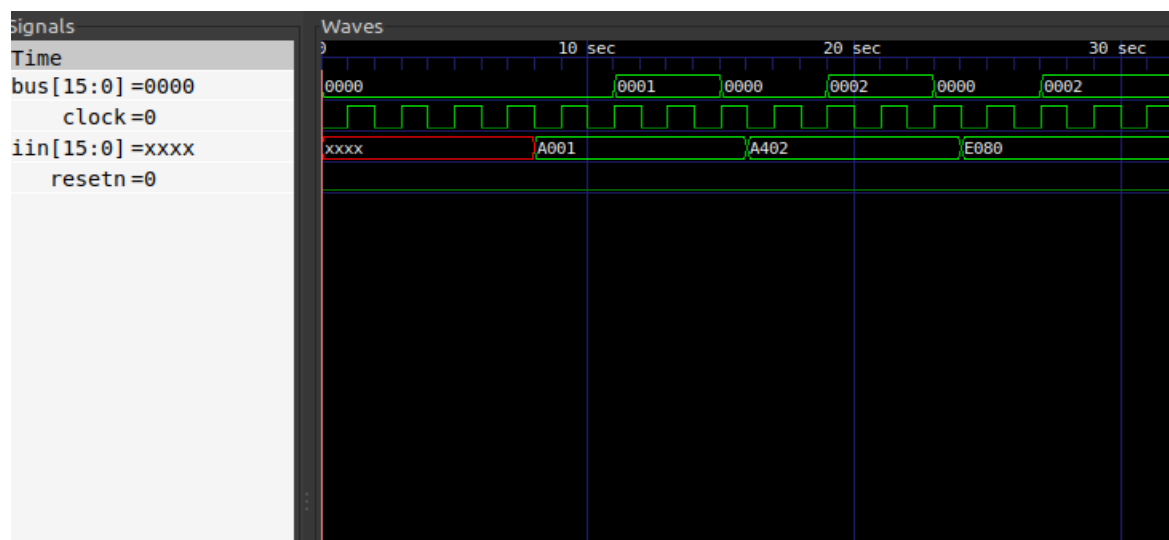
## Teste 1 - Processador

Registrador 0 é substituído com o valor do Registrador 1

Registrador0 = 1

Registrador1 = 2

Registrador0 = Registrador1



## Teste 2 - Processador

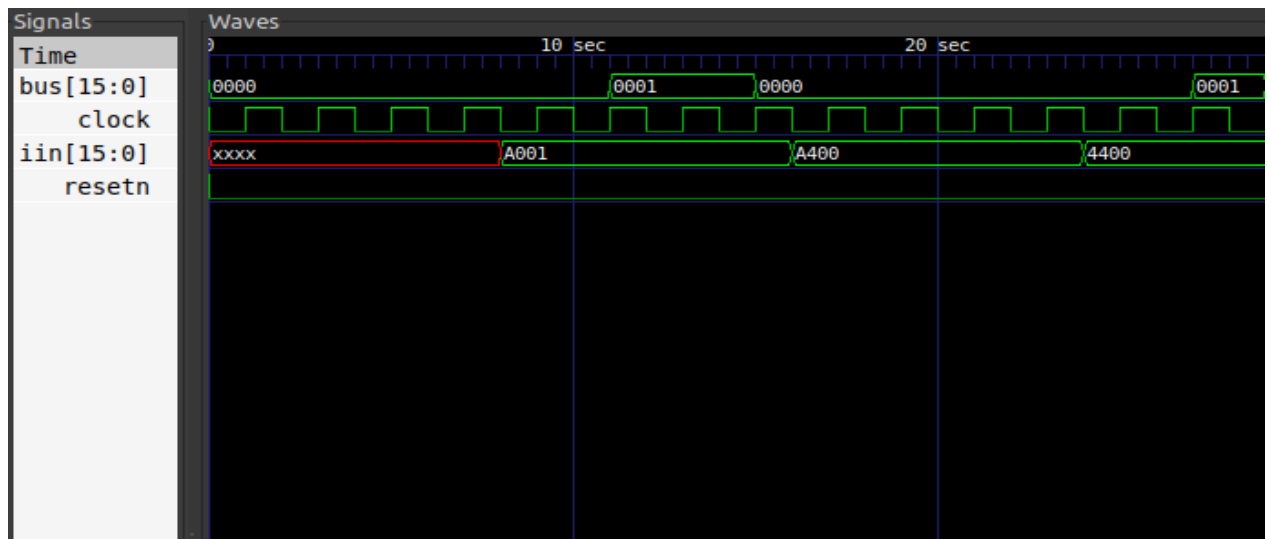
NAND Registrador 0 entre Registrador 1

Registrador0 = 1

Registrador1 = 0

Registrador1 NAND Registrador0

Saida Esperada: 1



## Teste 3 - Processador

Subtração Registrador 1 e Registrador 0

Registrador0 = 2

Registrador1 = 7

Registrador1 - Registrador0

Saida Esperada: 5

