Pontifícia Universidade Católica de Minas Gerais Instituto de Ciências Exatas e Informática – ICEI Arquitetura de Computadores I

ARQ1 - Recuperação 01

Tema: Sistemas de Numeração e circuitos combinatórios

Exercícios:

01.) Dada a tabela-verdade:

m	0	1	2	3	4	5	6	7	8	9	Α	В	С	D	Е	F
	1	1	0	0	0	1	1	0	1	1	0	0	1	0	1	0

Determinar e implementar os circuitos equivalentes em Verilog e no Logisim:

- a.) expressão canônica para SoP(a,b,c,d)
- b.) expressão canônica para PoS(A,B,C,D)
- c.) simplificação de mintermos por mapa de Veitch-Karnaugh
- d.) simplificação de MAXTERMOS por mapa de Veitch-Karnaugh
- 02.) Testar a função lógica descrita em Verilog e obter a tabela-verdade:

```
module f ( output s, input a, input b, input c );
wire w1, w2;
or OR__1 (s,a,w1);
not NOT_1 (w2,c);
and AND_1 (w1,w2,b);
endmodule // s = f (a,b,c)
```

03. Testar a função lógica descrita em Verilog e obter a expressão SoP equivalente:

```
module A0113 ( output s, input a, input b, input c); assign s = \sim ((\sim a | \sim b) \& \sim (a\&c)); endmodule
```

- 04. Implementar no Logisim as expressões abaixo e obter as tabelas verdade:
 - a.) nor (nor (nor (a,a),b), nor (nor(a,a),b)), c)
 - b.) nand (nand (nand(a,a), b),nand (a,nand(b,b)))
 - c.) mux (mux(b,c,a), mux(not(a),b,c), not(c))
- 05.) Dado o valor negativo, em complemento de 2, FACA (16)
 - a.) encontrar o positivo na base 2
 - b.) encontrar o equivalente na base 4
 - c.) encontrar o positivo na base 8