

# FACULTAD DE INGENIERÍA Y CIENCIAS AGROPECUARIAS INGENIERÍA EN SISTEMAS DE COMPUTACIÓN E INFORMÁTICA ACI280 ARQUITECTURA DEL COMPUTADOR Período 2016-1

# 1. Identificación (Sílabo maestro)

Número de sesiones: 48

Número total de horas de aprendizaje: 120 h (48 presenciales + 72 h de trabajo autónomo.)

Créditos – malla actual: 3 créditos

Profesor: Lety Satama

Correo electrónico del docente (Udlanet): l.satama@udlanet.ec

Director: Marco Galarza Castillo

Campus: Queri

Pre-requisito: Introducción a los sistemas Computacionales Co-requisito: no tiene

Paralelo: 1, 2,70 Tipo de asignatura:.

Optativa	
Obligatoria	X
Práctica	

Organización curricular: Seleccionar con una X el que corresponda en el siguiente recuadro.

Unidad 1: Formación Básica	X
Unidad 2: Formación Profesional	
Unidad 3: Titulación	

Campo de formación: Seleccionar con una  $\mathbf{X}$  el que corresponda en el recuadro que corresponde a su Facultad o Escuela.

Campo de formación					
Fundamentos	Praxis	Epistemología y	Integración de	Comunicación	
teóricos	profesiona metodología de la saberes, y lenguajes				
	l	investigación	contextos y		



		cultura	
X			

#### 2. Descripción del curso

Esta asignatura permite a los estudiantes conocer la estructura y funcionamiento del computador, la evolución de Arquitecturas tomando como base la propuesta de Von Neumann. Aprenderán cómo funcionan los elementos internos del computador y cómo se desarrolla la interacción entre ellos.

#### 3. Objetivo del curso

Analizar la estructura y funcionamiento de un computador, identificando sus partes y seleccionando la infraestructura óptima para cada tipo de requerimientos dentro de las TI, para que el estudiante pueda diseñar programas que se ejecuten con más eficiencia en máquinas reales y tenga noción de las filosofías de diseño empleadas en los microprocesadores actuales.

#### 4. Resultados de aprendizaje deseados al finalizar el curso

Pocult	tados de aprendizaje (RdA) RdA perfil de egreso de carrera		Nivel de desarrol
Resultatios de aprendizaje (RuA)		Nua perm de egreso de carrera	(carrera)
1.	Identifica la arquitectura del	1. Gestiona tecnologías de	Inicial (X)
	computador, sus elementos e	computadoras, arquitecturas de	Medio ( )
	interacción entre ellos.	software y tecnologías de redes de	Final ( )
2.	Identifica los procesos que	información	
	ejecuta el CPU para realizar		
	operaciones aritméticas y		
	lógicas con bits.		

### 5. Sistema de evaluación

Durante el semestre se realizarán varias actividades como investigaciones, ejercicios, prácticas de laboratorio, cuestionarios y exposiciones; cuyos puntajes se considerarán para cada uno de los progresos. La evaluación final incluirá un examen acumulativo sobre lo revisado en todo el semestre y un trabajo grupal en el que se demostrará el nivel de (Junio 2015)



cumplimiento de los resultados de aprendizaje de la asignatura a través de la elaboración de un video tutorial.

De acuerdo al Modelo Educativo de la UDLA la evaluación busca evidenciar el logro de los resultados de aprendizaje (RdA) enunciados en cada carrera y asignatura, a través de mecanismos de evaluación (MdE). Por lo tanto la evaluación debe ser continua, formativa y sumativa. La UDLA estipula la siguiente distribución porcentual para los reportes de evaluaciones previstas en cada semestre de acuerdo al calendario académico:

#### Reporte de progreso 1

35%

- Informe de la investigación evolución del computador: 5%
- Resolución de ejercicios: 5%
- Foros por cada unidad: 5%
- Informe de práctica de laboratorio 1,2: 5%
- Exposición Partes del Computador: 5%
- Cuestionario teórico Procesos del Computador, Mapa conceptual de la estructura de Von Newmann y Harvard, Conclusiones Arquitecturas del computador: Hardware y software: 5%
- Trabajo de investigación Estructura interna del CPU: 5%

#### Reporte de progreso 2

35%

- Informe de la investigación: Memorias, Memorias RAM y ROM: 5%
- Informe de la investigación Buses, jerarquías, avances, Tarjeta madre:5%
- Foros por cada unidad: 5%
- Cuestionario teórico: 10%
- Informe de la investigación: Resolución de ejercicios: : Memorias del Computador, Evaluación del rendimiento de un computador: 5%
- Informe de práctica de laboratorio 3,4: 5%

#### **Evaluación final**

30%

Tarea Final ALU 16 bits (Rúbrica): 30%
 Cuestionario acumulativo final: 70%

Asistencia: A pesar de que la asistencia no tiene una nota cuantitativa, es obligatorio tomar asistencia en cada sesión de clase. Además, tendrá incidencia en el examen de recuperación.

Al finalizar el curso habrá un examen de recuperación para los estudiantes que, habiendo cumplido con más del 80% de asistencia presencial a clases, deseen reemplazar la nota de un examen anterior (ningún otro tipo de evaluación). Este examen debe integrar todos los (Junio 2015)



conocimientos estudiados durante el periodo académico, por lo que será de alta exigencia y el estudiante necesitará prepararse con rigurosidad. La nota de este examen reemplazará a la del examen que sustituye. Recordar que para rendir el EXAMEN DE RECUPERACIÓN, es requisito que el estudiante haya asistido por lo menos al 80% del total de las sesiones programadas de la materia. No se podrá sustituir la nota de un examen previo en el que el estudiante haya sido sancionado por una falta grave, como copia o deshonestidad académica.

#### 6. Metodología del curso y de mecanismos de evaluación.

Durante el semestre se realizarán varias actividades como investigaciones, ejercicios, prácticas de laboratorio, cuestionarios, foros y exposiciones; cuyos puntajes se considerarán para cada uno de los progresos.

En esta asignatura se llevarán a cabo diferentes metodologías tanto para la revisión de la parte teórica como de la parte práctica. Se llevarán a cabo trabajos individuales y colaborativos. Se utilizará el aula virtual de AC280 disponible en la dirección apoyo virtual.udla.edu.ec todo el material de clase, tareas, trabajos, y demás recursos para la clase estarán almacenados en el aula virtual.

La evaluación final incluirá un examen acumulativo sobre lo revisado en todo el semestre (70%) y un trabajo grupal (30%) en el que se demostrará el nivel de cumplimiento de los resultados de aprendizaje de la asignatura a través de la elaboración de un video tutorial.

Esta metodología utilizada durante el curso y conforme al modelo educativo de la UDLA, está centrada principalmente en el estudiante (aprendizaje), con enfoque constructivista a través de la participación constante, el trabajo cooperativo y la permanente vinculación entre la teoría y la práctica. Las estrategias metodológicas se relacionan con la evaluación continua y formativa para que el estudiante logre el nivel de resultado de aprendizaje deseado.

En el primer bloque del aula virtual se encuentran todos los recursos básicos para el desarrollo de las actividades, tareas y proyectos durante el semestre.

Las metodologías y mecanismos de evaluación están explicadas a con los siguientes escenarios de aprendizaje:



#### 6.1. Escenario de aprendizaje presencial.

En el escenario de aprendizaje presencial se da énfasis a la enseñanza enfocada en el alumno mediante el uso de diferentes estrategias:

#### Instrucción directa:

En el escenario de aprendizaje presencial, se utilizará la instrucción directa para trasmitir a los estudiantes información de forma organizada y sistemática sobre los principales conceptos de cada unidad temática.

Trabajo colaborativo en la realización de laboratorios del computador asistidos por el docente

Asignación de roles para la elaboración de los informes de laboratorios realizados, Resolución de ejercicios en clase, simulaciones.

#### Aprendizaje inductivo

Este aprendizaje permite que el estudiante describa las particularidades en lugar de éstas tengan que serle explicadas, así se produce un despertar hacia los detalles, patrones, leyes y mejora el proceso mental para asegurar un aprendizaje más profundo y memoria a largo plazo.

Consultas sobre un tema a tratar para elaborar y analizar conceptos en clases.

#### Método socrático

Con el uso de las preguntas abiertas se invita a la reflexión profunda que engancha, se realiza validación de los argumentos antes de expresarlos.

• Exposiciones con temas específicos para desarrollar en clases utilizando preguntas abiertas

## 6.2. Escenario de aprendizaje virtual.

Puede ser en tiempo real y con docencia asistida, o parte del trabajo y aprendizaje autónomo)

- Realización de foros de cada capítulo analizado, lecturas, trabajos en grupo, ensayos, presentaciones.
- Foros virtuales: El estudiante debe ingresar mínimo 3 veces, una para presentar su idea, luego para contribuir o refutar la de otro, y finalmente, para concluir. Las participaciones serán evaluadas de acuerdo a la rúbrica respectiva



# 6.3. Escenario de aprendizaje autónomo.

Lectura, análisis de material bibliográfico, búsqueda de información, generación de datos, elaboración de trabajos, mapas conceptuales, ensayos, proyectos, exposiciones, entre otros" (CES, 2013, p.10)

- Elaboración de Exposiciones
- Elaboración de Mapas conceptuales
- Trabajo de fin de asignatura (ALU 16 bits)

# 7. Temas y subtemas del curso

RdA - Asignatura	Temas	Sub Temas
1. Identifica la arquitectura	1. Arquitectura de	1.1 Introducción a la arquitectura del
del computador, sus	computadores	computador
elementos e interacción		1.2 Arquitectura y Organización de
entre ellos.		computadoras
		1.3 Arquitectura de Von Newmann.
		1.4 Arquitectura de Harvard
		1.5 Arquitecturas avanzadas
2. Identifica los procesos	2. El CPU	2.1 Representación de datos en el
que ejecuta el CPU para		computador.
realizar operaciones		2.2 El interior del CPU: ALU, CU,
aritméticas y lógicas con		registros.
bits.		2.3 Operaciones lógicas
		2.4 Operaciones aritméticas
		2.3 Estructura interna de un CHIP de
		memoria
		2.4 El sistema de procesamiento de
		datos.
2. Identifica los procesos	3. Memorias	3.1 Características de las memorias del
que ejecuta el CPU para		computador, Jerarquía de memoria
realizar operaciones		3.2 Memoria Principal: tipos RAM, ROM
aritméticas y lógicas con		3.3 Memoria CACHE : Tipos
bits.		3.4 Mapa de memoria





4. Buses	4.1 Estructura de interconexión,
	Estructura del Bus y funciones
	4.2 Generaciones de buses
	4.3 Jerarquías de buses
	4.4 Avances en la tecnología de buses
5. Mainboard	5.1 Estructura de la tarjeta madre, El
	generador de funciones
	5.2 Controlador de interrupciones y
	controlador de E/S programable
	5.3 Evaluación del Rendimiento del
	Computador

# 8. Planificación secuencial del curso (Docente)

	Semana 1 – 3 (9 sesiones )					
#	Tema	Sub tema	Actividad/	Tarea/	MdE/Product	
Rd			metodología/cla	trabajo	o/	
A			se	autónomo	fecha de	
					entrega	
1	Arquitectura	1.1.	(1) Dinámica de	Lectura del	Informe de la	
	de	Introducción a	integración:	libro	investigación.	
	computadore	la arquitectura	conceptos	Arquitectu	(Rúbrica)	
	s	del	informáticos.	ra de		
		computador	Investigación	Computado	23/09/2015	
			guiada.	ras		
				(Quiroga,		
			presencial	2010, pp. 1		
				a 16)-		
				Análisis		
		1.2	(1) Taller grupal		Cuadro	
		Arquitectura y	sobre la	Desarrollo	resumen de	
		Organización	evolución de la	de cuadro	evolución del	
		de	computadora	resumen	computador	
				de	Fecha entrega:	

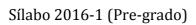




pág. 8

computadoras	presencial	evolución	25/09/2015
		del	
		computado	
		r	
			Мара
1.3	(1) Análisis de la		conceptual de
Arquitectura	Arquitectura de	Desarrollo	la estructura
de Von	Von Newmann.	de Mapa	de Von
Newmann.		conceptual	Newmann y
	presencial	de la	Harvard
1.4		estructura	Conclusiones
Arquitectura		de Von	Arquitecturas
de Harvard		Newmann	del
		Y Harvard	computador:
			Hardware y
		Desarrollo	software
	(1) Análisis de la	Cuadro	Cuadro
	Arquitectura de	comparativ	comparativo
	Harvard	o de las	(Rúbrica)
		arquitectur	
		as:	Fecha entrega:
		Hardware	30/09/2015
		y software.	
		Quiroga.	
		(2010).	
1.5	(1) Práctica de	Arquitectu	Informe de
Arquitecturas	laboratorio1:	ra de	práctica de
avanzadas	Componentes del	computado	laboratorio1:
avanzadas	Computador	res.	Componentes
	Computation	Alfaomega	del
	presencial		Computador
	presencial	Desarrollo	(Rúbrica)
		informe de	
		laboratorio	Fecha

(Junio 2015)







r. Castro, entrega:M. (2013) 12/10/2015

	T			1	
				1:	entrega:
				Componen	2/10/2015
				tes del	
				Computado	
				r	
			(2) Foro:		
			Arquitecturas		
			Avanzadas de		
			Computadoras		
			Virtual		
					4/10/2015
	   Semana 4 – 8 <b>(1</b>	5 sesiones )	1		
	•	•			
#	Tema	Sub tema	Actividad/	Tarea/	MdE/Product
	Tema	Sub tema	Actividad/ metodología/clas	Tarea/ trabajo	MdE/Product
Rd	Tema	Sub tema	metodología/clas	trabajo	0/
	Tema	Sub tema			o/ fecha de
Rd A			metodología/clas e	trabajo autónomo	0/
Rd	Tema  2. El CPU	2.1	metodología/clas e (2) Lectura del	trabajo autónomo Desarrollo	o/ fecha de
Rd A		2.1 Representación	metodología/clas e  (2) Lectura del libro Arquitectura	trabajo autónomo Desarrollo de	o/ fecha de
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras	trabajo autónomo  Desarrollo de organizado	o/ fecha de
Rd A		2.1 Representación	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010,	trabajo autónomo Desarrollo de	o/ fecha de
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010, pp. 73 a 112)	trabajo autónomo  Desarrollo de organizado	o/ fecha de
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010,	trabajo autónomo  Desarrollo de organizado	o/ fecha de
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010, pp. 73 a 112) Virtual	trabajo autónomo  Desarrollo de organizado r gráfico.	o/ fecha de entrega
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010, pp. 73 a 112) Virtual  (1) Resolución de	trabajo autónomo  Desarrollo de organizado r gráfico.  Ejercicios	o/ fecha de entrega  Ejercicios de
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010, pp. 73 a 112) Virtual  (1) Resolución de ejercicios de	trabajo autónomo  Desarrollo de organizado r gráfico.  Ejercicios de	o/ fecha de entrega  Ejercicios de Representació
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010, pp. 73 a 112) Virtual  (1) Resolución de ejercicios de Representación de	trabajo autónomo  Desarrollo de organizado r gráfico.  Ejercicios de Representa	o/ fecha de entrega  Ejercicios de Representació n de datos en
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010, pp. 73 a 112) Virtual  (1) Resolución de ejercicios de Representación de datos en el	trabajo autónomo  Desarrollo de organizado r gráfico.  Ejercicios de Representa ción de	o/ fecha de entrega  Ejercicios de Representació n de datos en el computador
Rd A		2.1 Representación de datos en el	metodología/clas e  (2) Lectura del libro Arquitectura de Computadoras (Quiroga, 2010, pp. 73 a 112) Virtual  (1) Resolución de ejercicios de Representación de	trabajo autónomo  Desarrollo de organizado r gráfico.  Ejercicios de Representa	o/ fecha de entrega  Ejercicios de Representació n de datos en





2.2 El interior	(1) Desarrollo de	Estructura	
del CPU: ALU,	presentación	y	
CU, registros.	sobre el tema:	tecnología	
	ALU, Unidad de	de	Exposición:
	Control, registros	computado	Partes del
2.3	Presencial	res	Computador.
Operaciones		(Gestión y	(Rúbrica)
lógicas		Sistemas).	Cuestionario
2.4		España:	teórico:
Operaciones		UNED.	Procesos del
aritméticas			Computador.
		Desarrollo	
		de	Fecha entrega:
		Investigaci	23/10/2015
		ón: Alu ,	
	(1) Organizador	Unidad de	
	gráfico sobre la	Control,	Respuestas
2.3 Estructura	estructura del	Registros	Trabajo escrito
interna de un	CHIP	Cuestionari	con resultado
CHIP de		o de	de la
memoria		repaso.	investigación
			Ejercicios
			resueltos
		Resolución	Estructura
	(1) Exposición de	de	interna del
2.4 El sistema	la estructura del	ejercicios:	CPU Fecha
de	PC	CPU	entrega:
procesamiento	Ejercicios de		27/04/2015
de datos.	repaso		
	Presencial	Lectura de	
		El gran	
		libro del PC	
		interno	
		(Durán,	
		2008, pp.	





	477 a 484)	
	Resumen	
(1) Laboratorio 2:	de los	Informe de
El CPU.		laboratorio2:
Simulaciones de	de	El CPU
partes de la	Hardware:	(Rúbrica)
computadora:	ALU,	Fecha entrega
ALU	Unidad de	30/10/2015
	Control,	
Presencial	Registros	
	Castro, M.	
	(2013)	
	Estructura	
	y	
	tecnología	
	de	
	computado	
	res	
	(Gestión y	
	Sistemas).	
	España:	
	UNED.	
	Desarrollo	
	de informe	
	de	
	Laboratori	
	o 2: El CPU	
		13/11/2015
(2) Foro:		
Elementos del		

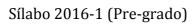




			Computador		
			Virtual		
	   Semana 9 – 11 <b>(</b>	() casionas )	VII tudi		
#	Tema	Sub tema	Actividad/	Tarea/	MdE/Product
	Tema	Sub tema	•	-	•
Rd			metodología/clas	trabajo	0/
A			е	autónomo	fecha de
					entrega
3	3. Memorias	3.1	(1) Lectura del	Elaboración	Cuadro de
		Características	libro Arquitectura	de cuadro de	resumen:
		de las	de Computadoras	resumen:	Memorias
		memorias del	(Quiroga, 2010,	Memorias	(Rúbrica)
		computador,	pp 208 a 238)	RAM y ROM	Fecha
				- tipos	entrega:
					20/11/2015
				Quiroga,	
			(1) Desarrollo de	(2010).	Organizador
		Jerarquía de	Jerarquía de la	Pp.233	gráfico:
		memoria	Memoria:	Arquitectura	Jerarquía de
			organizador	de	la Memoria
			gráfico	Computador	Cuadro
				es,	resumen:
				Alfaomega.	memorias
					RAM y ROM
		3.2 Memoria	(1) Análisis:		
		Principal: tipos	Memorias RAM y	Desarrollo	
		RAM, ROM	ROM	de	
				Organizador	
				gráfico:	
				Jerarquía de	
				la Memoria	
					Memorias del
		22 Mamari-	(1) Doggningián de	Quiroga,	
		3.3 Memoria	(1) Descripción de	(2010).	Computador
		CACHE : Tipos	las características	Pp.255	(Rúbrica)
			de las memorias	Arquitectura	
			Cachè RAM	de	
				Computador	Fecha



						es,	entrega:
	3.4 N	Iapa de	(1)	Expl	icación	Alfaomega.	27 <b>/11/2015</b>
	memo	ria	Мара	a de m	emoria		
			– Eje	rcicios			
						Desarrollo	
						de cuadro	Informe de la
			(1)	Labora	torio3:	resumen:	práctica de
			Desa	rrollo	de	memorias	laboratorio 3
			simu	lacione	es.	RAM y ROM.	
				encial		141111	
			11030	ciiciai			
						Participació	Fecha
			(2)	Foro	sobre	n en	entrega:
				orias	del	ejercicios	4/12/2015
				outado		simulacione	1, 12, 1010
			Comp	Juluuo		s: Memorias	
			Virtu	al		RAM	
			VII tu	aı		KAM	
						Resolución	
						de Ejercicios	
						en clase -	
						tarea	
						Quiroga,	
						(2010).	
						Pp.255	
						Arquitectura	
						de	
						Computador	
						es,	
						Alfaomega.	
						Elaboración	
						de Informe	







				de la práctica Conclusión Participació	
				n en foro	
				sobre	
				memorias	
	   Semana 12-13	(6 sesiones )			
#	Tema	Sub tema	Actividad/	Tarea/	MdE/Produc
Rd			metodología/cla	trabajo	to/
A			se	autónomo	fecha de
					entrega
3	4. Buses	4.1 Estructura de	(2) Lectura del	Desarrollo	Cuestionario
		interconexión,	libro Arquitectura	de	teórico:
		Estructura del	de Computadoras	Organizador	Buses
		Bus y funciones	(Quiroga, 2010,	gráfico:	Organizador
			pp.	Estructura	gráfico:
				del Bus	Estructura
			. 300 a 315)		del Bus-
			Virtual		funciones
					Fecha
					entrega:
		4.2 Generaciones			11/12/2015
		de buses		Participació	
			(2) Desarrollo de	n en Foro	
			organizador	Generacione	Conclusiones
			gráfico:	s de buses	Generaciones
			Generaciones de		de buses
		4.3 Jerarquías de	buses - Foro		
		buses		Desarrollo	
				de	
			(1) Análisis de	Organizador	Organizador
			Jerarquía de los	gráfico de	gráfico de
			buses	jerarquía de	jerarquía de





				buses del	buses del
				computador	computador
		4.4 Avances en la		Castro, M.	(Rúbrica)
		tecnología de		(2013)	
		buses		Estructura y	
			(2) Debate de	tecnología	Documento
			avances en la	de	de Avances
			tecnología de	computador	en la
			buses	es (Gestión y	tecnología de
				Sistemas).	buses
				España:	
				UNED.	
					Fecha
					entrega:
					11 <b>/12/2015</b>
			(2) Foro: última	Investigació	
			tecnología en	n de	
			buses de	Avances en	
			computadora	la tecnología	
				de buses	
				Conclusión	
				del análisis	
				realizado	
					13/12/2015
	Semana 14-16	(9 sesiones )			
#	Tema	Sub tema	Actividad/	Tarea/	MdE/Produc
Rd			metodología/clas	trabajo	to/
A			e	autónomo	fecha de
					entrega
3	5. Mainboard	5.1 Estructura	(1) Análisis de la	Desarrollo	Esquema
		de la tarjeta	tarjeta Madre.	de esquema	Grafico de la
		madre, El		Organizador	Tarjeta
		generador de		gráfico	Madre
		funciones		Stallings W.	Fecha de





				(2005).	entrega:
				Organizació	18/12/2015
				n y	
		(1) Análisis de	las	Arquitectura	
5.2	Controlador	características	del	de	Resumen
de		controlador	de	Computador	de
inte	rrupciones	interrupciones	El	es. Madrid,	característica
у	controlador	DMA, reloj.		España:	s del
de	E/S			Pearson	controlador
prog	gramable			Hall.	de
					interrupcione
					S
					Fecha de
					entrega:
		(1) Desarrollo	del	Desarrollo	8/01/2016
		resumen de	la	de	
5.3	Evaluación	evaluación	del	resumen	
del		Rendimiento	del	de	
Ren	dimiento	Computador.		característic	Ejercicios de
del				as del	Evaluación
Com	nputador			controlador	del
				de	rendimiento
				interrupcion	de un
		(1) Práctica	de	es	computador
		laboratorio4:		Conclusione	Fecha de
		Tarjeta Madre		S	entrega:
					13/01/2016
				Cuadro de	Informe de
				síntesis	práctica de
				sobre los	laboratorio4:
				aspectos de	Tarjeta
				evaluación	Madre
				del	(Rúbrica)
				rendimiento	Fecha



		del	entrega:
		computador.	15/01/2016
		Desarrollo	
		del informe	
		de práctica	
		de	
		laboratorio4	
		: Tarjeta	
	(2) Foro:	Madre	
	Tendencias en las		
	tarjetas madre del		
	computador.		
	1		
			16/01/2016

# 9. Normas y procedimientos para el aula

Las siguientes reglas son muy importantes para el desarrollo de nuestras clases:

- ✓ En todas las actividades, tareas y trabajos se tomará en cuenta la ortografía, gramática y la honestidad académica (citación de fuentes de información).
- ✓ Se permitirá entregar una tarea hasta con 48 horas de retraso con una penalidad del 50% de la nota asignada
- ✓ Está prohibido ingresar a páginas web o programas que no se relacionen con el tema de la clase.
- ✓ Está prohibido participar en juegos en red o cualquier tipo de juegos durante la clase.
- ✓ Se tomará lista dentro de los primero 5 minutos luego de iniciado cada módulo, si el estudiante llega después, podrá ingresar de forma silenciosa, pero no se registrará la asistencia
- ✓ No se admitirá por ningún motivo la copia de ejercicios, exámenes, proyectos, y todas las actividades de aprendizaje solicitadas por el docente, y se calificará con la mínima calificación (cero).
- ✓ Se restringe durante el desarrollo de clases el uso de celulares, redes sociales y
  audífonos
- ✓ No se recibirán trabajos fuera del aula virtual



- √ No se podrán ingresar alimentos al aula
- ✓ El estudiante puede acceder a tutoría personal en los horarios establecidos por el docente
- ✓ En el caso de inasistencia es responsabilidad del estudiante igualarse en los contenidos de la materia dictada en dicha clase
- ✓ En el caso de que un estudiante falte a una sesión en la que se realicen pruebas o prácticas de laboratorio, no se podrán recuperar las calificaciones.

## 10. Referencias bibliográficas

### 10.1. Principales.

Quiroga, P. (2010). Arquitectura de computadoras. Buenos Aires: Alfaomega.

# 10.2. Referencias complementarias.

Blanco, M. (2011) Manual administración de hardware de un sistema informático: formación para el empleo. España: CEP.

Durán, R. (2008) El gran libro del PC interno. España: Marcombo.

Galindo M. (2010) Escaneando la informática. España.

Castro, M. (2013) Estructura y tecnología de computadores (Gestión y Sistemas). España: UNED.

Patterson, D. Hennessy, J. (2011). Estructura y Diseño de computadores: la interfaz hardware/software. Barcelona: Reverte.

#### 10.3.Perfil del docente

- ✓ Nombre de docente: Lety Satama
- ✓ Maestría en Administración de Empresas MBA (EPN)
- ✓ Ingeniero electrónico (EPN),
- ✓ Experiencia en el campo de educación y administración educativa: Pedagogía y formación docente.
- ✓ Contacto: l.satama@udlanet.ec Teléfono 0995055155
- ✓ Horario de atención al estudiante: Jueves 15H00 16H00



Actualmente me desempeño como Docente de la Universidad de las Américas UDLA, dictando la materia de Electrotecnia y Arquitectura de Computador, en la Universidad Tecnológica Equinoccial dictando la materia de Metrología, Gestión de la Innovación y Matemáticas, además he laborado en otras universidades en el área de Electrónica y Emprendimiento de Negocios donde comencé hace 15 años desarrollando proyectos integradores en conjunto con los alumnos de las especialidades de Informática y Electrónica, dictando las materias de Electrónica Digital y Analógica, Física, Teoría de Circuitos Eléctricos entre otras con miras a generar productos empresariales para el desarrollo del país.