

**FACULTAD DE INGENIERÍA ELECTRÓNICA Y REDES DE INFORMACIÓN**  
**IES640/ Electrónica Digital**  
Período 2016-2

**1. Identificación.-**

Número de sesiones: 32

Número total de hora de aprendizaje. TOTAL: 160 h= 64 presenciales + 96 h de trabajo autónomo.

Créditos – malla actual: 4

Profesor: Enrique González

Correo electrónico del docente (Udlanet): en.gonzalez@udlanet.ec

Coordinador: Angel Jaramillo

Campus: Queri

Pre-requisito:

Co-requisito:

Paralelo: 1

Tipo de asignatura:

|             |          |
|-------------|----------|
| Optativa    |          |
| Obligatoria | <b>X</b> |
| Práctica    |          |

Organización curricular:

|                                 |          |
|---------------------------------|----------|
| Unidad 1: Formación Básica      |          |
| Unidad 2: Formación Profesional | <b>X</b> |
| Unidad 3: Titulación            |          |

Campo de formación:

| <b>Campo de formación</b> |                    |   |   |                          |
|---------------------------|--------------------|---|---|--------------------------|
| Fundamentos teóricos      | Praxis profesional | Epistemología y metodología de la investigación | Integración de saberes, contextos y cultura | Comunicación y lenguajes |
|                           | <b>X</b>           |   |   |                          |

**2. Descripción del curso**

Electrónica Digital es una materia de carácter teórico y práctico que permite al alumno conocer las características y funcionamiento de los elementos digitales básicos como compuertas lógicas para diseñar con soluciones utilizando la lógica secuencial y combinacional para su implementación en casos prácticos reales, utilizando circuitos electrónicos integrados. Así mismo le proporciona una base fundamental sobre microcontroladores.

### 3. Objetivo del curso

Diseñar con criterio soluciones digitales utilizando la lógica secuencial y combinacional para su implementación en casos prácticos reales, utilizando circuitos electrónicos integrados.

### 4. Resultados de aprendizaje deseados al finalizar el curso

| Resultados de aprendizaje (RdA)  | RdA perfil de egreso de carrera  | Nivel de desarrollo (carrera)                        |
|--|--|--|
| <p>1. Asocia los postulados del álgebra booleana para la reducción de funciones lógicas.</p> <p>2. Implementa circuitos digitales integrados combinacionales y secuenciales.</p> <p>3. Utiliza los puertos I/O del microcontrolador basado en su arquitectura interna.</p> | <p>1. Diseña con criterio circuitos eléctricos y electrónicos que solucionan problemáticas y necesidades en las infraestructuras tecnológicas para el sector residencial, comercial e industrial.</p> <p>2. Implementa eficazmente soluciones electrónicas tanto analógicas como digitales, que proporcionen servicios comunicacionales, de seguridad, bienestar y ahorro energético</p> | <p>Inicial ( )</p> <p>Medio (X)</p> <p>Final ( )</p> |

### 5. Sistema de evaluación

De acuerdo al Modelo Educativo de la UDLA la evaluación busca evidenciar el logro de los resultados de aprendizaje (RdA) enunciados en cada carrera y asignatura, a través de mecanismos de evaluación (MdE). Por lo tanto la evaluación debe ser continua, formativa y sumativa. La UDLA estipula la siguiente distribución porcentual para los reportes de evaluaciones previstas en cada semestre de acuerdo al calendario académico:

#### Reporte de progreso 1 35%

- ✓ Tareas para resolución individual (5%)
- ✓ Prácticas de laboratorio (15%)
- ✓ Prueba del Progreso 1 (15%)

#### Reporte de progreso 2 35%

- ✓ Tareas para resolución individual (5%)
- ✓ Prácticas de laboratorio (10%)
- ✓ Caso de estudio (5%)
- ✓ Prueba del Progreso 2 (15%)

#### Evaluación final 30%

- ✓ Tareas para resolución individual (5%)
- ✓ Prácticas de laboratorio (10%)
- ✓ Proyecto final (7%)
- ✓ Prueba de la Evaluación Final (8%)

Al finalizar el curso habrá un examen de recuperación para los estudiantes que, habiendo cumplido con más del 80% de asistencia presencial a clases, deseen reemplazar **la nota de un examen escrito anterior** (ningún otro tipo de evaluación). Este examen debe integrar todos los conocimientos estudiados durante el periodo académico, por lo que **será de alta exigencia y el estudiante necesitará prepararse con rigurosidad**. La nota de este examen reemplazará a la del examen que sustituye. Recordar que para rendir el EXAMEN DE RECUPERACIÓN, es requisito que el estudiante **haya asistido por lo menos al 80% del total de las sesiones programadas de la materia**. No se podrá sustituir la nota de un examen previo en el que el estudiante haya sido sancionado por una falta grave, como copia o deshonestidad académica.

## 6. Metodología del curso y de mecanismos de evaluación.

Conforme al modelo educativo de la Udla, centrado principalmente en el estudiante (aprendizaje), se privilegia una metodología con enfoque constructivista a través de la participación constante, el trabajo cooperativo y la permanente vinculación entre la teoría y la práctica en contextos nacionales e internacionales.

La asignatura se impartirá mediante clases teórico prácticas con sesiones de una hora de duración, 4 sesiones en la semana. El desempeño de las actividades de aprendizaje se realiza con la infraestructura que dispone la universidad tales como proyectores, pc de escritorio para el docente, y sobre todo la utilización de herramientas propias de la materia como osciloscopios, multímetros, computadoras con conexión a internet para los estudiantes, etc. que se disponen en los laboratorios de la carrera

En cada sesión el docente expone el contenido de los temas de acuerdo al desarrollo del sílabo planteado. El método de aprendizaje incluye resolución de ejercicios, casos prácticos, prácticas de laboratorio, consultas, trabajos en grupo y tareas dirigidas en la construcción constante del conocimiento.

Para cada práctica de laboratorio los alumnos deberán realizar previamente un trabajo preparatorio utilizando una Guía de Prácticas de Laboratorio que le proporciona el docente a través de la plataforma virtual. Durante las prácticas de laboratorio los estudiantes verificarán los resultados obtenidos en su trabajo preparatorio, luego de lo cual registrarán sus observaciones en un informe, con el respectivo análisis de resultados, evidencia multimedia, conclusiones y anexos.

*En este curso se evaluará:*

En progreso 1 :

- ***Elaboración de consultas y resolución de ejercicios semanales – 5%:*** El estudiante debe realizar los ejercicios y consultas planteadas y compartirlos en la plataforma virtual. (Se adjunta rúbrica)
- ***Portafolio 15%:*** Portafolio de prácticas de laboratorio con el formato de la IEEE, junto con la presentación de funcional de los circuitos solicitados.
- ***Prueba 15%:*** El estudiante redirá una evaluación teórica y de resolución de problemas al finalizar cada RdA. (Se adjunta rúbrica)

En progreso 2 :

- **Elaboración de consultas y resolución de ejercicios semanales** – 5%: El estudiante debe realizar los ejercicios y consultas planteadas y compartirlos en la plataforma virtual.
- **Portafolio 10%:** Portafolio de prácticas de laboratorio con el formato de la IEEE, junto con la presentación de funcional de los circuitos solicitados.
- **Caso de estudio** - 5%: Se desarrollará a lo largo de la etapa de diseño de circuitos digitales combinacionales del RDA.
- **Prueba 15%:** El estudiante rendirá una evaluación teórica y de resolución de problemas al finalizar cada progreso.

Evaluación final:

- **Elaboración de consultas y resolución de ejercicios semanales** – 5%: El estudiante debe realizar los ejercicios y consultas planteadas y compartirlos en la plataforma virtual. (Se adjunta rúbrica)
- **Portafolio 10%:** Portafolio de prácticas de laboratorio con el formato de la IEEE, junto con la presentación de funcional de los circuitos solicitados.
- **Proyecto final** - 7%: Se desarrollará a lo largo del último RDA. (Se adjunta rúbrica).
- **Examen final** – 8%: Son preguntas de elección múltiple y resolución de ejercicios que implican el estudio de toda la asignatura.

Las metodologías y mecanismos de evaluación deben explicarse en los siguientes escenarios de aprendizaje:

**6.1. Escenario de aprendizaje presencial.**

Clases magistrales impartidas en el aula, talleres de resolución de ejercicios de forma grupal, prácticas de laboratorio, clases de tutoría o apoyo académico.

**6.2. Escenario de aprendizaje virtual.**

Resolución de ejercicios mediante test en la plataforma virtual, realización de pruebas en el aula virtual, lecturas de material colocado por el docente en la plataforma virtual como apoyo a las clases presenciales.

**6.3. Escenario de aprendizaje autónomo.**

Lecturas previas de los capítulos indicados en el sílabo de cada tema en la bibliografía. Realización de ejercicios y problemas de manera autónoma. Búsqueda de información complementaria.

## 7. Temas y subtemas del curso

| RdA  | Temas  | Subtemas  |
|--|--|---|
| 1. Resuelve ejercicios de álgebra booleana para la reducción de funciones lógicas. | 1. Introducción a los sistemas digitales.                      | <b>1.1</b> Definición sistemas digitales y analógicos.<br><b>1.2</b> Ventajas y limitaciones de los sistemas digitales.<br><b>1.3</b> Clasificación de sistemas digitales.<br><b>1.4</b> Sistemas numéricos: Binario, Decimal, Octal, Decimal, Hexadecimal.<br><b>1.5</b> Conversión entre sistemas.<br><b>1.6</b> Aritmética binaria: suma, resta, multiplicación.<br><b>1.7</b> Representación de números con signo, operaciones. |
|  | 2. Diseño de Circuitos digitales utilizando compuertas lógicas | <b>2.1</b> Funciones de verdad.<br><b>2.2</b> Compuertas lógicas, tablas de verdad.<br><b>2.3</b> Algebra de Boole, Elementos, postulados y teoremas del álgebra de Boole.<br><b>2.4</b> Minimización de funciones con mapas de Karnaugh.   |
| 2. Implementa circuitos digitales integrados combinacionales y secuenciales.       | 3. Diseño de Circuitos Combinacionales y Secuenciales.         | <b>3.1</b> Decodificadores: tipos, funcionamiento y aplicaciones.<br><b>3.2</b> Multiplexores: tipos, funcionamiento, y aplicaciones.<br><b>3.3</b> Flip-Flop tipo D.<br><b>3.4</b> Registros de desplazamiento.  |
| 3. Utiliza los puertos I/O del microcontrolador basado en su arquitectura interna. | 4. Introducción a los microcontroladores.                      | <b>4.1</b> Introducción.<br><b>4.2</b> Familias de microcontroladores.<br><b>4.3</b> Arquitectura interna de los microcontroladores.<br><b>4.4</b> Memorias en los microcontroladores.<br><b>4.5</b> Funcionamiento de microcontroladores.<br><b>4.6</b> Programación de microcontroladores.  |
|  | 5. Puertos de Entrada y Salida en los Microcontroladores       | <b>5.1</b> Manejo de Puertos de Entrada y Salida.<br><b>5.2</b> Variables y Constantes.<br><b>5.3</b> Punteros y sus Aplicaciones.<br><b>5.4</b> Condicionales If, If-else, If-Else If.<br><b>5.5</b> Lazos For y While.<br><b>5.6</b> Estructuras Switch-Case.<br><b>5.7</b> Array.  |

## 8. Planificación secuencial del curso

| Semanas 1 a 2 (07/03/2016 al 18/03/2016) |   |   |  |   |                                   |
|--|---|---|--|---|-----------------------------------|
| RdA                                      | Tema                                      | Sub tema  | Actividad/<br>estrategia de<br>clase                                   | Tarea/<br>trabajo<br>autónomo   | MdE/Producto/<br>fecha de entrega |
| #1                                       | 1. Introducción a los sistemas digitales. | 1.1 Definición sistemas digitales y analógicos                |  |   |                                   |
|  |   | 1.2 Ventajas y limitaciones de los sistemas digitales         | <b>Clase Magistral:</b><br>*Introducción a los sistemas digitales      | <b>Lectura 1:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales. (9ª edición). (pp. 4-56).  |                                   |
|  |   | 1.3 Clasificación de sistemas digitales                       | * Sistemas numéricos   |   |                                   |
|  |   | 1.4 Sistemas numéricos: Binario, Octal, Decimal y Hexadecimal | (2 horas)  |   |                                   |
|  |   | 1.5 Conversión entre sistemas                                 |  |   |                                   |
|  |   | 1.6 Aritmética binaria: suma, resta, multiplicación           | <b>Clase Magistral:</b><br>* Aritmética binaria (1 horas)              | <b>Lectura 2:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales. (9ª edición). (pp. 63-67). |                                   |
|  |   | 1.7 Números con signo y operaciones                           | <b>Clase Magistral:</b><br>* Números con signo y operaciones (1 horas) | <b>Lectura 3:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales. (9ª edición). (pp. 69-75). | Tarea 1:<br><b>Semana 2</b>       |
|  |   | <b>Taller:</b><br>* Resolución de Ejercicios (2 horas)        |  |   | Taller 1:<br><b>Semana 2</b>      |
|  |   | <b>Practica 1:</b><br>* Lógica con interruptores. (2 horas)   |  | <b>Trabajo Preparatorio</b><br>(aula virtual)<br><b>Informe de la práctica IEEE</b><br>(aula virtual) | Practica 1:<br><b>Semana 2</b>    |

**Semanas 3 a 6 (21/03/2016 al 15/04/2016)**

| RdA  | Tema   | Sub tema  | Actividad/<br>estrategia de<br>clase  | Tarea/<br>trabajo<br>autónomo  | MdE/Producto/<br>fecha de entrega   |                                |
|--|--|---|---|--|---|--------------------------------|
| #1   | 2. Diseño de Circuitos digitales utilizando compuertas lógicas | 2.1 Funciones de verdad   | <b>Clase<br/>Magistral:</b>   | <b>Lectura 4:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales. (9ª edición). (pp. 124-151) | Tarea 2:<br><b>Semana 3</b>   |                                |
|  |  | 2.2 Compuertas lógicas, tablas de verdad                                    | * Compuertas lógicas (2 horas)  |  |   |                                |
|  |  | <b>Practica 2:</b><br>* Compuertas lógicas. (2 horas)                       |   |  | <b>Trabajo Preparatorio</b> (aula virtual)<br><b>Informe de la práctica IEEE</b> (aula virtual) | Practica 2:<br><b>Semana 3</b> |
|  |  | 2.3 Algebra de Boole, Elementos, postulados y teoremas del algebra de Boole | <b>Clase<br/>Magistral:</b><br>* Algebra de Boole. Leyes, reglas y teoremas<br>* Ejercicios en Clase. (2 horas)                 | <b>Lectura 5:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales. (9ª edición). (pp. 200-216) | Tarea 3:<br><b>Semana 5</b>   |                                |
|  |  | 2.4 Representación de funciones booleanas, dualidad                         | <b>Clase<br/>Magistral:</b><br>* Formas estándar y tabla de verdad.<br>* Ejercicios en Clase (2 horas)                          | <b>Lectura 6:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales. (9ª edición). (pp. 217-227) |   |                                |
|  |  | 2.5 Minterminos y maxterminos   |   |  |   |                                |
|  |  | 2.6 Mapas de Karnaugh, representación de funciones                          | <b>Clase<br/>Magistral:</b><br>* Mapas de Karnaugh<br>* Simplif. mediante mapas de karnaugh.<br>* Ejercicios en Clase (4 horas) | <b>Lectura 7:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales. (9ª edición). (pp. 228-248) |   |                                |
|  |  | 2.7 Minimización de funciones con mapas de Karnaugh                         |   |  |   |                                |
|  |  | 2.8 Funciones Don't Care  |   |  |   |                                |
| <b>Taller:</b><br>* Resolución de Ejercicios (2 horas) |  |   |   | Taller 2:<br><b>Semana 6</b>   |   |                                |
| <b>Evaluación del progreso I</b>                       |  |   | <b>Evaluación Teórica:</b><br>* Resolución de ejercicios en aula. (2 horas)   | PROGRESO I<br><b>Semana 6</b>  |   |                                |

**Semanas 7 a 9 (18/04/2016 al 06/05/2016)**

| RdA  | Tema  | Sub tema  | Actividad/<br>estrategia de<br>clase  | Tarea/<br>trabajo<br>autónomo  | MdE/Producto/<br>fecha de entrega |
|--|---|---|---|--|-----------------------------------|
| #2   | 3. Diseño de Circuitos Combinacionales y secuenciales | <b>Practica 3:</b><br>* Implementación de funciones lógicas<br>(2 horas)  |   | <b>Trabajo Preparatorio</b><br>(aula virtual)<br><b>Informe de la práctica IEEE</b><br>(aula virtual)                          | Practica 3:<br><b>Semana 7</b>    |
|  |   | 3.1 Codificadores y Decodificadores tipos, funcionamiento y aplicaciones  | <b>Clase Magistral:</b><br>* Codif. y decodif.<br>* Ejercicios en Clase<br>(2 horas)                          | <b>Lectura 8:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales.<br>(9ª edición).<br>(pp. 348-363)                   | Tarea 4:<br><b>Semana 8</b>       |
|  |   | 3.2 Multiplexores y demultiplexores tipos, funcionamiento, y aplicaciones | <b>Clase Magistral:</b><br>* Multiplexor, demultiplexor<br>* Ejercicios en Clase<br>(2 horas)                 | <b>Lectura 9:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales.<br>(9ª edición).<br>(pp. 367-378)                   |                                   |
|  |   | <b>Practica 4:</b><br>* Multiplexores y Decodificadores<br>(2 horas)      |   | <b>Trabajo Preparatorio</b><br>(aula virtual)<br><b>Informe de la práctica IEEE</b><br>(aula virtual)                          | Practica 4:<br><b>Semana 8</b>    |
|  |   | 3.3 Flip-Flop tipo D.   | <b>Clase Magistral:</b><br>* Flip – Flop y Registros de desplazamiento.<br>* Ejercicios en Clase<br>(2 horas) | <b>Lectura 10:</b><br>Floyd, T (2009)<br>Fundamentos de sistemas digitales.<br>(9ª edición).<br>(pp. 419-435)<br>(pp. 552-568) | Taller 3:<br><b>Semana 9</b>      |
|  |   | 3.4 Registros de desplazamiento.  |   |  |                                   |
| <b>Taller:</b><br>* Resolución de Ejercicios en grupos.<br>(2 horas) |   |   |   |  |                                   |



| Semanas 10 a 13 (09/05/2016 al 03/05/2016) |   |   |  |   |                                      |
|--|---|---|--|---|--------------------------------------|
| RdA  | Tema                                      | Sub tema  | Actividad/<br>estrategia de clase  | Tarea/ trabajo<br>autónomo  | MdE/Producto/<br>fecha de<br>entrega |
| #3   | 4. Introducción a los microcontroladores. | 4.1 Introducción.<br>4.2 Familias de microcontroladores.<br>4.3 Arquitectura interna de los microcontroladores. | <b>Clase Magistral:</b><br>* Introducción a los microcontroladores (2 horas) | <b>Lectura 11:</b><br>M. A. Mazidi, S. Naimi y S. Naimi. The AVR microcontroller and Embedded Systems: using assembly and C. New Jersey, NY: Prentice Hall, 2009, pp. 2-50. | Tarea 5:<br><b>Semana 11</b>         |
|  |   | 4.4 Memorias en los microcontroladores.<br>4.5 Funcionamiento de microcontroladores.                            | <b>Clase Magistral:</b><br>* Introducción a los microcontroladores (2 horas) |   |                                      |
|  |   | 4.6 Programación de microcontroladores.   | <b>Clase Magistral:</b><br>* Programación<br>* Ejercicios en Clase (8 horas) |   | Tarea 6:<br><b>Semana 12</b>         |
|  |   | <b>Practica 5:</b><br>* Introducción a la programación del microcontrolador (2 horas)                           |  | <b>Trabajo Preparatorio</b> (aula virtual)<br><b>Informe de la práctica IEEE</b> (aula virtual)   | Practica 5:<br><b>Semana 13</b>      |
|  |   | <b>Evaluación del progreso II</b>   |  | <b>Evaluación Teórica:</b><br>* Resolución de ejercicios en aula. (2 horas)   | PROGRESO II<br><b>Semana 13</b>      |

**Semanas 14 a 18 (06/06/2016 al 08/07/2016)**

| RdA                     | Tema                           | Sub tema  | Actividad/ estrategia de clase   | Tarea/ trabajo autónomo   | MdE/Producto/ fecha de entrega   |
|-------------------------|--------------------------------|---|--|---|----------------------------------|
| #3                      | 5. Puertos de entrada y salida | 5.1 Manejo de Puertos de Entrada y Salida.  | <b>Clase Magistral:</b><br>* Puertos de entrada y salida<br>(2 horas)                        | <b>Lectura 11:</b><br><a href="#">Link 1</a>  | Tarea 7:<br><b>Semana 15</b>     |
|                         |                                | 5.2 Variables y Constantes.   |  |   |                                  |
|                         |                                | 5.3 Punteros y sus Aplicaciones.  | <b>Clase Magistral:</b><br>* Aplicaciones de los puertos de entrada y salida<br>(2 horas)    |   |                                  |
|                         |                                | 5.4 Condicionales If, If-else, If-Else If.  |  |   |                                  |
|                         |                                | 5.5 Lazos For y While.  | <b>Clase Magistral:</b><br>* Lazos For & While, estructuras Switch-Case y Array<br>(2 horas) |   |                                  |
|                         |                                | 5.6 Estructuras Switch-Case.  |  |   |                                  |
|                         |                                | 5.7 Array.  |  |   |                                  |
|                         |                                | <b>Practica 6:</b><br>* Uso de puertos de entrada y salida<br>(2 horas)                   |  | <b>Trabajo Preparatorio</b><br>(aula virtual)<br><b>Informe de la práctica IEEE</b><br>(aula virtual) | Practica 6:<br><b>Semana 15</b>  |
|                         |                                | <b>Proyecto:</b><br>* Presentación del proyecto asignado y su funcionamiento<br>(2 horas) |  | <b>Trabajo Preparatorio</b><br>(aula virtual)<br><b>Informe del proyecto IEEE</b><br>(aula virtual)   | Proyecto:<br><b>Semana 16</b>    |
| <b>Evaluación Final</b> |                                |   | <b>Evaluación Teórica:</b><br>* Resolución de ejercicios en aula.<br>(2 horas)               |   | PROGRESO III<br><b>Semana 16</b> |

## 9. Normas y procedimientos para el aula

Las siguientes reglas generales de comportamiento y convivencia durante clase son las siguientes:

- Tiempo de atraso máximo permitido: 10 minutos.
- Durante las sesiones de clase, laboratorio y/o exámenes queda prohibido el uso de celulares, tablets, laptops, o cualquier otro tipo de dispositivo electrónico, a menos que el profesor así lo permita. De no acatar dicha regla el estudiante será expulsado de la clase.
- El intento o acto de copia en exámenes será sancionado con el retiro de la evaluación y su calificación será la mínima dispuesta por la Universidad.
- Todas las tareas o trabajos deberán ser auténticos. La copia total o parcial, ya sea de libros, internet o entre compañeros será sancionado con la calificación mínima.

## 10. Referencias bibliográficas

### 10.1. Principales.

Floyd, T. (2009) Fundamentos de sistemas digitales. (9a. ed.). Madrid, España: Pearson Education Latinoamericana.

### 10.2. Referencias complementarias.

Ronald J. Tocci (2007) Digital Systems, Principles and Applications. Prentice Hall. ISBN: 0131739697

Nelson, V. Troy, H. Carroll, B. David, J. (1996). Análisis y Diseño de Circuitos Lógicos Digitales. (1a. ed.).(pp.502-733). Juárez, México: Prentice Hall

E- book: Flores, H. (2010). Diseño lógico: fundamentos de electrónica digital, Ediciones de la U. ISBN: 9789589949009

E-book: Palmer, J. (2010). Introducción a los sistemas digitales. ISBN: 0070484392

## 11. Perfil del docente

Nombre de docente: Enrique González Corrales

“Ingeniero Técnico Industrial en Electricidad por la Universidad de Oviedo (2001), Graduado en Ingeniería Electrónica y Automática por la Universidad de León (2012), Maestría en Energías Renovables por la Universidad San Pablo CEU (2013)”.

Contacto: en.gonzalez@udlanet.ec

Horario de atención al estudiante: Consultar horario publicado en el aula virtual.

## 12. ANEXO – RUBRICAS DE EVALUACION

Rubrica n° 1 Evaluación de exámenes escritos / virtuales:

| CATEGORIA  | 1 (100%)  | 2 (30%)  | 3 (0%)  |
|------------|---|--|---|
| Teoría     | Respuesta correcta incluida demostración, aclaración o ejemplo. | Respuesta parcialmente correcta, demuestra que sabe la base de lo que se pregunta. | Respuesta incorrecta.   |
| Ejercicios | Resultado correcto y bien fundamentado.                         | Resultado incorrecto, pero desarrollo realizado en su mayoría.                     | No hay desarrollo o es incorrecto (comete errores de concepto). |

Rubrica n° 2 Evaluación de ejercicios autónomos:

Estos ejercicios se realizarán mediante un test en el aula virtual con múltiples respuestas y un apartado para subir la evidencia de su realización

| CATEGORIA  | 1 (100%)   | 2 (30%)  | 3 (0%)  |
|------------|--|--|---|
| Ejercicios | Resultado correcto y sube la resolución de los ejercicios. | Resultado incorrecto, pero el desarrollo subido a la plataforma está bien fundamentado ( existen errores en operaciones) | Es incorrecto, no hay desarrollo o no entrega a tiempo. |

Rubrica n° 3 Evaluación de Prácticas de laboratorio:

La rúbrica de evaluación de las prácticas de laboratorio se encuentra dentro del dossier de cada práctica.