

数字电路复习题

一、用代数法化简逻辑函数

$$y_1 = (\bar{A} + \bar{B} + \bar{C})(B + \bar{B}C + \bar{C})(\bar{D} + DE + \bar{E})$$

$$y_2 = AD + AB + \bar{A}C + \bar{A}\bar{B}\bar{D} + BD + \bar{A}BEF + \bar{B}EF$$

$$y_3 = \overline{(\bar{A} + \bar{B})D} + (\bar{A}\bar{B} + BD)\bar{C} + \bar{A}\bar{B}\bar{C}D + \bar{D}$$

$$y_4 = ABC\bar{D} + A(\bar{B} + \bar{C})(\bar{B} + \bar{D}) + \overline{A + C + D}$$

$$y_5 = AB(C + D) + D + \bar{D}(\bar{B} + \bar{C})(A + B)$$

$$y_6 = A + (\bar{B} + \bar{C})(A + \bar{B} + C)(A + B + C)$$

$$y_7 = \overline{(\bar{A} + \bar{B})(\bar{A} + C)AC + BC}$$

$$y_8 = \bar{A}\bar{B} + AC + \bar{C}D + \bar{B}\bar{C}\bar{D} + \bar{B}\bar{C}E + \bar{B}CE + \bar{B}CDEFG$$

二、用卡诺图法化简逻辑函数

$$Y_1(A, B, C, D) = \Sigma m(0, 2, 5, 6, 7, 8, 9, 10, 11, 14, 15)$$

$$Y_2(A, B, C, D) = \Sigma m(1, 2, 3, 5, 6, 7, 8, 9, 10, 11, 12, 13)$$

$$Y_3 = A\bar{C} + \bar{A}C + B\bar{C} + \bar{B}C$$

$$Y_4 = \bar{A}\bar{B}D + \bar{A}B\bar{C} + BCD + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D}$$

$$Y_5(A, B, C, D) = \Sigma m(0, 1, 2, 3, 5, 7, 8) \quad \text{约束条件: } \Sigma m(10, 11, 12, 13, 14, 15) = 0$$

$$Y_6 = \bar{B}\bar{C}D + \bar{A}B\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D \quad \text{约束条件: } \overline{C \oplus D} = 0$$

$$Y_7(A, B, C, D) = \Sigma m(0, 1, 2, 3, 4, 6, 8, 9, 10, 11, 14)$$

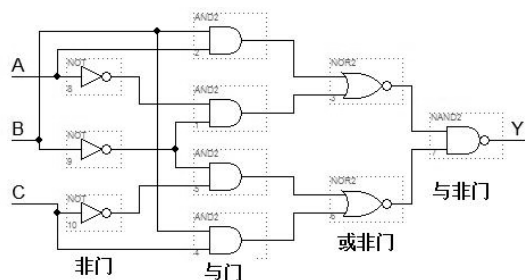
$$Y_8 = \bar{A}\bar{C} + \bar{A}B\bar{D} + \bar{A}C\bar{D} + \bar{A}B\bar{D} + \bar{B}C\bar{D}$$

$$Y_9(A, B, C, D) = \Sigma m(0, 1, 2, 4, 5, 6, 12) \quad \text{约束条件: } \Sigma m(3, 8, 10, 11, 14) = 0$$

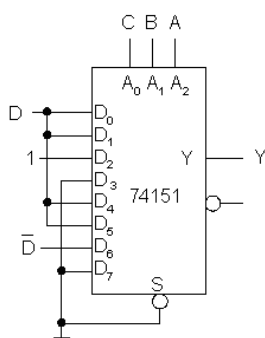
$$Y_{10} = \bar{A}D + \bar{A}B\bar{C} + \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}C\bar{D} \quad \text{约束条件: } ABC + ABD + ACD + BCD = 0$$

三、组合电路的分析

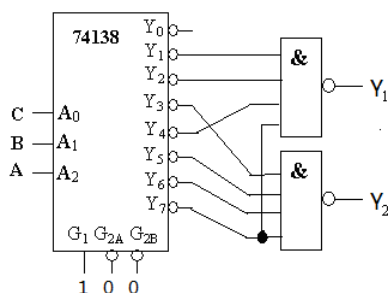
1. 根据下图所示的逻辑图，要求列写真值表、写出输出 Y 逻辑表达式并化简。



2. 分析下图所示的逻辑电路，其中 74151 为 8 选 1 数据选择器。写出输出函数 Y 的逻辑表达式并化简。



3. 分析图中所示由译码器 74138 组成的逻辑电路，要求写出逻辑表达式、列出真值表并说明电路的功能。



四、组合电路的设计

1. 设计一个多输出组合逻辑电路，它的输入为 8421BCD 码；有两个输出 Y_1 、 Y_2 。其中，当检测到输入 8421BCD 码的值大于或等于 5 时， $Y_1=1$ ；否则， $Y_1=0$ 。而检测到输入 8421BCD 码的值能被 4 整除时， $Y_2=1$ ；否则， $Y_2=0$ 。要求：用门电路设计此电路，要求列出真值表、写出化简后的逻辑表达式、画出逻辑电路图。

2. 试用一片八选一数据选择器 74LS151 实现逻辑函数，可以用非门。

$$(1) Y = \overline{A}\overline{B}\overline{C}D + \overline{C}\overline{D} + \overline{A}\overline{B}C + \overline{A}\overline{C}\overline{D} + ABC$$

$$(2) Z = \overline{A}\overline{B}CD + ABC\overline{D} + ACD$$

3. 用一个 3 线-8 线译码器和门电路设计下列逻辑函数。

$$\begin{cases} Y_1(A, B, C) = \overline{B}\overline{C} + ABC \\ Y_2(A, B, C) = \overline{A}B + \overline{B}C \end{cases}$$

4. 用一个 3 线/8 线译码器 74138 和尽量少的门电路实现。

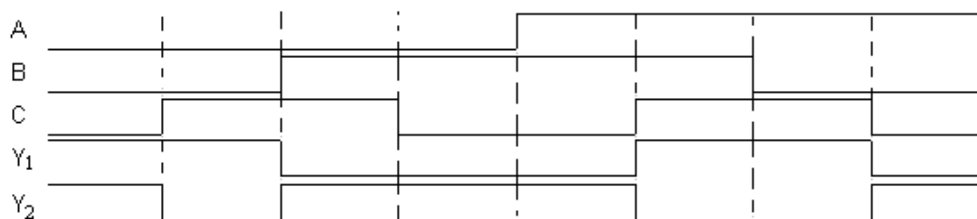
$$Y = \overline{\overline{A}B + BD + BC} + \overline{A}B + \overline{B}C$$

5. 试用门电路设计一个水位报警电路，水位高度用四位二进制数 $A_3A_2A_1A_0$ 表示，二进制数的值即为水位高度，单位为米。当水位高于或等于 7 米时，白指示灯 W 点亮，否则，白指示灯熄灭；当水位高于或等于 9 米时，黄指示灯 Y 开始亮，否则，黄指示灯灯熄灭；当水位高于或等于 11 米时，红指示灯 R 开始亮，否则，红指示灯灯熄灭。另外，水位不可能上升至 14 米。要求：列出真值表；写出化简后的逻辑表达式；画出逻辑电路图。

6. 组合电路在输入信号 A、B、C 的作用下，产生输出信号 Y_1 和 Y_2 的波形如图题 9 所示。要求：

(1) 要求用与非门、非门设计此电路：列出真值表，写出化简后的逻辑表达式，画出逻辑电路图。

(2) 用一个 3 线-8 线译码器 74138、与门设计此电路。

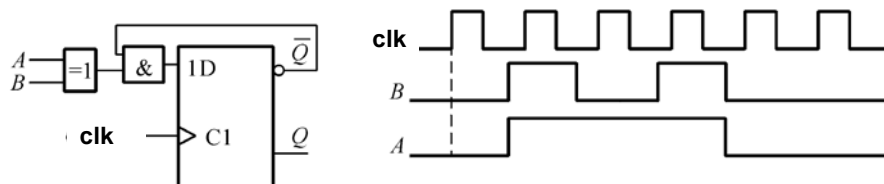


7. 用加法器和适量门电路实现 $Y=3X+1$ ，其中 X 为三位二进制数。要求：(1) 电路尽量简单，加法器个数不限。(2) 写出设计过程。

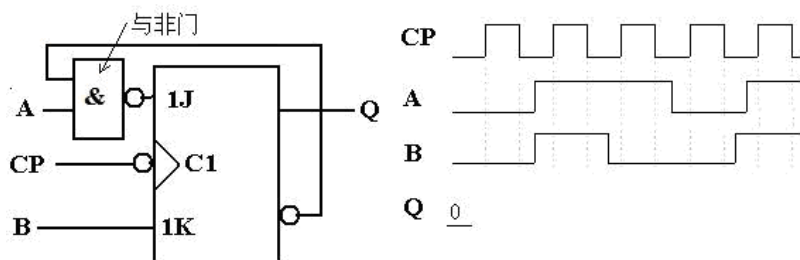
8. 用一个四位加法器 74LS238 和少量门电路设计代码转换电路，输入为 2421BCD 码，输出为 8421BCD 码。

五、时序电路的分析

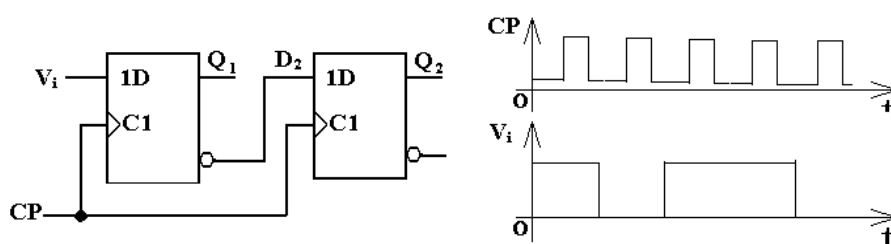
1. 根据如下图所示电路及 A、B、clk 波形，画出 Q 的波形。(设触发器初态为 0)。



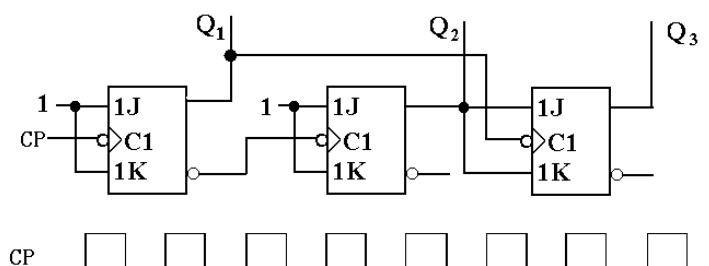
2. 如图所示由 JK 组成的逻辑电路，(1) 写出触发器次态 Q^{n+1} 的最简函数表达式；(2) 设触发器起始状态为 0，画出 Q 的波形。



3. 分析图中所示的时序电路，画出在 V_i 作用下 Q_2 、 Q_1 的输出波形。(初始 $Q_2Q_1=00$)

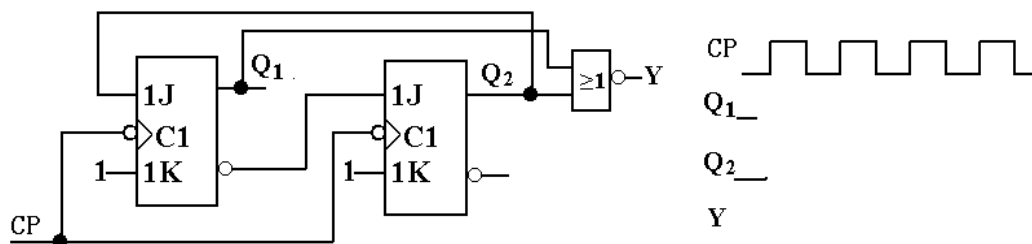


4. 分析图中所示的时序电路，画出 Q_3 、 Q_2 、 Q_1 的输出波形。(初始 $Q_3Q_2Q_1=000$)

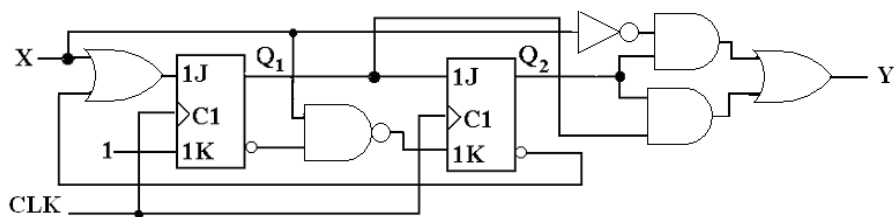


5. 分析下图所示的同步时序电路，要求：

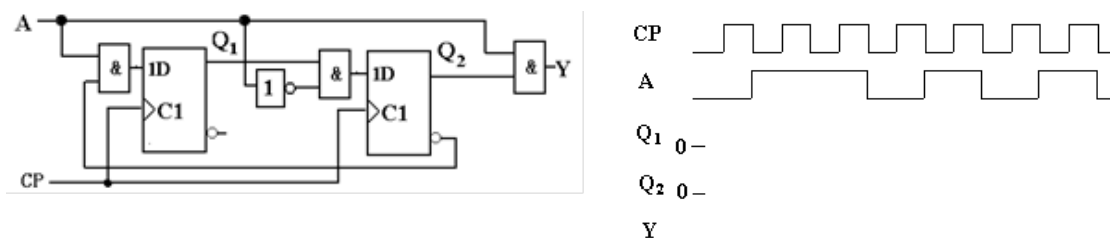
- (1) 写出激励方程（驱动方程），输出方程；
- (2) 推导时序电路的状态转换表和状态转换图，并说明电路功能。
- (3) 画出 Q_2Q_1 和 Z 的波形（初始 $Q_2Q_1=00$ ）



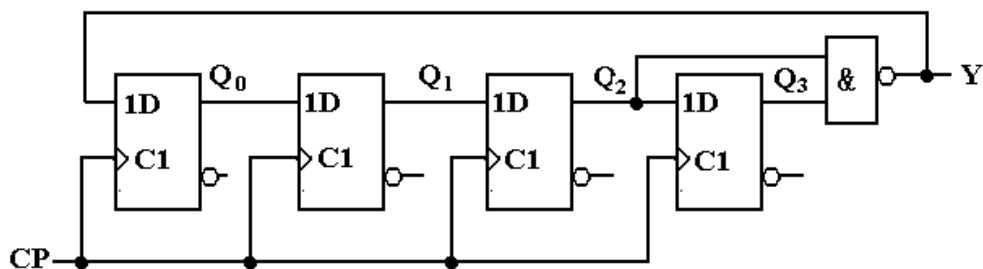
6. 分析图中所示的同步时序电路，X 为输入信号，Y 为输出信号。要求：（1）写出驱动方程，输出方程，状态转换方程；（2）画出状态转换图。（3）说出电路功能。



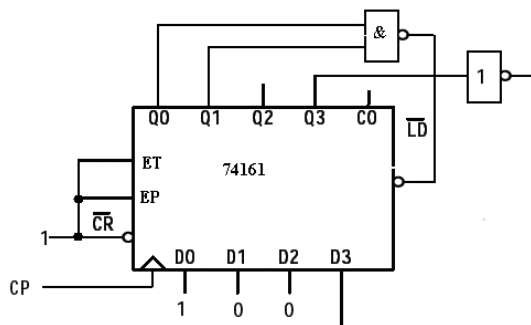
7. 分析下图所示的同步时序电路，要求：（1）写出驱动方程，输出方程，状态转换方程；（2）推导时序电路的状态转换表、画出状态转换图。（3）在输入信号 A 和时钟 CP 作用下 Q₂、Q₁ 和 Y 的波形。



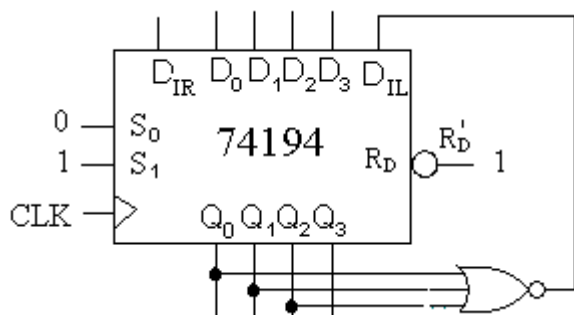
8. 分析图题 4 所示的时序电路，Y 为输出信号。画出状态转换图并说明电路的功能。



9. 图为利用 74161 构成的计数器电路，分析该电路，画出状态图并说明其计数模值。



10. 试分析图 5 所示电路的功能（DIL 为左移数据输入），按照 $(Q_0Q_1Q_2Q_3)$ 画出状态图，并检查自启动。



74194 的功能表：

R'_D	$S_1 S_0$	CLK	功能
1	00	↑	保持
1	01		右移
1	10		左移
1	11		同步置数 0
0	××	×	异步清 0

六、时序电路的设计

1. 用触发器构成同步五进制加法计数器，具有进位输出。要求：（1）画出状态转换图；（2）写出次态卡诺图、驱动方程、输出方程；（3）画出逻辑电路图。

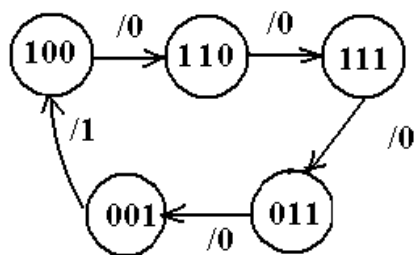
2. 用触发器设计双模计数器，当 $X=0$ ，为模 3 计数器；当 $X=1$ ，为模 4 计数器。要求：

- （1）画出状态转换图；
- （2）写出次态卡诺图或状态转换表，求出激励方程和输出方程；
- （3）画出逻辑电路图。

3. 下图为某时序的状态转换图，试用 D 触发器设计此同步时序电路，要求：

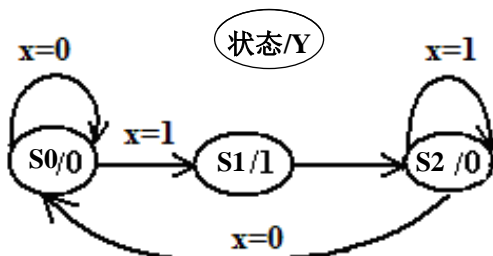
- （1）写出次态卡诺图或状态转换表，求出驱动方程，输出方程；
- （2）画出逻辑电路图。

排列： $Q_2Q_1Q_0 / y$



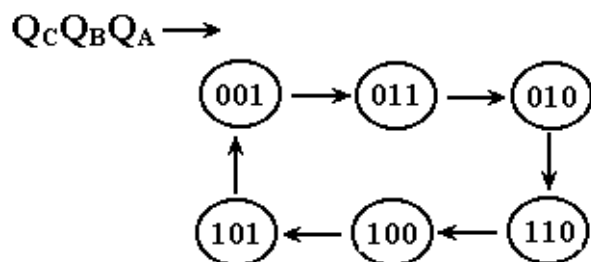
4. 下图为某时序的状态转换图，其中 x 为输入信号， y 为输出信号。试用 D 触发器设计此同步时序电路，要求：

- (1) 画出编码状态转换图；
- (2) 写出次态卡诺图或状态转换表，求出驱动方程和输出方程；
- (3) 画出逻辑电路图；



5. 下图为某时序的状态转换图，试用 D 触发器设计此同步时序电路，要求：

- (1) 写出次态卡诺图或状态表、求出驱动方程；
- (2) 画出逻辑电路图；



6. 试用 JK 触发器设计带有借位的同步六进制减法计数器，要求：画出状态转换图； 写出次态卡诺图、驱动方程和输出方程；画出逻辑电路图。

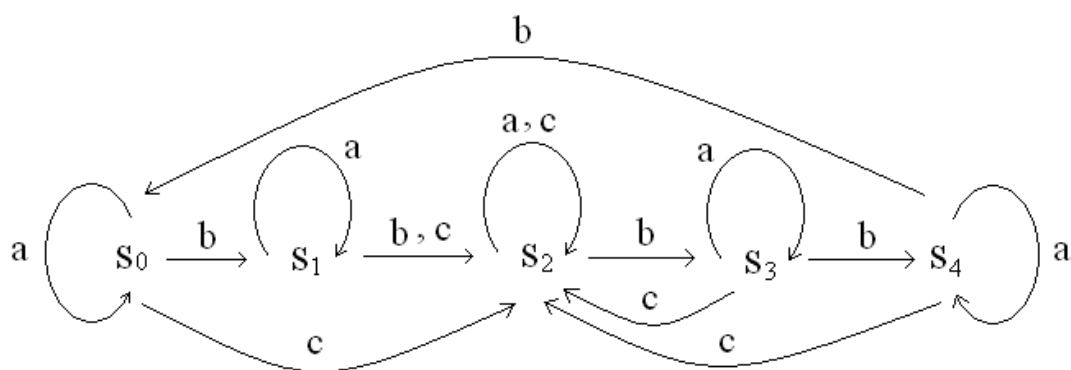
7. 用 4 位二进制计数器 74161 设计一个双模计数器，当输入控制变量 $M=0$ 时，工作在 10 进制；当输入控制变量 $M=1$ 时，工作在 7 进制。注意不能有过渡态。

8. 用模块电路设计 1001 1100 1010 序列信号产生电路。要求用一个计数器 74161 或 74161、一个 8 选 1 数据选择器 74151，可以加少量门电路。

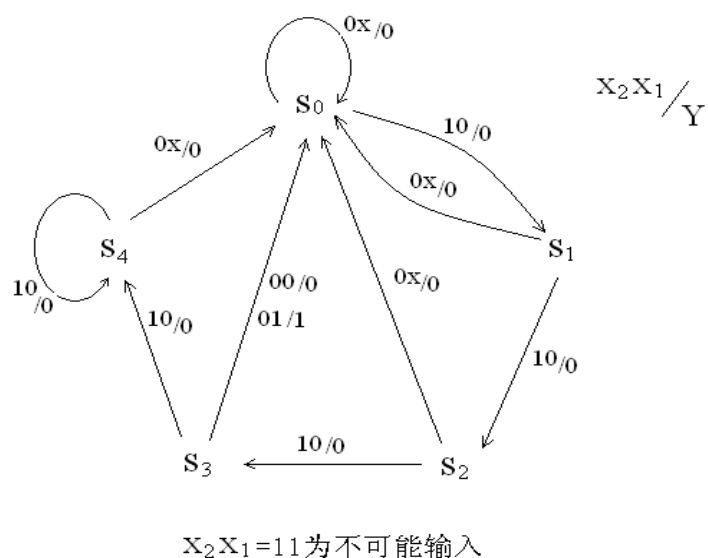
9. 用一片 74161 和一片 74151 实现双序列信号发生器： $X=0$ 时产生序列 001101； $X=1$ 时产生序列 0110100。

10. 用二个 74160 设计模 24 进制计数器, 不能有过渡态，可加适量门电路。

11.某控制器电路的状态转换图如下图所示，要求用一个计数器 74161 和必要的门电路、组合模块电路设计该控制器。

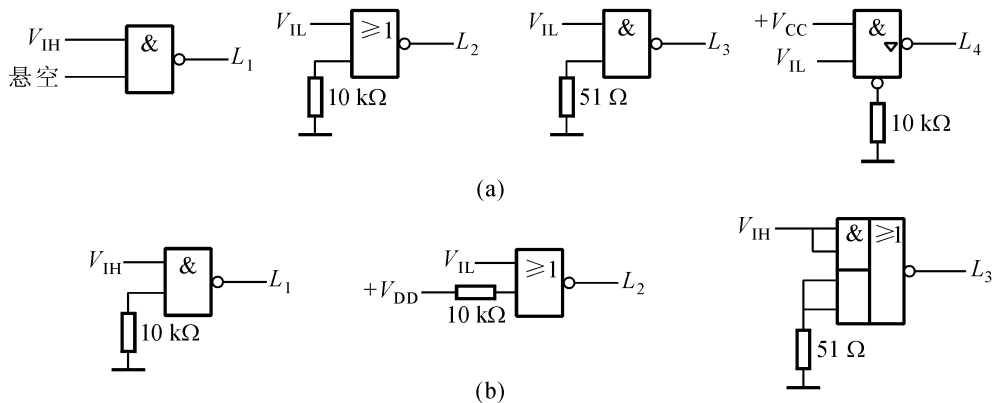


12.某控制器电路的状态转换图如下图所示，要求用一个计数器 74161 和必要的门电路、组合模块电路设计该控制器。

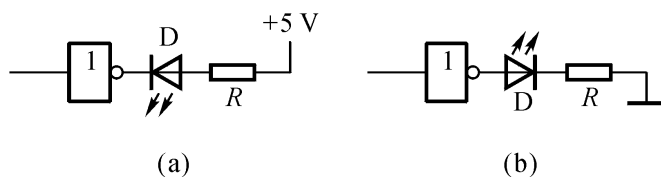


七、集成逻辑门

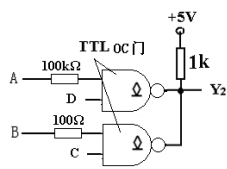
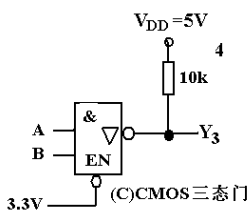
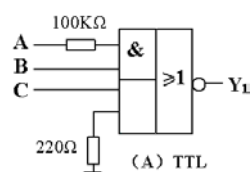
1. 指出图题 2.1 所示电路的输出逻辑电平是高电平、低电平还是高阻态。已知图(a)中的门电路都是 74 系列的 TTL 门电路，图(b)中的门电路为 CC4000 系列的 CMOS 门电路。



2. 甲、乙两位同学，用一个 TTL“非门”驱动发光二极管(设二极管发光时工作电流为 5mA)，甲接线如图题 (a)，乙接线如图题 (b)。试问谁的接线正确？



3. 写出下列电路的输出表达式。



八、判断题

1. 数字电路中用，“1”和“0”分别表示两种状态,二者无大小之分。 ()
2. 若两个函数具有不同的最简与或函数式，则两个逻辑函数必然不相等。 ()
3. 若两个函数具有相同的真值表，则两个逻辑函数必然相等。 ()

4. 逻辑函数两次求反则还原，函数的对偶式再作对偶变换也还原为它本身。()
5. 格雷码具有任何相邻码组只有一位码元不同的特性。()
6. 因为逻辑表达式 $A+B+AB=A+B$ 成立，所以 $AB=0$ 成立。()
7. 当 TTL 与非门的输入端悬空时相当于输入为逻辑 1。()
8. 三态门的三种状态分别为：高电平、低电平、不高不低的电压。()
9. TTL OC 门和 CMOS OD 门的输出端可以直接相连，实现线与。()
10. 普通的逻辑门电路的输出端不可以并联在一起，否则可能会损坏器件。()
11. 负逻辑的与非门就是正逻辑的或非门。()
12. 组合逻辑电路中产生竞争冒险的主要原因是输入信号受到尖峰干扰。()
13. 优先编码器的输入信号是相互排斥的，不允许多个编码信号同时有效。()
14. 二进制译码器相当于是一个最小项发生器，便于实现组合逻辑电路。()
15. 共阴发光二极管数码显示器需选用有效输出为低电平的七段显示译码器来驱动。()
16. 同步 RS 触发器存在空翻现象，而边沿触发器和主从触发器克服了空翻。()
17. 主从 JK 触发器和边沿 JK 触发器的逻辑功能完全相同。()
18. D 触发器的特征方程 $Q^{n+1}=D$ ，而与 Q^n 无关，所以，D 触发器不是时序电路。()
19. 计数器的模是指构成计数器的触发器的个数。()
20. 同步计数器的电路比异步计数器复杂，所以实际应用中较少使用同步计数器。()

九、选择题

1. 与十进制数 $(53.5)_{10}$ 等值的数或代码为_____。
 - A. $(101\ 0011.101)_{8421BCD}$
 - B. $(35.5)_{16}$
 - C. $(101\ 0011.0101)_2$
 - D. $(65.4)_8$
2. 逻辑函数的表示方法中具有唯一性的是_____。

(A) 最简与或式 (B) 最简或与式 (C) 逻辑图 (D) 最小项之和
3. 逻辑函数 $F = A \oplus (A \oplus B) =$ _____。

(A) \bar{B} (B) A (C) $A \oplus B$ (D) \bar{A} (E) B
4. 下列各函数等式与 $Y = A\bar{B} + BD + CDE + \bar{A}D$ 相等是_____。

(A) $\bar{A}\bar{B} + D$ (B) $Y = A\bar{B} + \bar{B}\bar{D} + \bar{C}\bar{D}\bar{E} + \bar{A}D$

(C) $(\bar{A} + D)(B + D)$ (D) $(A + D)(B + \bar{D})$
5. 对于 CMOS 与非门多余输入端的处理，可以_____。

(A) 接电源 (B) 接地 (C) 通过 $100k\Omega$ 电阻接地 (D) 悬空
6. 对于 TTL 或非门多余输入端的处理，可以_____。

(A) 悬空 (B) 通过电阻 $100k\Omega$ 接地

(C) 接地 (D) 与有用输入端并联

7. 以下电路中常用于总线应用的有_____。

A. 三态门 B. OC 门 C. 漏极开路门 D. CMOS 与非门

8. 三态门输出高阻状态时, _____是不正确的说法。

(A) 测量输出电压指针不动

(B) 相当于悬空

(C) 电压不高不低

(D) 测量电阻指针不动

9. 若在编码器中有 50 个编码对象, 则要求输出二进制代码位数为_____位。

A. 5

B. 6

C. 10

D. 50

10. 在下列逻辑电路中, 不是组合逻辑电路的有_____。

(A) 译码器

(B) 编码器

(C) 全加器

(D) 基本 RS 触发器

11. 在下列触发器中, 有约束条件的是_____。

(A) 主从 JK 触发器

(B) 同步 D 触发器

(C) 同步 RS 触发器

(D) 边沿 D 触发器

12. 为实现将 JK 触发器转换为 D 触发器, 应使_____。

(A) $J=D, K=\bar{D}$

(B) $J=\bar{D}, K=D$

(C) $J=K=D$

(D) $J=K=\bar{D}$

13. 一个触发器可记录一位二进制代码, 它有_____个稳态。

A. 8

B. 1

C. 2

D. 3

E. 4

14. 存储 8 位二进制信息要_____个触发器。

A. 2

B. 3

C. 4

D. 8

15. 为使触发器可靠地翻转, 输入信号必须先于时钟信号有效, 这段时间间隔称为()。

(A) 延迟时间

(B) 建立时间

(C) 保持时间

(D) 转换时间

16. 下列触发器中, 克服了空翻现象的有_____。

(A) 边沿 D 触发器

(B) 同步 D 触发器

(C) 主从 JK 触发器

(D) 同步 RS 触发器

17. 下列逻辑电路中为时序逻辑电路的是_____。

(A) 译码器

(B) 加法器

(C) 计数器

(D) 数据选择器

18. 同步计数器和异步计数器比较, 同步计数器的显著优点是_____。

(A) 工作速度高

(B) 可靠性高

(C) 电路简单

(D) 不受时钟 CP 控制。

19. 同步时序电路和异步时序电路比较，其差异在于后者_____。

(A) 没有触发器 (B) 没有统一的时钟脉冲控制

(C) 没有稳定状态 (D) 输出只与内部状态有关

20. 一位 8421BCD 码计数器至少需要_____个触发器。

(A) 3

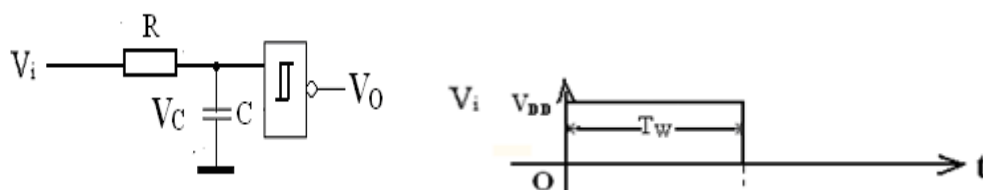
(B) 4

(C) 5

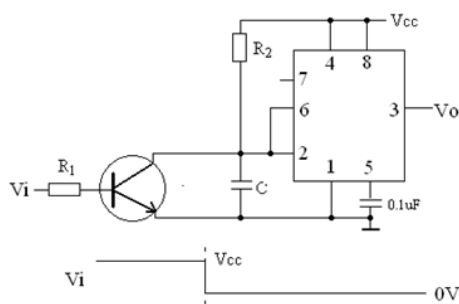
(D) 10

十、脉冲题

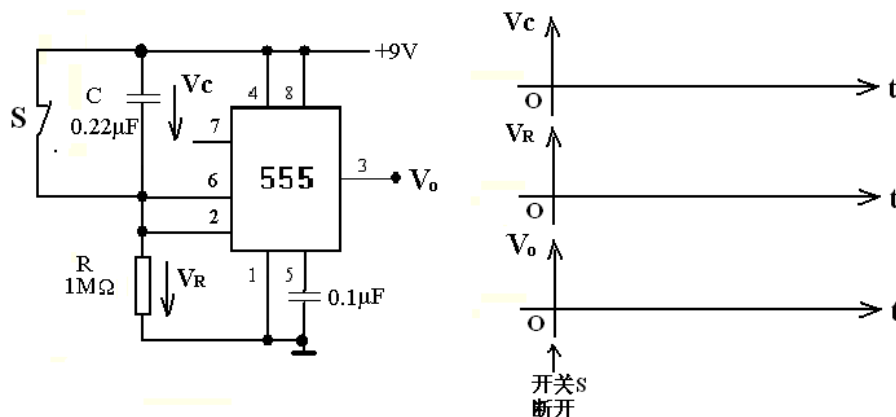
1. 下图为 CMOS 集成施密特组成的电路，其中 $RC \ll T_W$, V_{DD} 、 V_{T+} 和 V_{T-} 分别为 CMOS 电源电压、正向阈值电压和负向阈值电压。根据 V_i 输入波形，定性画出 V_C 和 V_O 的波形。



2. 已知 $V_{CC}=9V$, $R_1=1K$, $R_2=1M$, $C=0.22\mu F$ 。求在 V_i 的作用下计算并画出输出电压 V_O 和电容电压 V_C 的波形。当 V_i 为高电平时，三极管处于饱和状态。



3. 下图是由 555 定时器组成的开机延时电路。在 $t=0$ 时，开关 S 断开，试画出在开关断开后 V_C 、 V_R 和 V_O 的波形，并计算开关 S 断开后经过多少时间才 V_O 才会变成电平？



4. 下图为 555 组成的多谐振荡器，其中， V_{T+} 、 V_{T-} 分别为正向阈值电平和负向阈值电平。画出输出电压 V_o 和电容电压 V_c 的波形？并求出振荡频率。

