

存储系统

7.1 概述

1. 层次结构

- 寄存器
- cache
- 一级:Memory
- 二级:联机外存(硬盘/SSD)
- 三级
 - 脱机外存
 - U盘
 - 光盘
 - SD卡
 - 网络在线存储
 - 云盘
 - NAS

2. 按介质分类

- 半导体
 - 寄存器
 - cache
 - 内存
 - SSD
 - U盘/SD卡
- 磁性
 - 硬盘
 - 软盘
 - 磁带
- 光学
 - CD/DVD/BD-ROM
 - CD/DVD/BD-RAM/RW/R
- 视觉^_^
 - 视觉编码
 - 条码
 - 二维码
 - 纸带
 - 答题卡
 - 打孔带
- 文字(显示/打印 + OCR)

3. 性能指标

- 容量
 - bit
 - Byte
 - KB/MB/GB/TB/PB/EB/...
- 可靠性
 - MTBF
 - MTTF
- 功耗
 - 存储层次结构的功耗
 - 寄存器
 - cache
 - 主存
 - SSD
 - 硬盘
- 速度
 - 存取时间
 - 存取周期
 - 带宽

7.2 主存

- RAM
 - 构造
 - 地址译码
 - 一维译码
 - 二维译码
 - 优点?
 - 比一维译码的输出电路少得多!
 - 存储单元阵列
 - SRAM
 - 原理
 - 核心器件: MOSFET
 - 6-T SRAM单元工作图
 - 通过互斥的结构存储1-bit
 - 原理特性
 - 静态 (不需要刷新)
 - 高速
 - 复杂
 - 贵!
 - DRAM
 - 原理
 - 核心器件: 电容
 - 1-T DRAM单元工作图
 - 用电容存储的电量大小表示1-bit
 - 如何维持电容电量?
 - 专用的刷新电路 (充电电路)
 - “读后再写入”
 - 原理特性
 - 动态(电容会漏电, 需要充电)
 - 充电时无法读写
 - 因此慢!
 - 简单
 - 便宜!
 - 如何加速?
 - 并行读写+高频, DDR2/3/4 ..
 - 接口
 - 总线
 - 控制总线
 - 片选CS
 - 读RD
 - 写WR
 -
 - 地址总线
 - 数据总线
 - 连接
 - 如何级联多片内存?
 - 字扩展
 - 外加译码电路对高地址位译码(如74LS138)
 - 通过CS信号指定芯片
 - 位扩展
 - 多片(如2片) 内存同时接入数据总线的高低位段
 - X86平台的内存连接方法
 - 时序
 - 1. 地址
 - 1. 片选
 - 2. 数据
 - 3. WR写信号/ RD读信号
- ROM (待补充)

7.3 Cache

- 待补充
- 目的
 - 加速内存访问
- 替换算法
 - RAND
 - FIFO
 - LRU
 - LFU
 - OTP
 - 没有标题
- 地址映射
 - 全相联
 - 直接映射
 - 组相联
- Cache/Memory一致性问题
 - 策略
 - 写回法
 - 全写法
 - 如何解决速度不匹配?
 - 加buffer
 - 如果buffer溢出?
 - 加二级Cache
- 性能评价
 - 加速比
 - 成本
 - 命中率与容量的关系
 - 单调类log线
 - 原因?
 - 命中率与Cache块大小的关系
 - 凸函数
 - 左侧快速上升的原因?
 - 右侧缓慢下降的原因?
 - 总失效率
 - 累乘各级失效率
 - 平均访问时间
 - 累加各级Cache的访问时间期望

7.4 VM

- VM架构的动机
 - 进程隔离
 - 安全
 - 静态编译
 - 编译时的地址空间无需考虑运行时内存布局
 - 可支持用外存扩展主存
 - 利于内存管理
 - 支持多进程
 - 支持运行时分配内存
- 如何实现?
 - 段式VM
 - 特性
 - 逻辑性切割
 - 利于动态连接
 - 内存管理粒度粗
 - 内存碎片无法利用
 - 计算慢 (需要CPU介入)
 - 段表尺寸小
 - 页式VM
 - 特性
 - VM和PM的页面同尺寸
 - 管理粒度细
 - 高效利用
 - 高效 (无需CPU计算)
 - 页表尺寸很大
 - 段页式VM
 - 特性
 - 先分段, 段内再分页
 - 合理的段页表尺寸
- 用外存扩展内存
 - 内/外存调度策略
 - LRU
 - FIFO
 - 执行过程
 - 1. 当页面不在内存时, CPU发出Page Fault中断
 - 2. OS的FP处理程序执行调度策略
- VM的性能问题
 - 段/页/段页表高频密集访问
 - 占据Cache空间
 - 降低有效计算性能
 - 通过TLB优化
 - 专用于页表的Cache
 - TLB加持下的内存访问流程
 - 1. 虚地址 -> 物理地址转换
 - 2. 访问物理内存

作业

6; 7; 16; 22; 23; 27