# 校企合作选题: 多家联合单位"开源英才"工程实践选题

# 一、"开源英才"内容简介

本计划目标是为开源软硬件社区培养高质量人才,参与孵化和培育高质量开源项目。 本计划安排学习和工作任务,尽最大努力考虑四维一体:个人能力提升、满足毕业课题 要求、找到心仪的工作、对项目有较好的贡献和输出。具体包含:开源项目和人才培养。

**开源项目方面。**总体目标是,参考开源软件生态,构建全套开源芯片生态,包括开源 EDA 软件(芯片领域的 GCC 和 LLVM)、开源 IP(芯片领域的基础库),最终达成"基于开源的 EDA 软件,使用开源的 IP,设计开源芯片",降低芯片设计门槛。具体包括:

- 开源 EDA 软件。方向有算法设计、C++软件开发、高性能计算等。研发一系列专用软件工具辅助芯片设计,提升芯片设计效率和设计质量。
- 开源芯片。方向有体系结构设计、RTL 开发、IC 验证、SoC 集成设计、后端物理设计,以及终极的全链条设计(RTL-GDSII)。研发 RISC-V 处理器核、外围接口 IP 等,同时构建一系列 SoC 模板和开源设计流程。
- 云平台。方向有 Web 前后端设计、容器技术。研发云上芯片设计平台;支持开源芯片设计流程的自动化运行和部署;支持大规模用户的后端调度等。

**人才培养方面。**项目组在指导学生方面有较好积累,注重培养学生的个人能力(覆盖芯片设计、算法设计和软件开发等),并重视学生的毕业课题论文等。具体包括:

- 针对软件和算法的复合能力培养,项目组设计有"水滴"和"石穿"两个计划, 分别面向入门和进阶能力的培养,覆盖基础算法、C++编程、软件工程等。
- 项目组前后组织共计五期"一生一芯"计划(ysyx.org),指导学生设计并实现一款可流片的开源处理器芯片,培养同学们软硬件协同设计能力和全链条芯片设计能力(从体系结构设计到 RTL 开发再到 GDSII)。坚持"人才培养"和"公益"两个重要属性,为所有达成指标的在校生提供免费流片,不限专业、年级和学校。支持全程线上学习,也可申请线下学习和实习,随时报名,随到随学,鼓励同学们主动探索和积极实践,培养同学们独立解决问题的能力。
- 项目组现有来自多所高校的近 50 名硕博士生,设置有良好的学生指导和辅导机制,针对不同学校的不同毕业要求,安排对应的工作任务,全程指导学生选题、开题、中期和毕业等,并设置有"学生委员会",配备经费,专司组织文化活动。

# 二、未来可能的安排

未来线下实习单位。"开源英才"计划由多个联合单位共同发起,主要包括:中科院计算所、北京开源芯片研究院、鹏城国家实验室、上海处理器技术创新中心,分布在北京、深圳、上海等城市,分别承担不同的项目任务。其中,中科院计算所和鹏城国家实验室,都是博士培养单位,实习优秀的同学可以推荐读博。

未来线下实习待遇。工程实践表现优秀者,被推荐到线下实习。本科硕士博士,分别为 150/200/300 元每天。每人每月 5000 元左右的住宿标准(一般是泊寓的单身公寓,单人独立卫浴,步行 10 分钟左右到单位)。

**关于项目团队。**团队的整体运作模式类似研究所,科研项目和工程项目都有部署。 团队指导老师来自中科院计算所、鹏城实验室等单位,具备丰富的硕博士生指导经验。 当前在项目组实习的同学,约有 50 名,来自中国科学院大学(计算所和微电子所)、 中科大软件学院、北京大学、福州大学、深圳大学、海南大学、广东工业大学等高校。

团队在开源芯片(RISC-V 指令集、体系结构设计、RTL 开发、IC 验证、SoC 集成验证、后端物理设计、全链条芯片设计等)、工程软件开发(软件工程、设计模式、C++软件开发、高性能计算、GPU 异构计算、Web 前后端开发、云端系统软件)、科研探索(计算机体系结构、EDA 算法、高性能计算)等方面有丰富积累,代表项目有:中国科学院大学"一生一芯"计划;开源高性能 RISC-V 处理器核"香山";开源 EDA 工具链"iEDA"。

# 三、关于工程实践

- (1) 每个题目安排一名指导老师和至少一位助教;每2-4周安排一次组会指导进展。
- (2) 工程实践的线上网址为 oscc. cc/research, 项目组不定期更新和补充参考资料。
- (3)报名志愿分为第一志愿和第二志愿,第一志愿优先级更高。
- (4) 同学们报名时可以提供简要的"工作设想或工作计划等",供指导老师参考。

## 四、同学们的收获

- (1) **算法和软件能力。**设计一个指定的软件模块,实现或优化指定算法并达到较好性能。掌握独立设计和开发一个软件模块的能力,进阶可参与算法研究或大工程开发。
- (2) **系统能力**。从"零"开始构建一个完整的计算机系统,即实现一个简化但功能完备的 RISC-V64 模拟器,可运行"仙剑奇侠传"等游戏。掌握程序在计算机软硬件上的运行过程和原理,进阶可参与研发开源芯片的软硬件系统。
- (3) 芯片能力。设计一款 RISC-V64 处理器芯片,可 RT-Thread 或自制 OS。掌握一颗芯

片从体系结构设计到 RTL 实现的过程,参与免费流片,进阶可参与芯片全链条设计。

# 选题介绍

"开源英才"的题目分为四类,Web 前后端开发(4 道)、系统和芯片设计(2 道)、EDA 设计(2 道),C++高阶编程(2 道),合计 10 道,都比较硬核,很能锻炼动手能力。

本文档所有题目的内容和资料,都会持续在该网址补充(http://oscc.cc/research)

项目编号: 1 (指导老师: 翟建芳, 余艳玮)

项目名称: 基于 vite+vue3 的线上教学管理系统

招募人数: 4

研究内容:

系统主要功能有网站主页 & 公告展示、用户登录与信息管理、个人空间搭建、论坛讨论等功能,实现学员线上学习进度与信息管理以及论坛交互。前端项目使用 vite+vue3+pinia+router 搭建系统,进行功能化、模块化、工程化的前后端分离式开发,前端涉及模块封装、登录管理、移动适配、富文本编辑、vite 插件编写、打包流程优化等。

### 基础指标:

- 1.使用 vite+vue3+pinia+router 搭建网站,实现主页、公告、用户登录、论坛交互等基础功能
- 2.使用 Git 进行协作与代码版本管理
- 3.使用 eslint+prettier 进行代码规范

### 进阶指标:

- 1.编写 vite 插件实现 md 文档展示
- 2.实现富文本编辑区功能
- 3.打包流程优化

### 预期收获:

- 1.通过整个过程,熟悉一个简单的网站背后是怎么从0到1制作出来的
- 2.学会前端主流框架与技术栈的使用,熟悉其原理与生命周期
- 3.了解前端打包工具,以及前后端分离项目的前端部署
- 4.熟悉 HTTP 网络协议,熟悉前端异步开发方式等
- 5.熟悉 Git 进行协作与版本管理, 养成良好的代码风格

参考链接: https://ysyx.oscc.cc/

项目编号: 2 (指导老师: 余艳玮)

项目名称:基于 Node+Express+MongoDB 的线上教学管理系统

招募人数: 4

#### 研究内容:

网站主要功能有主页 & 公告展示、用户登录与信息管理、个人空间、论坛讨论等功能,该系统实现学员线上学习进度与信息管理以及论坛交互。后端项目使用 Node+Express+MongoDB 搭建系统,进行功能化、模块化、工程化的前后端分离式开发,后端涉及用户权限管理、数据库存取、HTTP 封装,接口与数据格式封装,中间件编写,进程管理等等。

### 基础指标:

- 1.使用 Node+Express+MongoDB 搭建网站,实现网站系统基础功能,包括用户权限管理、HTTP 信息封装,进程管理、数据库以及文件管理与接口封装,中间件编写等
- 2.使用 Git 进行协作与代码版本管理

### 进阶指标:

- 1.封装 RPC 实现自定义接口优化进程间通信,使用设计模式优化项目
- 2.使用模板引擎与视图渲染
- 3.完成网站后端项目部署

# 预期收获:

- 1.通过整个过程,熟悉后端项目基础流程
- 2.学会后端框架 Express, Node 进程管理以及 MongoDB 的使用
- 3.学会后端常用接口封装形式、中间件编写,数据格式封装
- 4.熟悉 HTTP 网络协议,熟悉 RPC 进程间通信
- 5.了解前后端分离项目的后端部署流程
- 6.熟悉 Git 进行协作与版本管理, 养成良好的代码风格

参考链接: https://ysyx.oscc.cc/

项目编号: 3 (指导老师: 吴桂兴, 孟宁)

项目名称: 基于 Electron 的前后端分离的 EDA 云计算框架

招募人数: 4

### 研究内容:

使用 Electron 实现桌面端应用,具备 EDA 设计软件基础框架,做到前端可以流畅展示 EDA 设计验证芯片图,后端流畅获取相关数据,同时将 EDA 的部分计算需求转移到云端进行计算,本地从云端获取返回结果并展示到应用上。除了常规前后端技术栈(如 vue、node 等),还主要涉及 WebSocket 进行网络间通讯、WebGL 绘制展示图、WebAssembly 加快与优化编译执行速度,数据库、微服务等技术。

### 基础指标:

- 1.使用 Electron 搭建桌面应用,实现 EDA 基础界面,完成前后端基础功能框架
- 2.使用 WebGL 初步完成芯片验证图展示,使用 WebSocket 初步完成数据传输
- 3.使用 git 进行协作与代码版本管理

### 进阶指标:

- 1.优化 WebSocket 数据传输速度,优化 WebGL 图片绘制速度与效率
- 2.使用恰当数据结构优化图片展示效率与速度
- 3.使用 WebAssembly 优化编译与执行速度

# 预期收获:

- 1.通过整个过程,熟悉桌面应用的开发过程,同时对于前后端开发都会有一定的熟悉
- 2.了解 EDA 设计的过程以及 EDA 软件的基础使用
- 3.熟悉 WebSocket、WebGL、WebAssembly、数据库、微服务等技术
- 4.了解系统进程间通信、进程管理、HTTP协议、多线程处理等
- 5.熟悉 Git 进行协作与版本管理, 养成良好的代码风格

项目编号: 4

(指导老师: 陈博)

项目名称: 基于 web 远程连接 Docker 容器的云端管理系统

招募人数: 4

### 研究内容:

使用前后端技术搭建 web 网站,用户登录可以在该网站上远程配置、管理自己的 Docker 容器,并通过 ssh 远程连接 Docker 进行开发。管理员登录可以查看并管理权限下所有用户的 Docker 容器的相关信息。同时需要考虑多用户同时登录使用 Docker 容器时的系统性能、资源、网络优化、以及负载均衡等。

## 基础指标:

- 1.学习前后端知识并搭建网站,实现用户远程配置与管理 Docker 容器的功能
- 2.完成用户权限管理系统,实现不同用户不同权限操作
- 3.使用 Git 进行协作与代码版本管理

### 进阶指标:

- 1.使用负载均衡技术,优化多用户同时登录使用 Docker 容器情况下的系统性能
- 2.使用算法优化系统存储,提高系统资源利用率

### 预期收获:

- 1.熟悉 Docker 配置与部署、环境调试
- 2.熟悉前后端的基本开发流程与技术
- 3.了解 Linux 操作系统,性能优化与负载均衡等技术
- 4.熟悉 Git 进行协作与版本管理, 养成良好的代码风格

项目编号:5

(指导老师: 翟建芳,郭燕,吴桂兴,赵振刚,李春杰)

项目名称:基于 RISC-V 架构的模拟器实现

招募人数:每组3人,支持多组,有微信群和线上助教每周组会

### 研究内容:

在 NEMU(NUJ emulator)的基础上设计一个完整的可以运行仙剑的 riscv64 模拟器,设计一个简易的调试器了解 GDB 的原理。实现差分纠错机制和各种 trace 功能,加强调试能力。实现基础的外设功能和中断异常,实现对用户态的支持,实现简易文件系统和虚拟文件系统抽象方便数据访问,最终能够运行仙剑奇侠传。注:这个题目很硬核。

### 基础指标:

- 1.实现类似 GDB 的简易调试器
- 2.提供运行时环境和基础设施如 difftest 纠错机制,支持 RISCV64IM 架构指令集并通过 cpu-tests
- 3.实现设备的输入和输出,如串口、键盘、vga、音频等运行彩色版超级马里奥
- 4.实现异常处理机制
- 5.实现系统调用功能并支持常用的系统调用
- 6.实现简易文件系统和虚拟文件系统抽象
- 7.运行仙剑奇侠传

# 进阶指标:

- 1.实现 sv39 分页机制
- 2.运行简易的操作系统 nanos-lite
- 3.实现抢占多任务

### 预期收获:

从"零"开始实现一个完整的计算机系统,理解"程序如何在计算机上运行"。本项目实现一款支持RV64IM的 RISC-V模拟器,可以辅助同学们深入了解计算机系统知识,从计算机系统的抽象层视角观察到程序运行的行为。该项目把操作系统和组成原理等计算机基础课程的实践内容串在了一起,对锻炼专业基础实践能力有很大帮助。参考资料网站(https://ysyx.oscc.cc/docs/ics-pa/)

项目编号: 6

(指导老师: 翟建芳, 吴桂兴)

项目名称: 基于 RISC-V 架构的五级流水线处理器实现

招募人数:每组3人,支持多组,有微信群和线上助教每周组会

# 研究内容:

设计 RIV64IM 指令集处理器,并能够提供差分调试机制,一键编译运行环境,外设支持。正确性上能够通过所有的 cpu-tests, 功能上实现多种外设支持, 并能够运行超级马里奥。

## 基础指标:

- 1.基于 difftest 差分机制和 verilator 仿真器实现 debug 调试机制
- 2.基于 abstract-machine 搭建处理器运行时环境,一键编译并运行程序
- 3.实现 RV64IM 指令集并正确运行所有的 cpu-tests
- 4.实现五级流水线处理器
- 5.实现 uart、rtc、vga 等外设支持,运行超级马里奥

### 进阶指标:

- 1.实现 axi-lite 总线
- 2.实现乘除法
- 3.实现异常和中断机制
- 4.实现 cache 提高性能
- 5.在处理器上运行仙剑奇侠传
- 6.在处理器上运行 RT-thread 和自己开发的 OS

### 预期收获:

在自己设计的处理器上运行红白机游戏超级玛丽,深入理解如何从零开始构建一颗"属于自己的处理器芯片",并且能够启动 RT-thread 和自己开发的 OS。这个题目相当硬核,比第五题要更难一些,收获也更多。部分同学如果有能力按照"一生一芯"的要求(如记录和组会等)独立 推进项目并完成指标,可到"一生一芯"申请免费流片。参考资料网站(https://ysyx.oscc.cc/docs/)。

项目编号:7

(指导老师:李春杰,孟宁)

项目名称:基于 C++的 Docker 容器

招募人数: 3

### 项目背景:

Docker 的本质是使用 LXC 实现类似虚拟机的功能,进而节省的硬件资源提供给用户更多的计算资源。本项目将 C++与 Linux 的 Namespace 及 Control Group 技术相结合,实现简易 Docker 容器。

### 项目内容:

- 1. 使用 Namespace 进行资源隔离
- 2. 向容器提供网络访问
- 3. 使用 Control Group 限制容器资源

# 预期收获:

- 1. 了解 Namespace 技术和相应的系统调用
- 2. 学会使用 Linux 的原生 API 对网络进行操作
- 3. 了解 Control Group 技术和相应的系统调用
- 4. C/C++混合编程

### 参考内容:

Gocker: https://github.com/shuveb/containers-the-hard-way

项目编号:8

(指导老师: 陈博, 赵振刚)

项目名称: 基于 C++的线程池及内存池

招募人数: 3

# 项目背景:

在特殊场景中,存在短时间内多次创建线程、同时申请内存的需求。直接使用 C++内置的线程、内存申请及销毁 API 在这些场景中带来较大的开销。使用线程池和内存池技术预先申请资源,实现进程级的资源管理,减少内存碎片,提高资源利用效率。

### 项目内容:

- 1. 实现线程池;设计测试用例,性能应优于直接申请和释放线程的方式
- 2. 实现多线程高并发内存池;基于1中的线程池,设计测试用例,保证多线程下的内存一致性
- 3. 单元测试及集成测试

#### 目标:

- 1. 实现一套可完成基础功能的自定义线程池和内存池
- 2. 进阶可提升线程池和内存池的性能,应对复杂场景(比如碎片化内存申请,超大内存管理等), 拓展线程池向上透明,支持跨机器的分布式线程协作和迁移等。

#### 预期收获:

- 1. 深入理解 C++编程原理,掌握多线程编程技术原理和 C++内存管理系统原理
- 2. C++并发编程及测试技术

项目编号:9

(指导老师: 吴桂兴)

项目名称: 自动化布局工具

### 招募人数: 6

课题背景: 布局问题是超大规模集成电路 EDA 物理设计的核心问题之一,通常包含数百万个集成电路单元和各种复杂的布局约束。通过确定集成电路单元在芯片中的具体位置,在单元互不重叠的基础上优化一些性能指标。

#### 研究内容:

给定若干个相同高度的矩形及矩形之间的连接关系,将矩形装入到一个二维平面矩形容器中(划分为与矩形等高的行,矩形只能放在行上),矩形的边和容器的边相互平行,且矩形之间、矩形与容器之间不能发生交叠,同时每组连接关系中矩形所围成的半周长长度之和尽可能的小。

#### 基础指标:

- 1、实现宽度相同的矩形布局
- 2、矩形放置在行上,相互之间无交叠
- 3、支持矩形规模在一万个以内

- 4、总体连线长度较短
- 5、正确处理文件输入输出

# 进阶指标:

- 1、实现宽度不同的矩形布局
- 2、支持有限时间内完成数十万甚至百万个矩形布局
- 3、总体连线长度尽可能短

# 学生收获:

尝试实现一款线长驱动的 EDA 布局工具,学习前沿的 EDA 布局算法,掌握大规模优化方法,熟练掌握 C++开发和调试。国内的 EDA 企业发展迅速,实习和工作机会都很不错。"开源英才"项目组在开源 EDA 方向有较好的积累,指导老师和博士生都比较多,团队氛围也不错。对算法设计、工程软件开发和 EDA 方向感兴趣的同学,还是很适合这个题目的。

### 参考文献:

- [1] Chen T C, Jiang Z W, Hsu T C, et al. NTUplace3: An analytical placer for large-scale mixed-size designs with preplaced blocks and density constraints[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2008, 27(7): 1228-1240.
- [2] Cheng C K, Kahng A B, Kang I, et al. Replace: Advancing solution quality and routability validation in global placement[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2018, 38(9): 1717-1730.
- [3] Lin Y, Dhar S, Li W, et al. Dreamplace: Deep learning toolkit-enabled gpu acceleration for modern vlsi placement[C]//Proceedings of the 56th Annual Design Automation Conference 2019. 2019: 1-6.