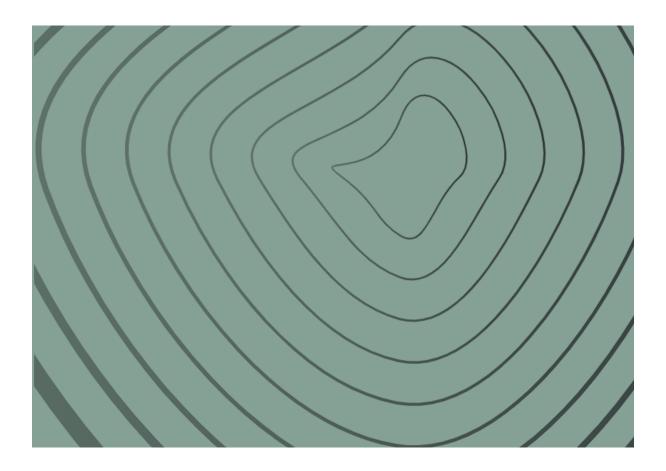
Notas

Arquitectura De Computadoras

Luis Eduardo Galindo Amaya (1274895)



Asignatura	Organización de Computadoras (331)	
Docente	Arturo Arreola Alvarez	
Fecha	2022-08-25	

Arquitectura De Computadoras

Luis Eduardo Galindo Amaya (1274895)

2022-08-25

Bus de direcciones

El bus de direcciones son las lineas de cobre dentro del procesador. Dependiendo de la cantidad de lineas que tenga podremos saber el tamaño de las dirección de memoria máxima direccionable

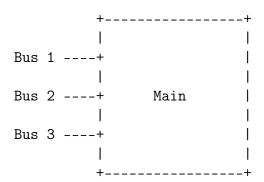


Figura 1: 2^3 direcciones máximas direccionables.

Bus de datos

Nos permite saber si el tamaño de los registros, el bus de datos es bidireccional, puede dar y recibir datos el bus de datos es trifásico¹: Leyendo, escribiendo y esperando.

Bus de control

De cuatro a diez lineas en paralelo, les dice a los periféricos y la memoria que hacer, el bus de control es la manera mediante la cual se comunica la CPU con los otros dispositivos:

¹Que tiene tres estados.

- 1. El CPU trae la información de memoria, las instrucciones están codificadas por lo que ocupan vario bytes
- 2. Decodifica la instrucción.
- 3. Determina las operaciones.
- 4. Trae el operador
 - El dato por el bus de datos
 - y la instrucción por el bus de control
 - el resultado sale por el bus de datos

Arquitecturas CISC y RISC

Computadora de conjunto de instrucciones complejas (CISC)

- un conjunto de operaciones mas complejas en el procesador
- las operaciones requieren mas de un ciclo del procesador
- las operaciones tienen tamaños variables en memoria

Computadora de conjunto de instrucciones reducidas (RISC)

- Cada operación se realiza en un solo ciclo de reloj
- Tamaño constante de instrucciones, usualmente un byte
- las operaciones son mas sencillas²

Segmentación encausada

Podemos interpretarlo como una linea de ensamble dentro del procesador en la que el procesador va pasando las operaciones de una a una para evitar detenerse.

²Se parece mas a las operaciones en marie.js

Arquitectura Harvard

Arquitectura Von Neuman