

Bitácora de trabajo: Proyecto 1

Sebastián Chaves-Ruiz, Gustavo Gamboa-Mora
sebas4101p@estudiantec.cr, 2907@estudiantec.cr
Área académica de Ingeniería en Computadores
Instituto Tecnológico de Costa Rica

I. FECHA: 23-08-24

I-A. Descripción de actividades:

El diseño del circuito comenzó con las tablas de verdad para las entradas y salidas, así como la suma del acumulado que se obtiene a partir de la primera tabla de verdad. El sistema en cuestión utiliza un switch con 4 entradas representadas por los bits A , B , C y D , generando dos salidas Y_0 y Y_1 . A continuación, se presenta la tabla de verdad correspondiente:

A	B	C	D	Y_1	Y_0
1	0	0	0	0	0
1	1	0	0	0	1
1	1	1	0	1	0
1	1	1	1	1	1

Cuadro I
TABLA DE VERDAD DEL SWITCH 1

Una vez definidas las tablas de verdad, se procedió a la simplificación utilizando álgebra booleana para reducir la complejidad del circuito combinatorio resultante. El objetivo principal era obtener una representación más sencilla y eficiente del circuito que facilitara su implementación y optimizara los recursos lógicos.

Inicialmente, utilizando el producto de sumas, las expresiones para las salidas Y_0 y Y_1 fueron determinadas de la siguiente manera:

$$Y_1 = A \cdot B \cdot C \cdot \overline{D} + A \cdot B \cdot C \cdot D$$

$$Y_0 = A \cdot B \cdot \overline{C} \cdot \overline{D} + A \cdot B \cdot C \cdot D$$

Luego con la ayuda de la página www.32x8.com la cual hace la simplificación con álgebra booleana se obtienen las salidas simplificadas:

$$Y_1 = C$$

$$Y_0 = D + B \cdot \overline{C}$$

Utilizando proteus el circuito quedó de esta manera:

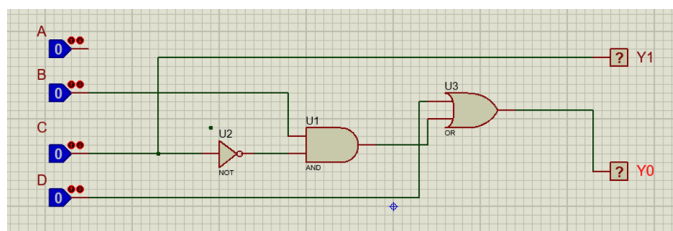


Figura 1: Circuito 1.

II. FECHA: 26-08-24

II-A. Descripción de actividades:

Se realizó la tabla de verdad de la suma de las salidas de la primera tabla con el switch que modela el acumulado. Este switch representa un valor en binario de 2 bits, que puede tomar valores desde 0 hasta 3. A continuación, se presenta la tabla de verdad correspondiente para los valores en binario modelados por el switch 2.

A	B	#
0	0	0
0	1	1
1	0	2
1	1	3

Cuadro II
VALORES QUE GUARDA EL ACUMULADO.

La tabla de verdad de la suma sería la siguiente:

A	B	C	D	Y_1	Y_0
0	0	0	0	0	1
0	0	0	1	1	0
0	0	1	0	1	1
0	0	1	1	0	0
0	1	0	0	1	0
0	1	0	1	1	1
0	1	1	0	0	0
0	1	1	1	0	1
1	0	0	0	1	1
1	0	0	1	0	0
1	0	1	0	0	1
1	0	1	1	1	0
1	1	0	0	0	0
1	1	0	1	0	1
1	1	1	0	1	0
1	1	1	1	1	1

Cuadro III
TABLA DE VERDAD DE LA SUMA DE LAS SALIDAS CON EL SWITCH ACUMULADOR.

Luego con la ayuda de la página www.32x8.com la cual hace la simplificación con álgebra booleana se obtienen las salidas simplificadas:

$$Y_0 = \overline{(B \oplus D)}$$

$$Y_1 = \overline{A} \overline{B} (C \oplus D) + B (\overline{A \oplus C}) + AB (\overline{C \oplus D})$$

El circuito para las salidas Y_0 y Y_1 simulado en Proteus es el siguiente:

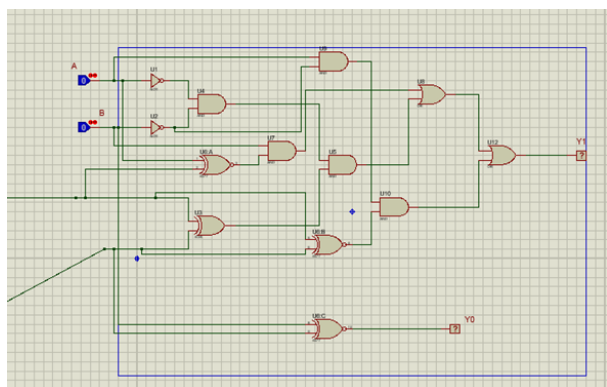


Figura 2: Circuito 2

III. FECHA: 02-09-24

III-A. Descripción de actividades:

Se simula la conexión del BCD al display de 7 segmentos, el cual será de ánodo común, en la patilla de LT se conecta una resistencia de pull down para que se realice la suma a la hora de presionar un botón. El circuito de la conexión del BCD al display es el siguiente.

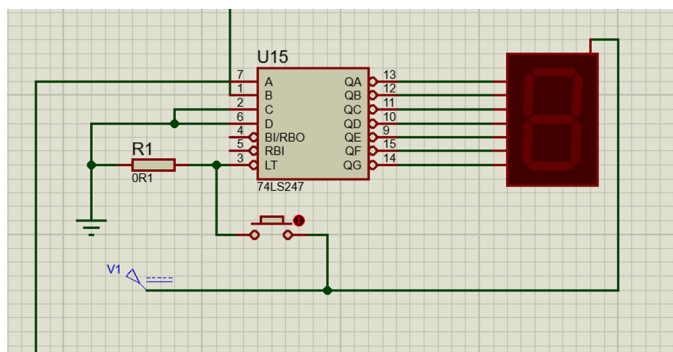


Figura 3: Circuito 3

Todas las compuertas utilizadas y el integrado BCD utiliza la tecnología TTL, de la familia 74LS.

IV. FECHA: 08-09-24

IV-A. Descripción de actividades:

Se realiza la simulación del registro, el cual utiliza dos flipflops JK 74LS73, los cuales almacenan el valor correspondiente y con el armado del circuito son un contador. Utilizando proteus, el circuito quedaría de la siguiente manera:

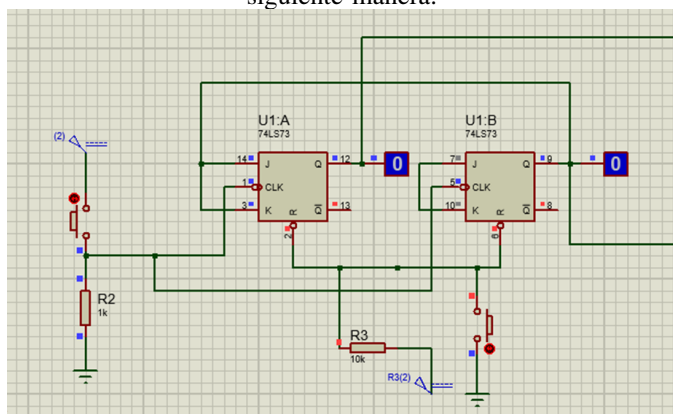


Figura 4: Circuito 4

Donde se le añade una resistencia del pull down y un accionador el cual hace la función de subir el flanco para que así los flip flops realicen el conteo correspondiente. Mientras que en los reset se le añade una resistencia de pull up con un accionador conectado a tierra, el cual cuando se presiona reinicia el contador al equivalente binario del 0. Cabe recordar que este registro solo almacena valores en dos bits, es decir, del 0 al 3 en binario.

V. FECHA: 11-09-24

V-A. Descripción de actividades:

En tinkercad se simula el segundo decodificador el cual es para accionar el motor, se utiliza una compuerta XOR para que así el motor se active en el rango de 1 a 2 binario. Utilizando un transistor NPN se desacopla el motor donde la base se conecta a la salida del XOR con una resistencia de 1K, el emisor se conecta a tierra y el colector se conecta a una entrada del motor, la otra entrada se conecta a una batería de 9V, el circuito en protoboard se muestra a continuación.

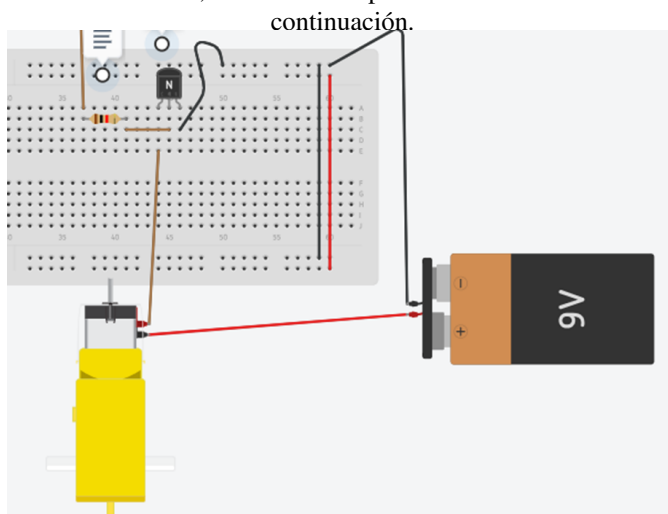


Figura 5: Desacople simulado en tinkercad

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Cuadro IV
TABLA DE VERDAD XOR

Repositorio GitHub