



## 第14章 触发器

14.1 基本触RS发器

14.2 同步触发器

14.3 主从触发器（不讲）

14.4 边沿触发器

14.5 触发器逻辑功能的转换



# 概述

触发器是一个可以记忆二进制信号0, 1的存储单元, 在电路中用来“记忆”电路过去的输入情况。

一个触发器具有两种稳定的状态, 一个称之为“0”状态, 另一种称之为“1”状态。在任何时刻, 触发器只处于一个稳定状态, 当触发脉冲作用时, 触发器可以从一种状态翻转到另一种状态。

具体说来，是指时钟脉冲**CP**控制下逻辑功能的不同

# 一、触发器的分类

按电路结构

基本RS触发器

同步RS触发器

主从触发器

边沿触发器

时钟触发器

按逻辑特性

RS触发器

JK触发器

D触发器

T触发器

当然，按开关元件，触发器又可分为CMOS和TTL两种类型

## 二、触发器的性质

触发器的基本性质：

1. 触发器有两个稳定的工作状态，  
一个为1。即输出端 $Q=1$ ， $\overline{Q}=0$ 。  
一个为0。即输出端 $Q=0$ ， $\overline{Q}=1$ 。

**Q的状态称为触发器的状态**

在没有外界信号作用时，触发器维持原来的稳定状态。

2. 在一定外界信号作用下，触发器可以从一个稳定的工作状态翻转到另一个稳定状态。



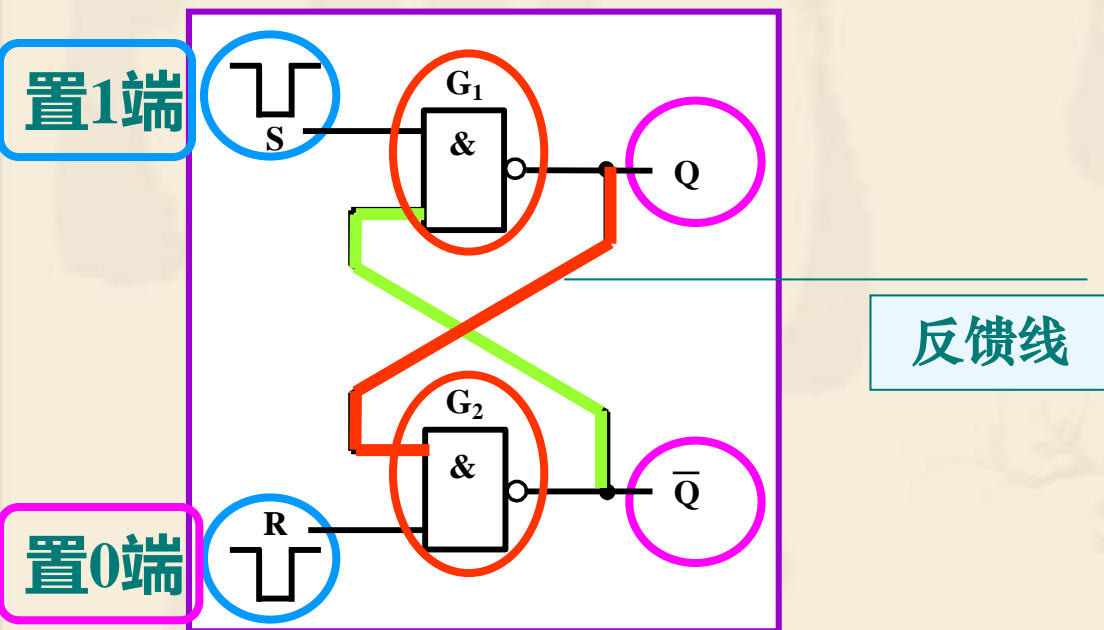
### 三、现态和次态的概念

接收输入信号之前，触发器的状态称为现态或初态或上一时刻，用 $Q^n$ 表示

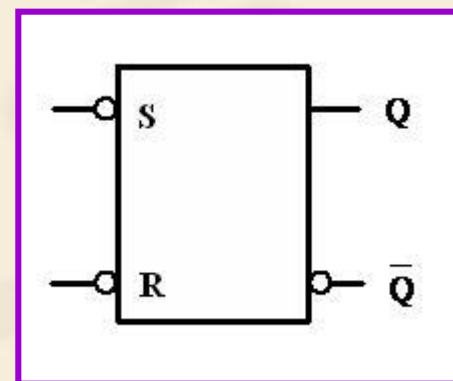
接收输入信号之后，触发器的状态称为次态或下一时刻，用 $Q^{n+1}$ 表示

# 14.1基本触RS发器

## 1、电路结构



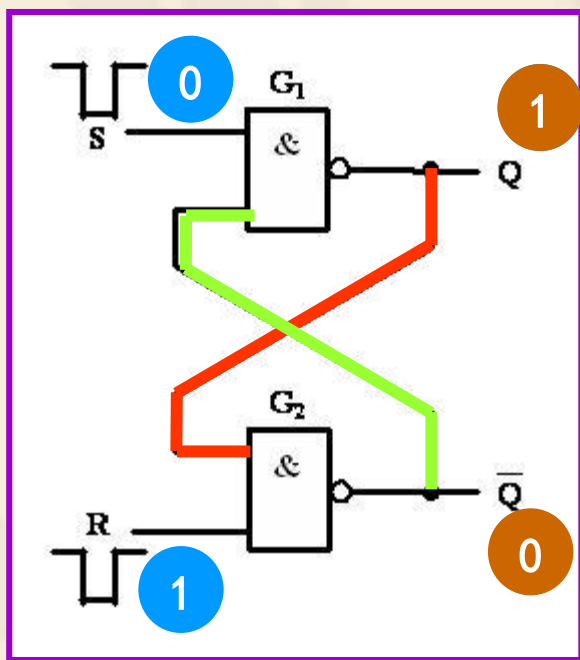
由两个与非门组成



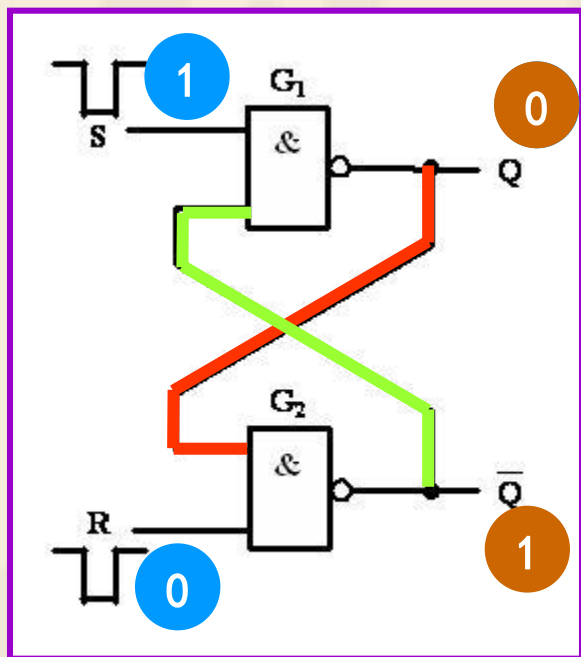
逻辑符号

## 2、功能

1) 可置“1”：当  $S=0$ 、 $R=1$  时，触发器输出  $Q=1$ 。

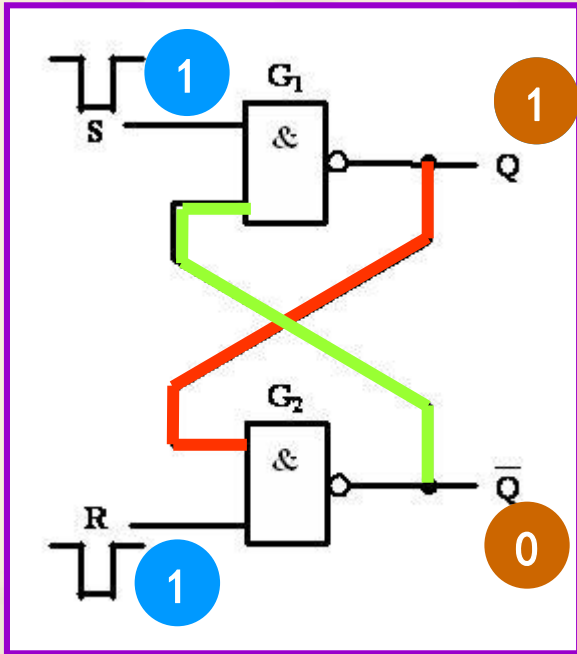


2). 可置“0”：当  $S=1$ 、 $R=0$ ，触发器  $Q=0$ 。

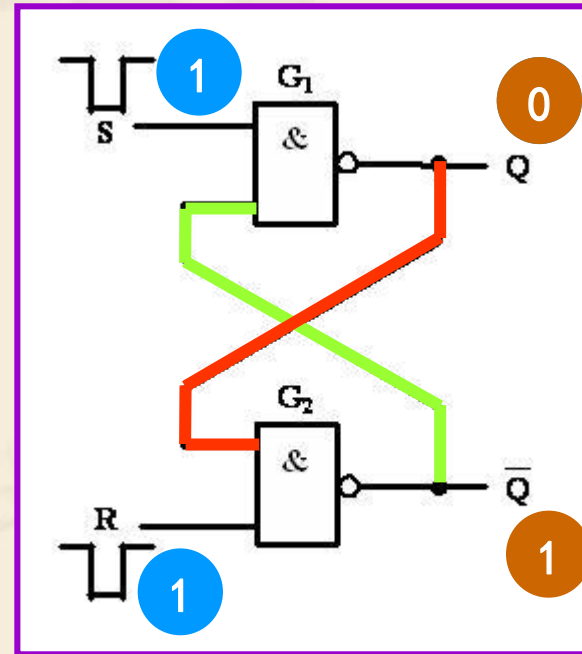




3) 能记忆：当 $S=R=1$ 时，触发器状态不变，即原有状态被存储起来

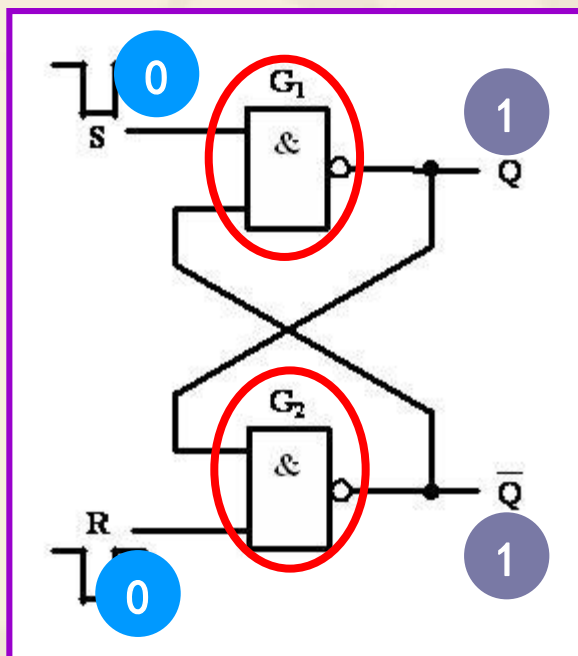


若原态 $Q^n=1$



若原态 $Q^n=0$

4) 有不定态：当  $S=R=0$  时，触发器状态为不定状态。



当  $R=S=0$  撤消后，由于门延迟不可能完全相等，故不能确定FF是处于何态。

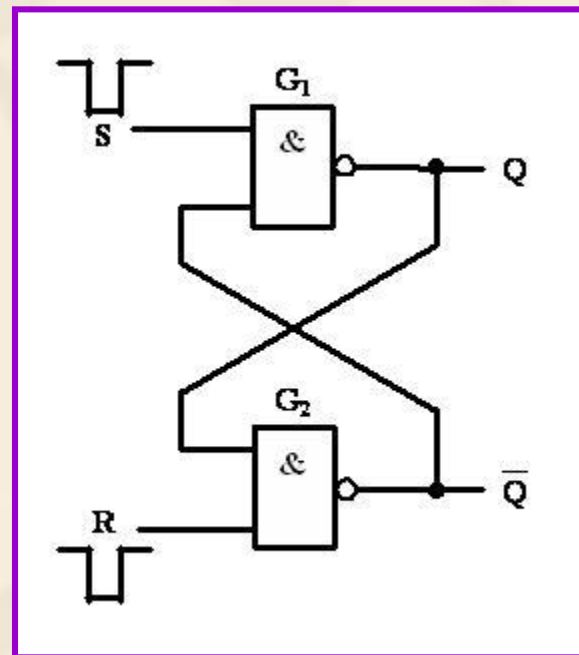
初态  $Q^n = x$

### 3、真值表

R	S	Q
0	1	0
1	0	1
1	1	不变
0	0	不定

记忆前一  
状态

RS撤除



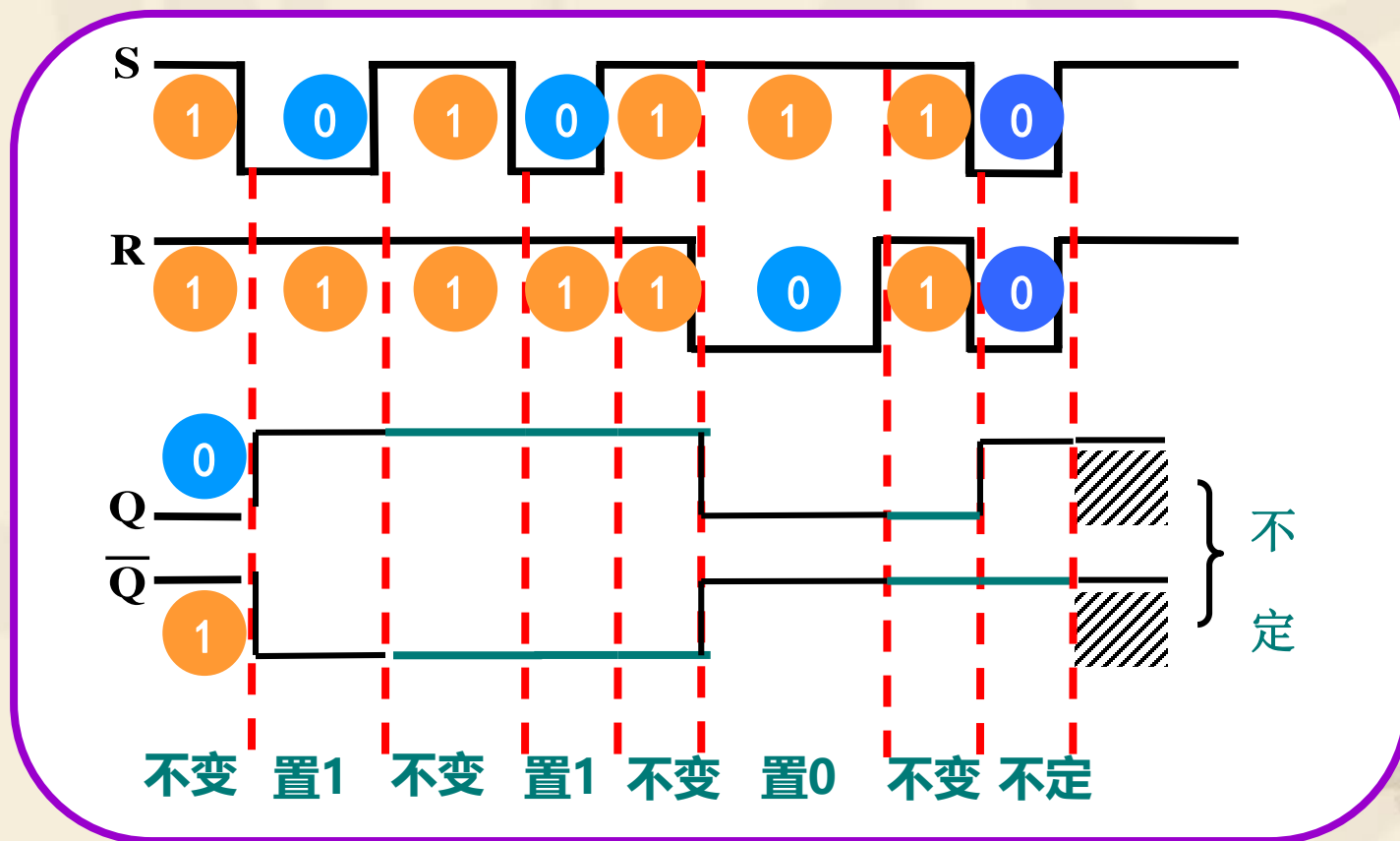
### 4、逻辑表达式

$$\begin{cases} Q = \overline{S} \overline{Q} \\ \overline{Q} = \overline{R} Q \end{cases}$$

## 5、逻辑功能

画工作波形的方法：

1. 根据触发器动作特征确定状态变化的时刻；
2. 根据触发器的逻辑功能确定下一个状态 $Q^{n+1}$ 。



工作波形能直观地表示出输入与输出的时序关系

## 6、应用举例

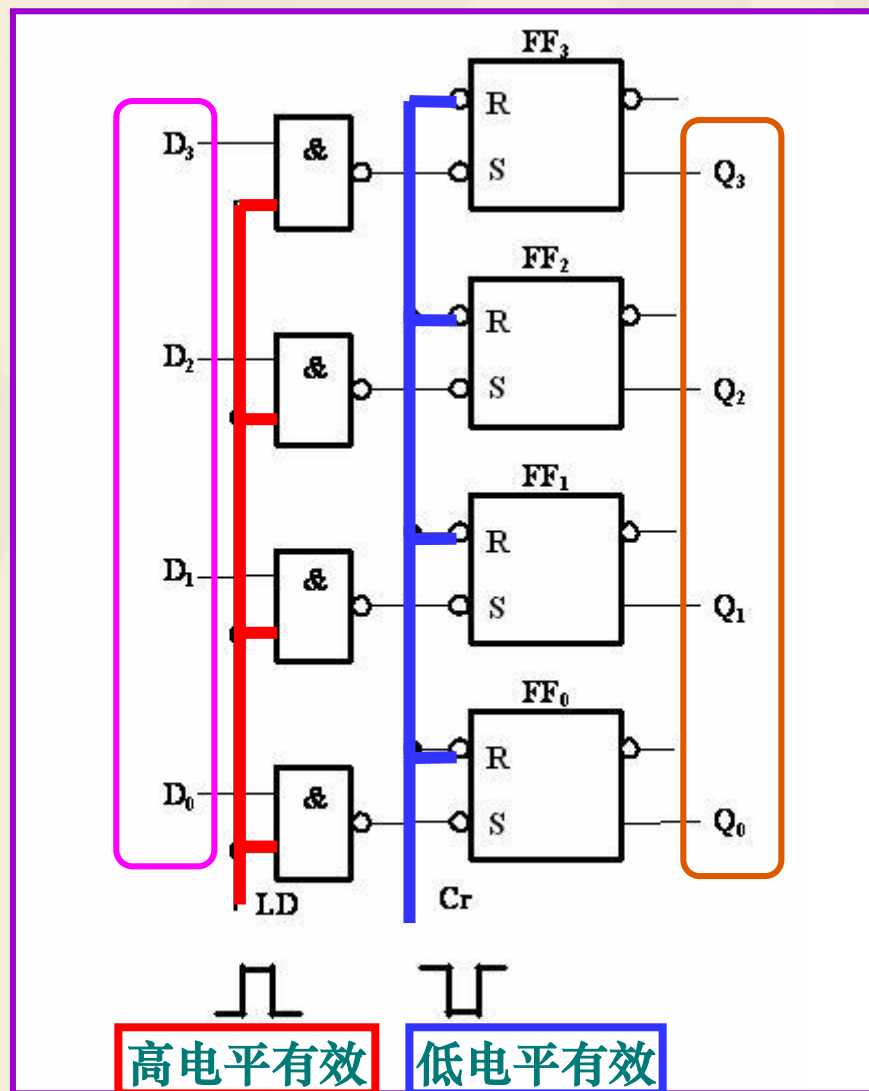
例1 用基本RS触发器和与非门构成四位二进制数码寄存器。

输入端

输出端

置数端-LD

清零端-Cr





## 工作原理:

### 第一步: 清零

$S=1$

$R=0$

置0

$S=1$

$R=1$

不变

### 第二步: 置数

$S=\bar{D}_i$

$R=1$

当  $S=\bar{D}_i=0$

置1

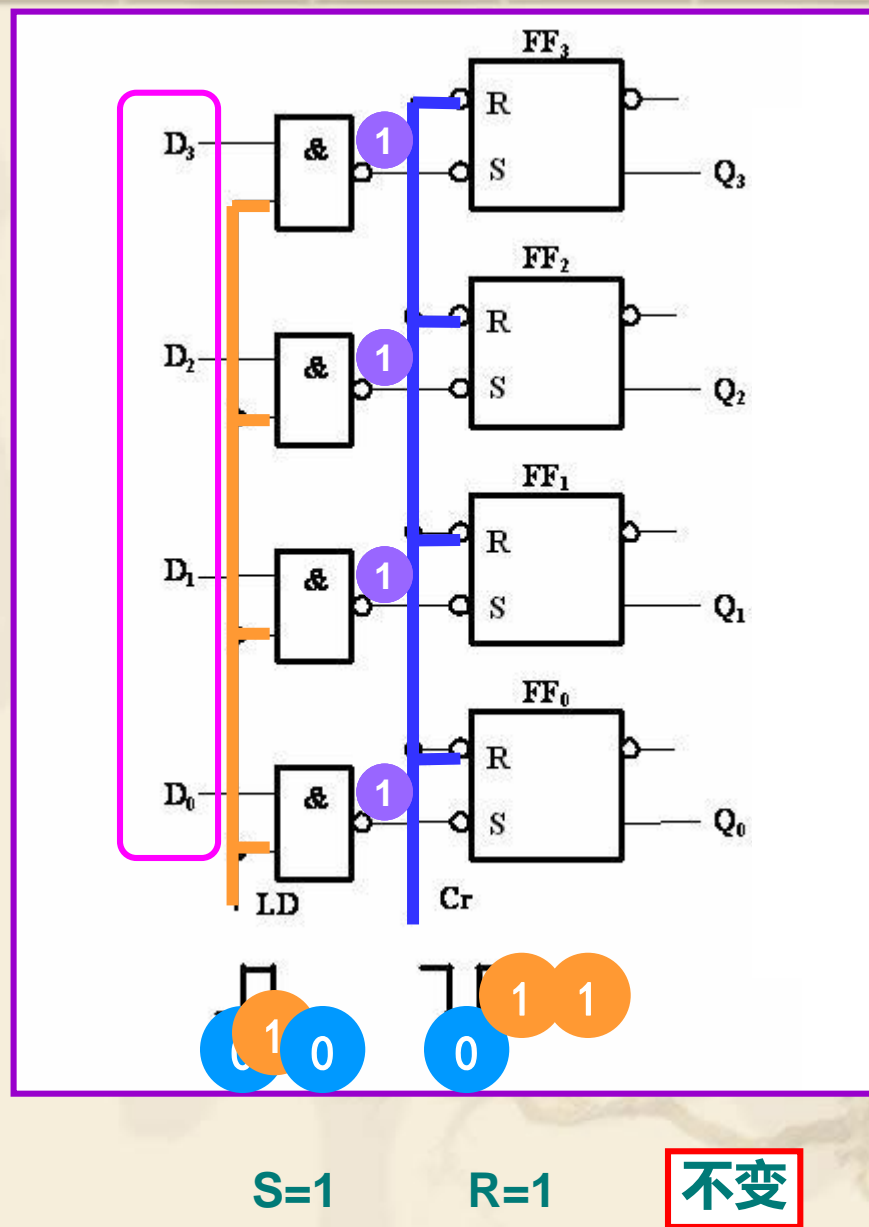
$Q_i=1$

当  $S=\bar{D}_i=1$

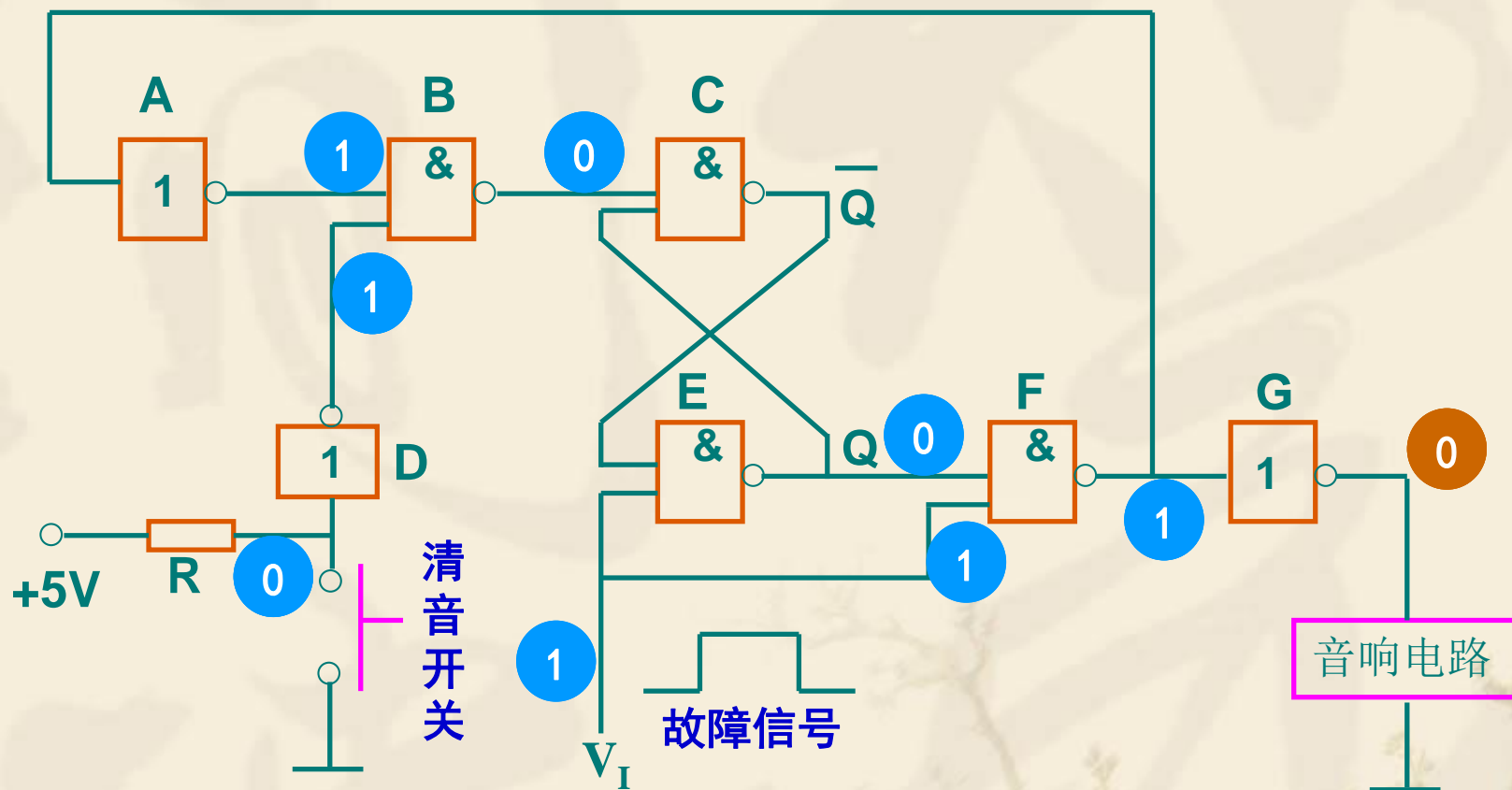
不变

$Q_i=0$

$Q_i=D_i$



## 例2 声报警控制电路



正常状态：无故障信号， $V_I=0$ 为低电平，清音按钮未按下

此时音响电路不发声

故障状态：  $V_I$ 由0→1，若清音按钮未按下

此时音响电路发声报警

听到报警声后，按下清音按钮

报警声消失

待故障信号=0，触发器返回1状态

### 例3 消除机械开关振动引起的抖动现象

开关接 B

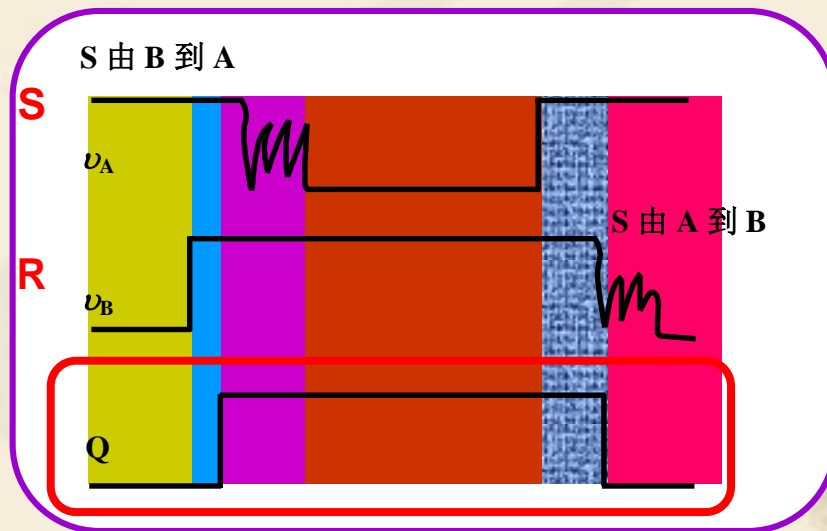
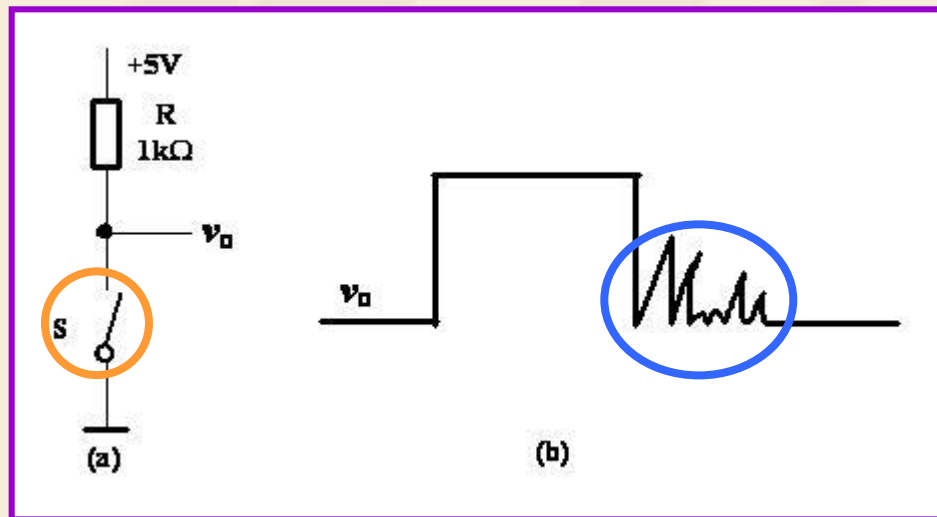
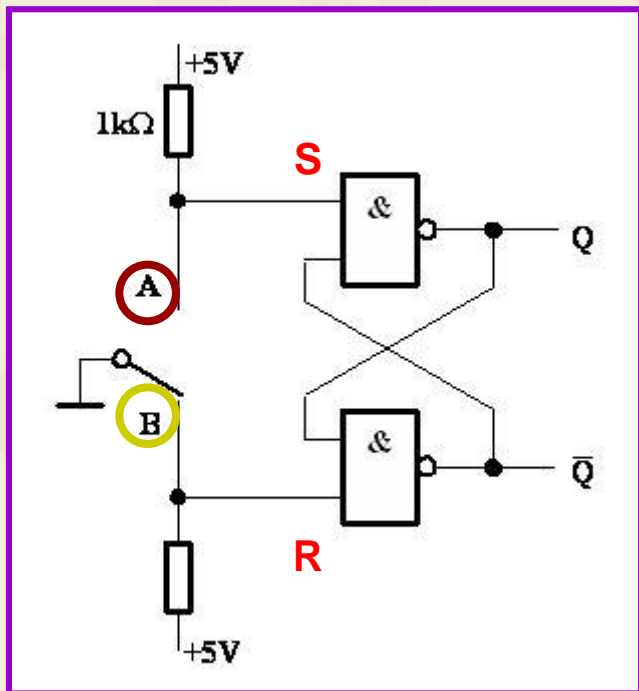
接A振动

开关接 A

悬空时间

悬空时间

接 B 振动



## 基本触发器的特点：

- (1) 有两个互补的输出端，有两个稳定的状态。
- (2) 有复位 ( $Q=0$ )、置位 ( $Q=1$ )、保持原状态三种功能。
- (3) R为复位输入端，S为置位输入端，可以是低电平有效，也可以是高电平有效，取决于触发器的结构。
- (4) 由于反馈线的存在，无论是复位还是置位，有效信号只需要作用很短的一段时间，即“一触即发”。
- (5) R和S之间存在约束,违反约束条件会产生禁用态。
- (6) 输出直接取决于输入,抗干扰能力差。

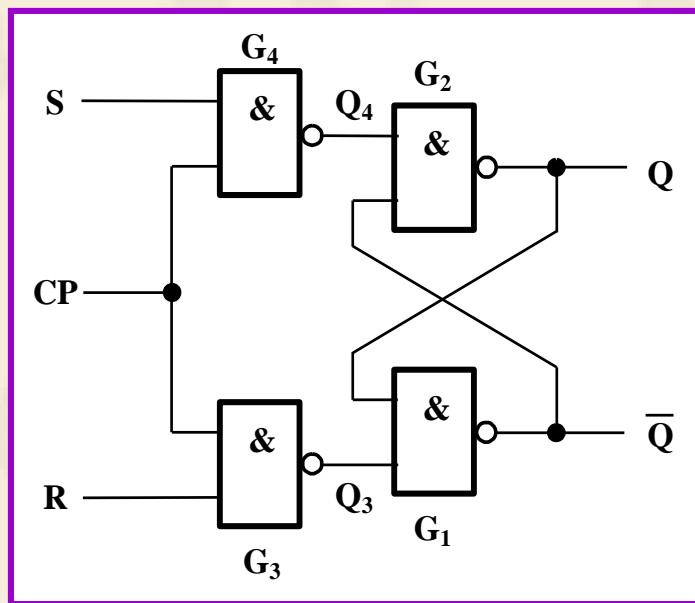
## 14.2 同步触发器

### 14.2.1 同步RS触发器

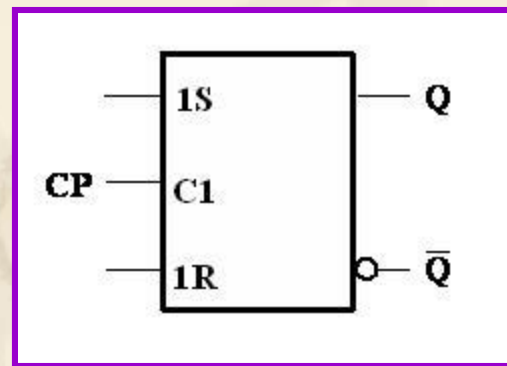
**引入目的:**克服输入信号直接控制 $Q^{n+1}$ 状态,使它受一个时钟信号控制,做到有节拍的翻转。

#### 1、电路结构及逻辑符号

输入端  
时钟



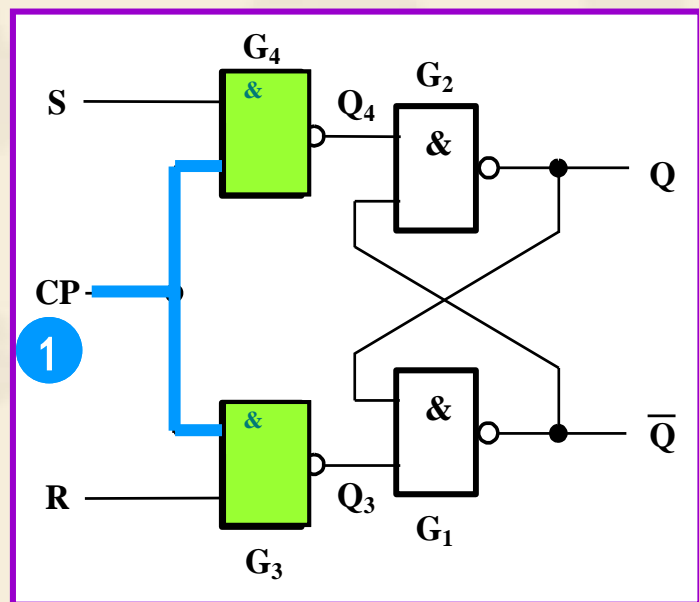
电路结构



逻辑符号



## 2、工作原理



CP=0: 状态不变

CP=1: 状态发生变化。

$\left\{ \begin{array}{l} S=1, R=0: \\ Q^{n+1}=1 \\ S=0, R=1: \\ Q^{n+1}=0 \end{array} \right.$

可见:

触发器 置“0”端为“1”， $Q^{n+1}=0$ ，  
置“1”端为“1”， $Q^{n+1}=1$ 。 } 高有效

### 3、真值表

CP作用前FF  
的状态---**现**  
**态**

CP作用后FF的  
状态---**次**  
**态**

S	R	$Q^n$	$Q^{n+1}$	说 明
0	0	0	0	} $Q^n$ 状态不变
0	0	1	1	
0	1	0	0	} 0 状态同S
0	1	1	0	
1	0	0	1	} 1 状态同S
1	0	1	1	
1	1	0	—	— 状态不定
1	1	1	—	

### 4、特性方程

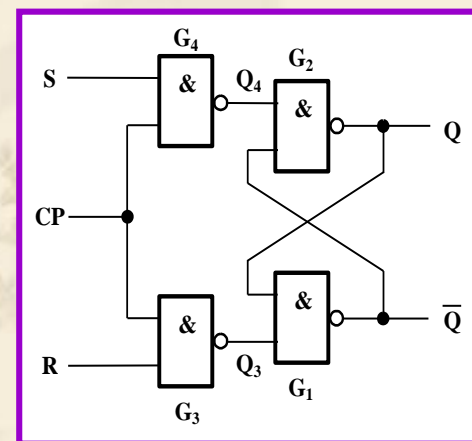
$$Q^{n+1} = \overline{\overline{S}} \cdot \overline{\overline{Q^n}} \quad (CP=1)$$

$$= \overline{\overline{S}} \cdot \overline{\overline{RQ^n}}$$

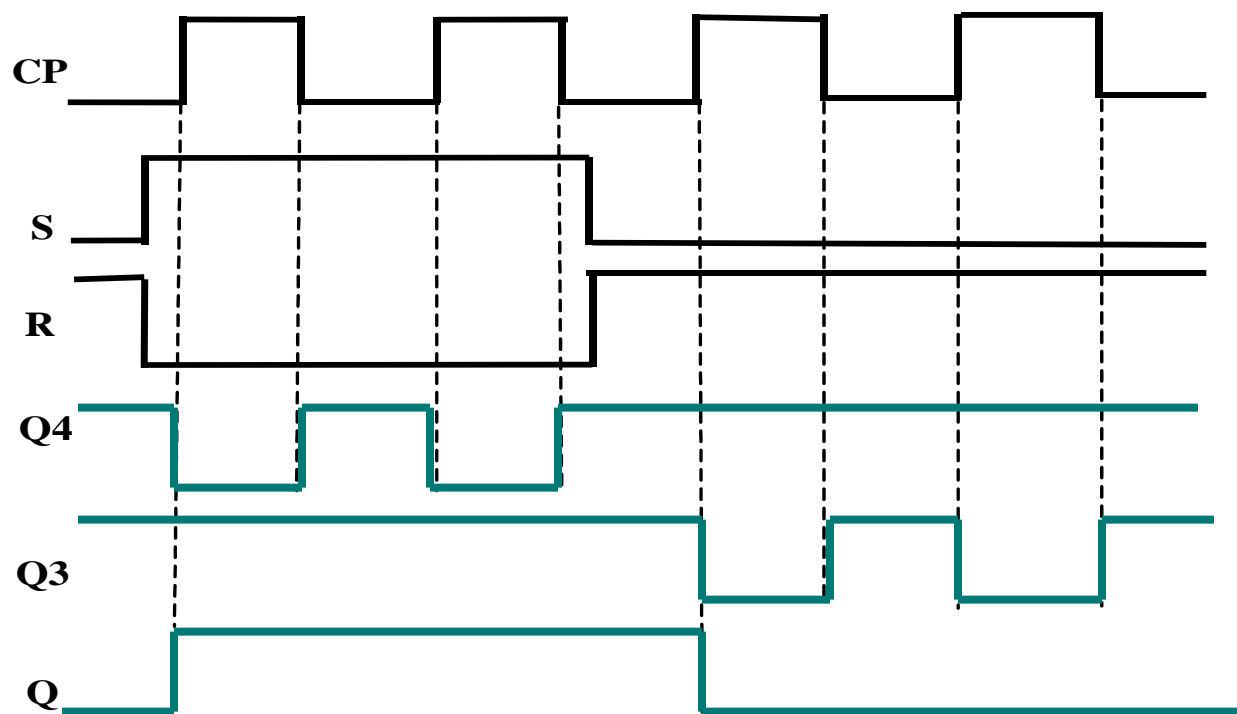
$$= S + \overline{R}Q^n$$

即

$$\begin{cases} Q^{n+1} = S + \overline{R}Q^n \\ SR = 0 \quad (\text{约束条件}) \end{cases}$$

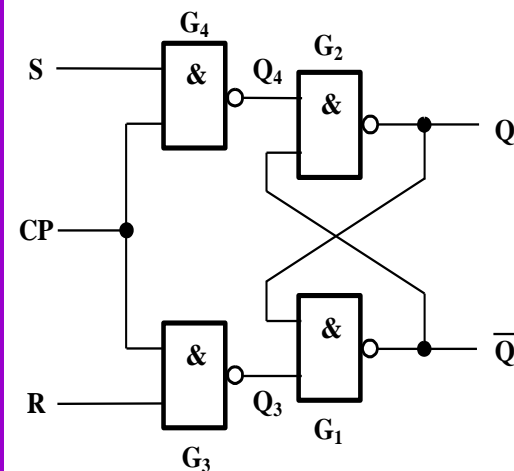


## 5、波形图



同步RS触发器真值表

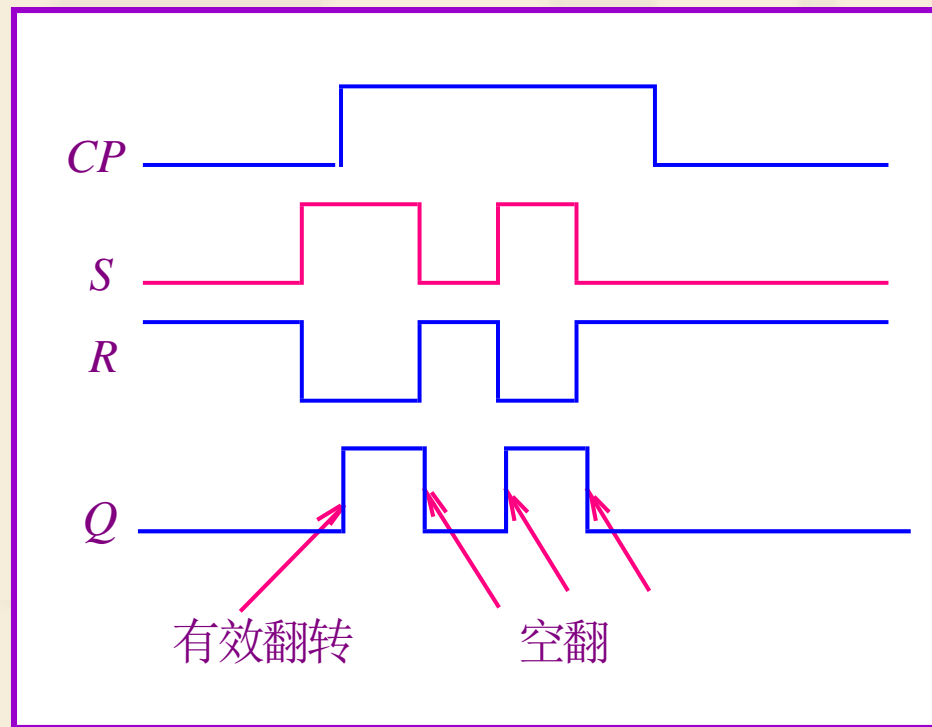
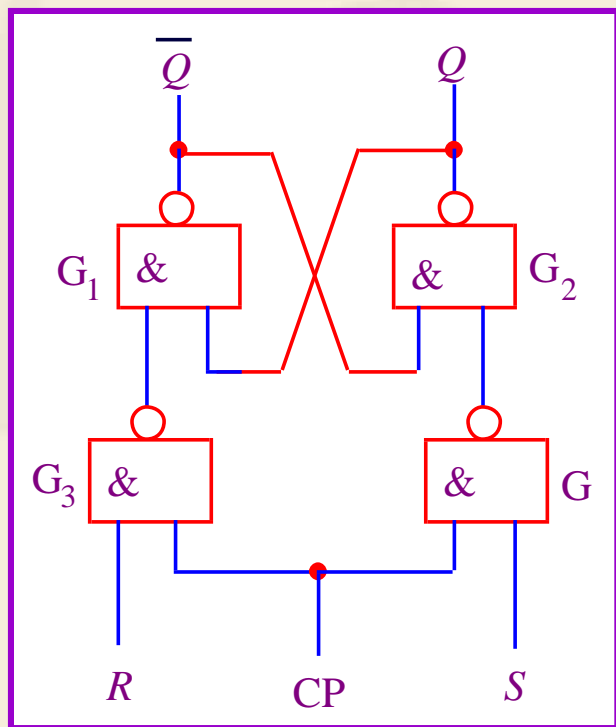
S	R	$Q^{n+1}$
0	0	$Q^n$
1	0	1
0	1	0
1	1	$\Phi$



## 6. 同步RS触发器的特点

- (1) 同步RS触发器的状态转换分别由 $R$ 、 $S$ 和 $CP$ 控制，其中， $R$ 、 $S$ 控制状态转换的方向； $CP$ 控制状态转换的时刻。
- (2) 同步RS触发器在 $CP=1$ 期间接收输入信号进行工作， $CP=0$ 时停止。可用一个 $CP$ 控制多个触发器工作，抗干扰能力强于基本型。
- (3)  $R$ 和 $S$ 之间仍然存在约束，违反约束条件会产生禁用态。
- (4) 触发器的翻转只是被控制在一个时间间隔内，而不是控制在某个时刻。有空翻现象。

## 空翻现象：



由于 $CP=1$ 期间， $G_3$ 、 $G_4$ 门都是开着的，都能接收 $R$ 、 $S$ 信号，所以，若在 $CP=1$ 期间 $R$ 、 $S$ 发生多次变化，则触发器的状态也可能发生多次翻转。

在一个时钟脉冲周期中，触发器发生多次翻转的现象叫做空翻。



## 7. 触发器功能的几种表示方法

触发器的功能除了可以用功能表表示外，还有几种表示方法：

### (1) 特性方程

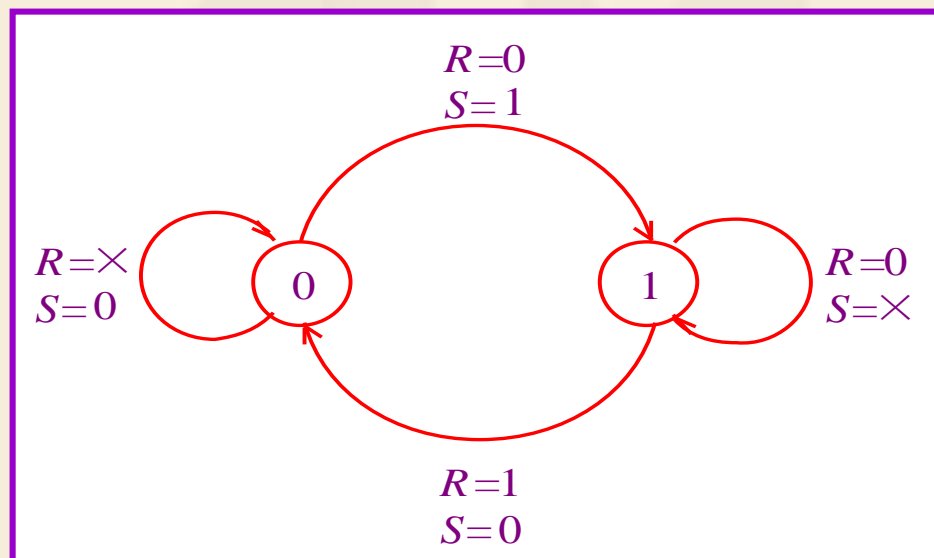
由功能表画出卡诺图得特性方程：

	$S$	$Q^n$	00	01	11	10
$R$	0	0	0	1	1	1
	1	0	0	0	×	×

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ RS=0 \quad (\text{约束条件}) \end{cases}$$

## (2) 状态转换图

状态转换图表示触发器从一个状态变化到另一个状态或保持原状不变时，对输入信号的要求。



## (3) 驱动表

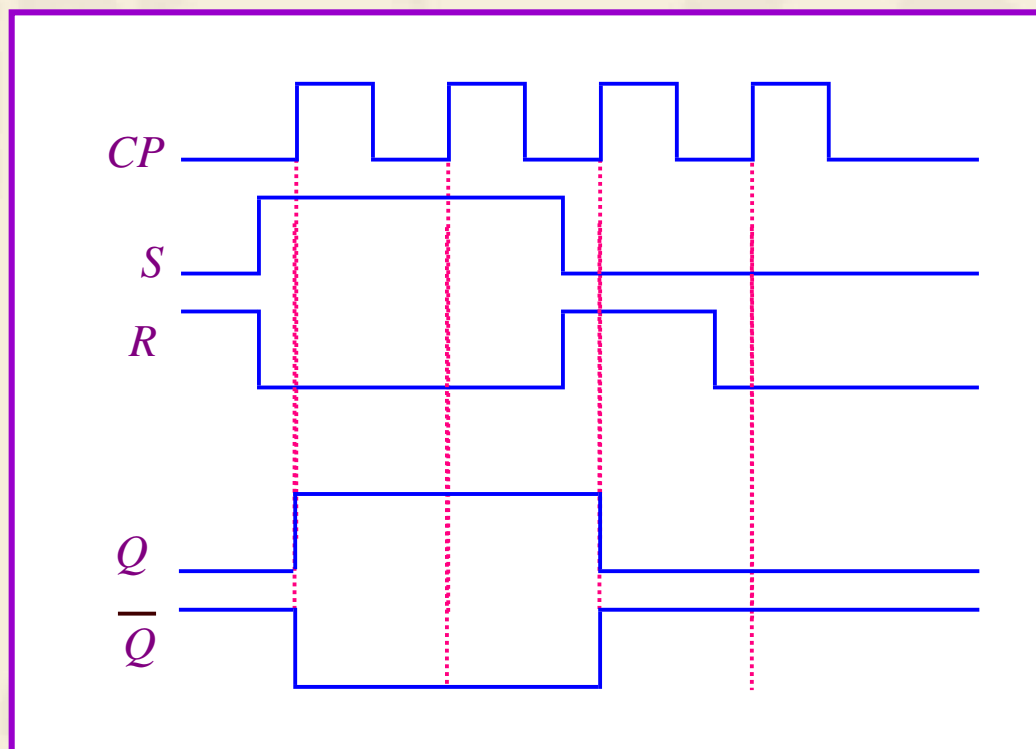
驱动表是用表格的方式表示触发器从一个状态变化到另一个状态或保持原状态不变时，对输入信号的要求。

同步 RS 触发器的驱动表

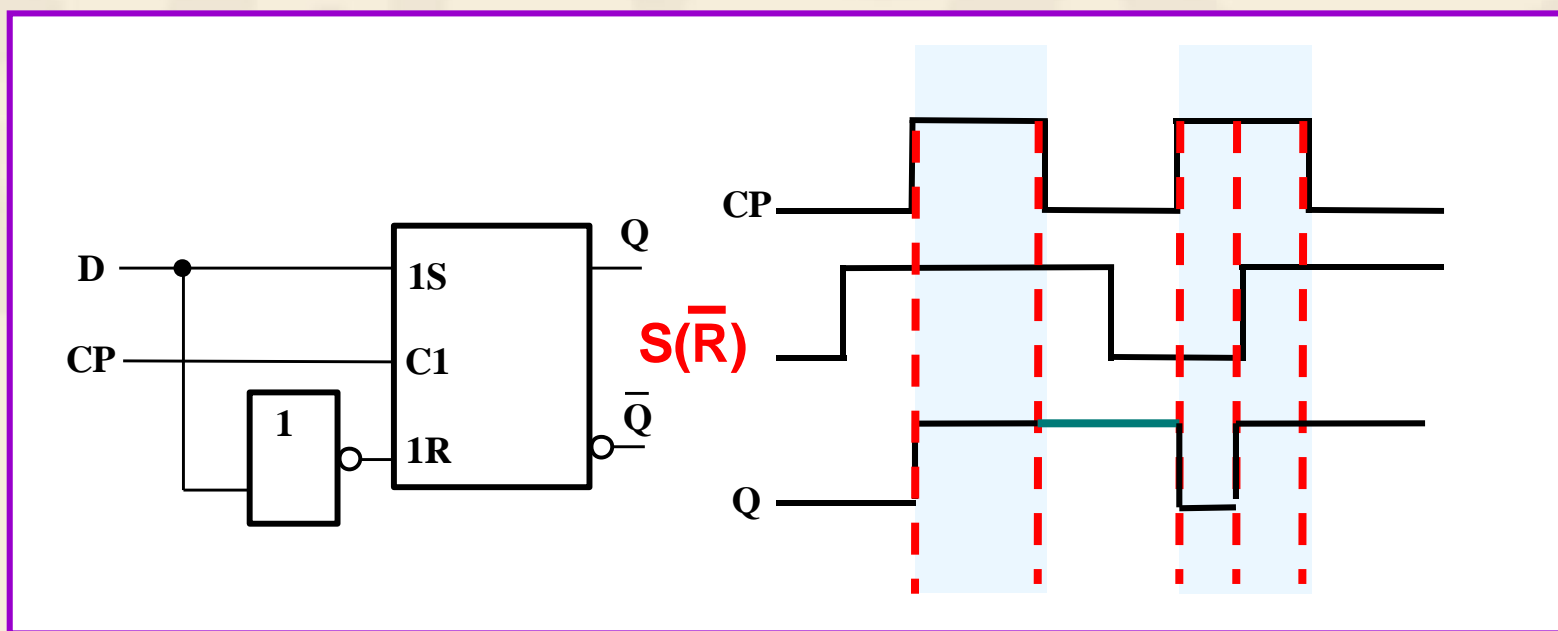
$Q^n \rightarrow Q^{n+1}$	$R$	$S$
0      0	×	0
0      1	0	1
1      0	1	0
1      1	0	×

#### (4) 波形图

触发器的功能也可以用输入输出波形图直观地表示出来。



**例1：**同步RS触发器及逻辑门组成的时序电路及输入CP、D端波形如图所示，设触发器初态为0，试画出触发器Q端的输出电压波形。

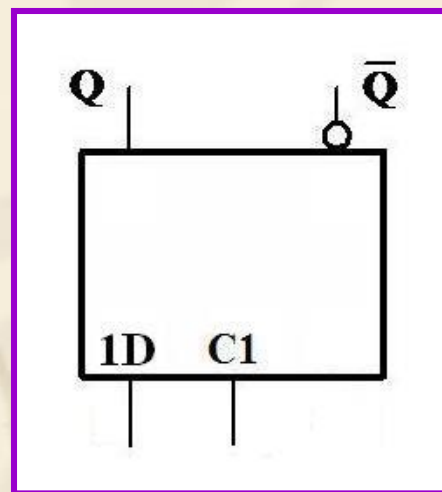
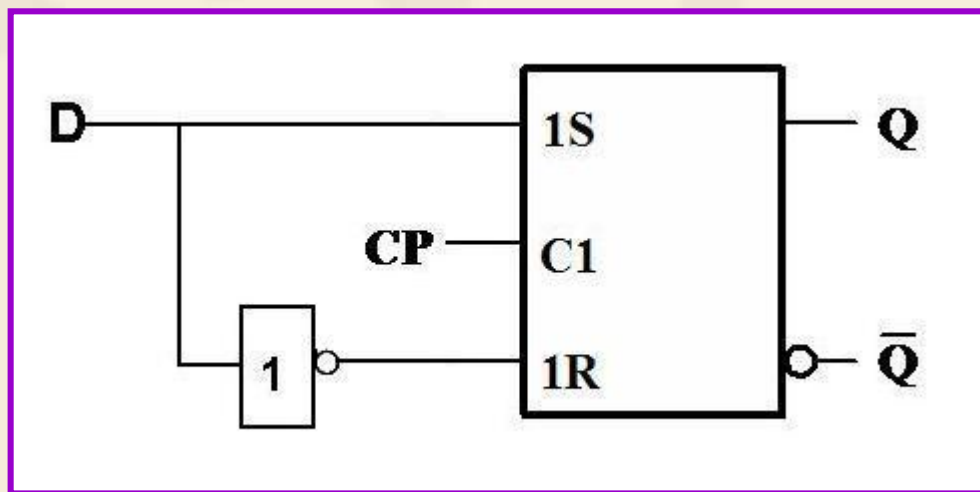


解：同步RS触发器  $S=D$ ， $R=\bar{D}$ ，电路只有置0置1两种逻辑功能。

## 14.2.2 同步D触发器

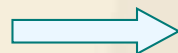
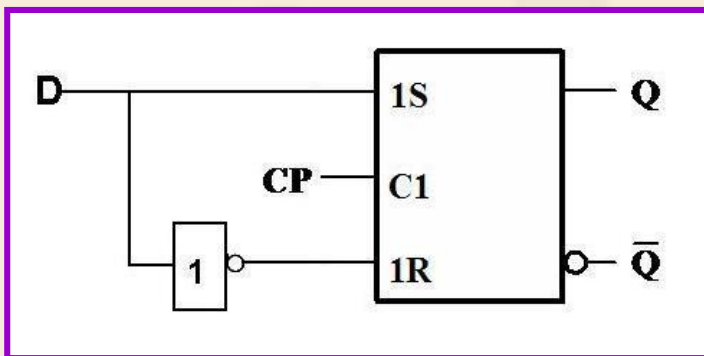
**引入目的:**为了解决RS之间的约束问题,可将同步RS触发器构成D触发器 (D锁存器) 的形式。

### 1、电路结构及其逻辑符号





## 2、工作原理



$$\begin{cases} S = D \\ R = \bar{D} \end{cases}$$

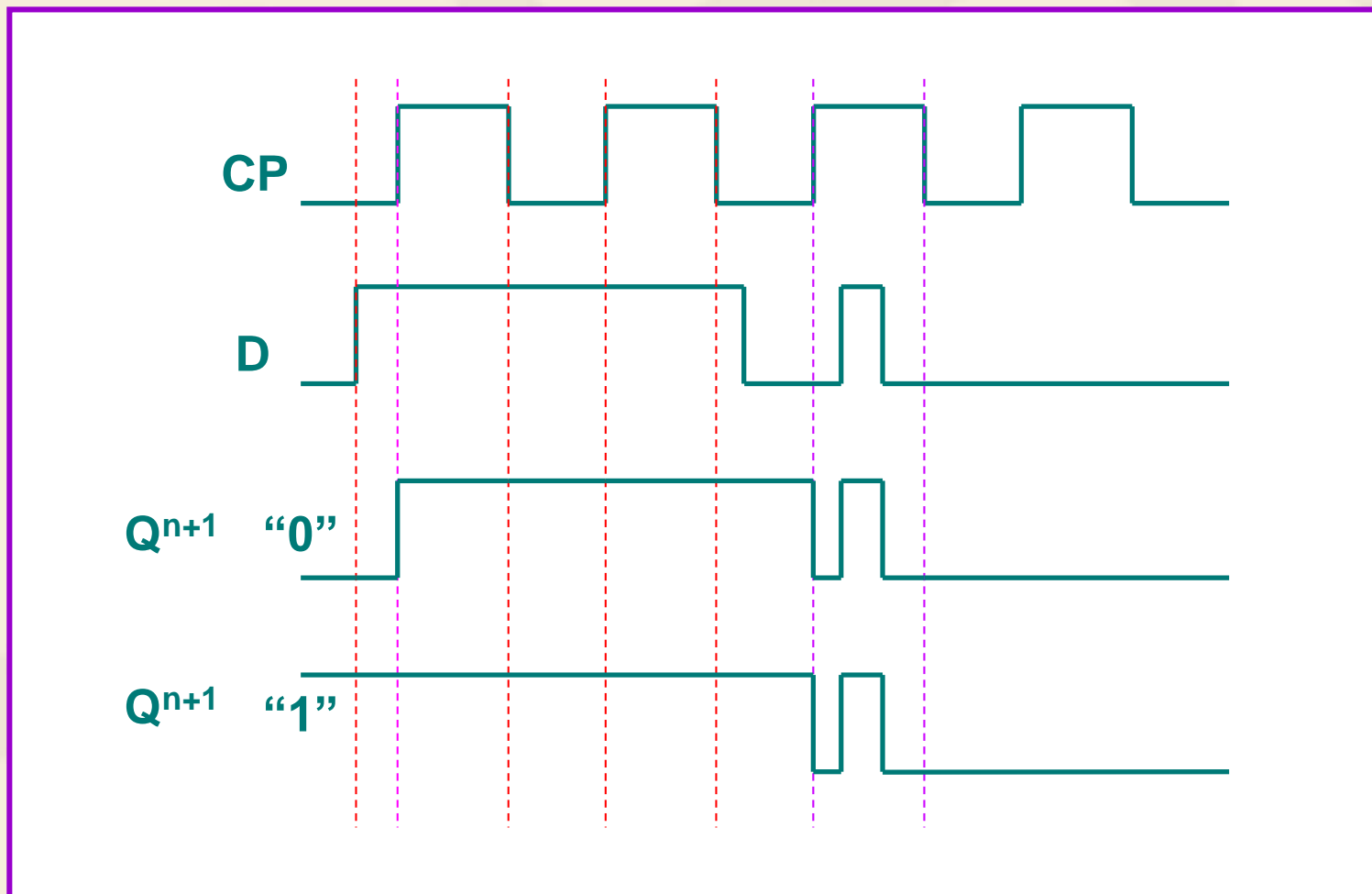
$$Q^{n+1} = S + \bar{R}Q^n = D + \bar{\bar{D}}Q^n = D \quad (\text{CP}=1 \text{期间有效})$$

## 3、基本特点

(1) 解决了R和S之间的约束问题,可以置“1”和置“0”, CP下降沿到来时,将瞬间D值锁存。

(2) 仍然有空翻现象。(CP=1期间 $Q^{n+1}$ 随D变化而变化)

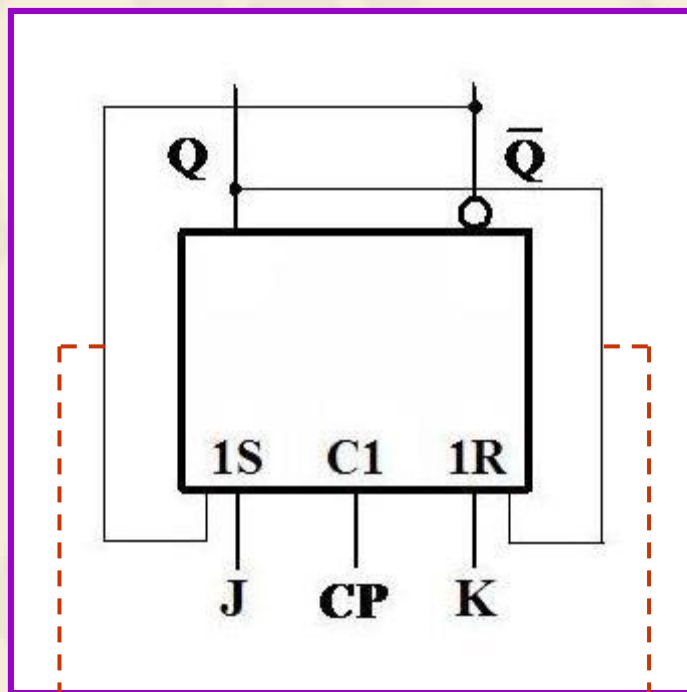
例1：画出同步D触发器输出端波形 注意：若未给定初态，则波形图有两个



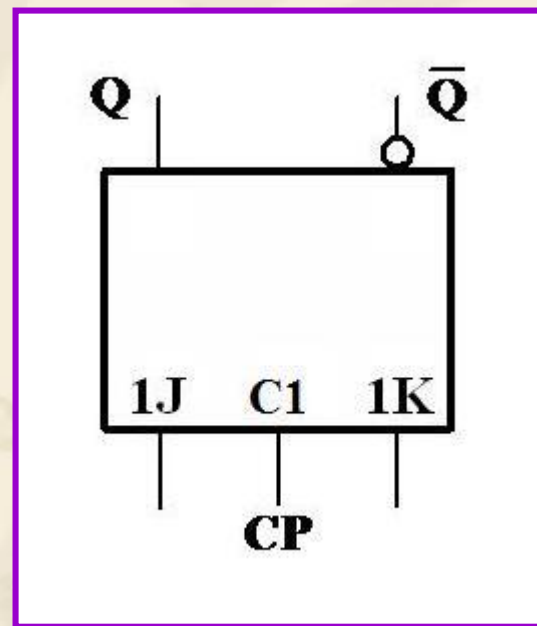
同步D画波形方法总结：

## 4.2.3 同步JK触发器

### 1、电路结构及逻辑符号

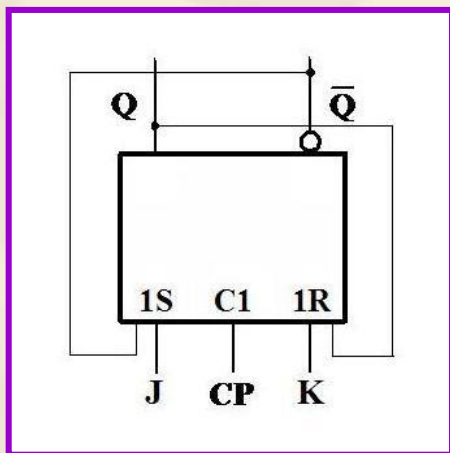


在同步RS触发器上  
增加了两条反馈线



同步JK触发器逻辑符号

## 2、工作原理



由图,知

$$\begin{cases} S = J\bar{Q}^n \\ R = KQ^n \end{cases}$$

故  $Q^{n+1} = S + \bar{R}Q^n = J\bar{Q}^n + \bar{K}Q^nQ^n = J\bar{Q}^n + \bar{K}Q^n$   
(CP=1期间有效)

由特性方程可得特性表 (将J、K值代入特性方程即得)

CP	J	K	$Q^{n+1}$	
0	×	×	$Q^n$	保持
1	0	0	$Q^n$	保持
1	0	1	0	置“0”
1	1	0	1	置“1”
1	1	1	$\bar{Q}^n$	翻转

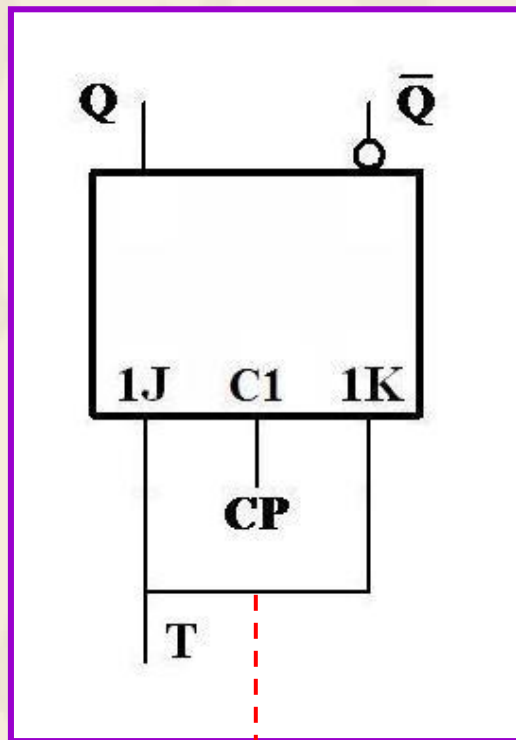
### 3、基本特点

- (1) J、K之间无约束，功能齐全（有置“1”、置“0”、保持翻转），使用方便灵活。
- (2) 仍然有空翻现象。（CP=1期间， $Q^{n+1}$ 随JK变化而变化）

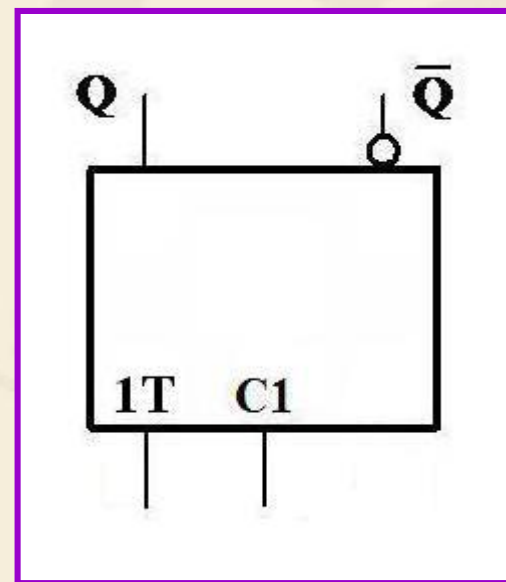


## 14.2.4 同步T触发器

### 1、电路结构及逻辑符号

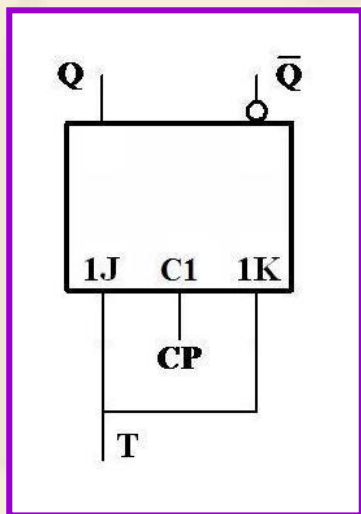


在同步JK触发器上  
将J、K连在一起



同步T触发器逻辑符号

## 2、工作原理



由图,知

$$J=K=T$$

故

$$\begin{aligned} Q^{n+1} &= J\overline{Q}^n + \overline{K}Q^n = T\overline{Q}^n + \overline{T}Q^n \\ &= T \oplus Q^n \end{aligned}$$

(上式在CP=1期间有效)

由特性方程可得特性表

CP	T	$Q^{n+1}$
0	×	$Q^n$
1	0	$Q^n$
1	1	$\overline{Q^n}$

保持

保持

翻转

## 3、基本特点

- 具有保持和翻转的功能；
- 仍有空翻。

## 14.2.5 同步T' 触发器

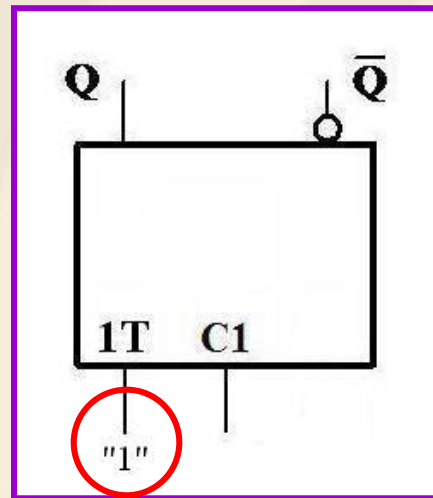
### 1、电路结构

同步T' 触发器是在T触发器的基础上将T端输入信号为给定为高电平得到的

### 2、工作原理

$$Q^{n+1} = T \oplus Q^n = 1 \oplus Q^n = \overline{Q^n}$$

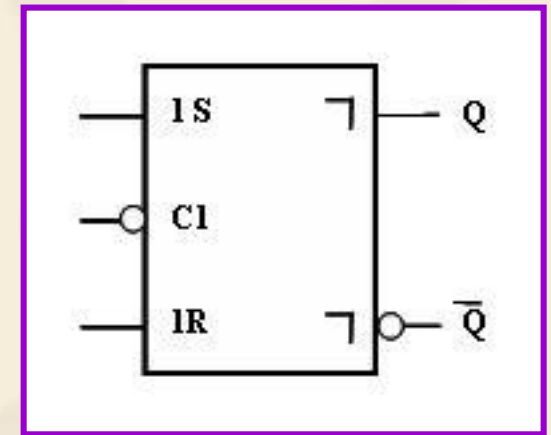
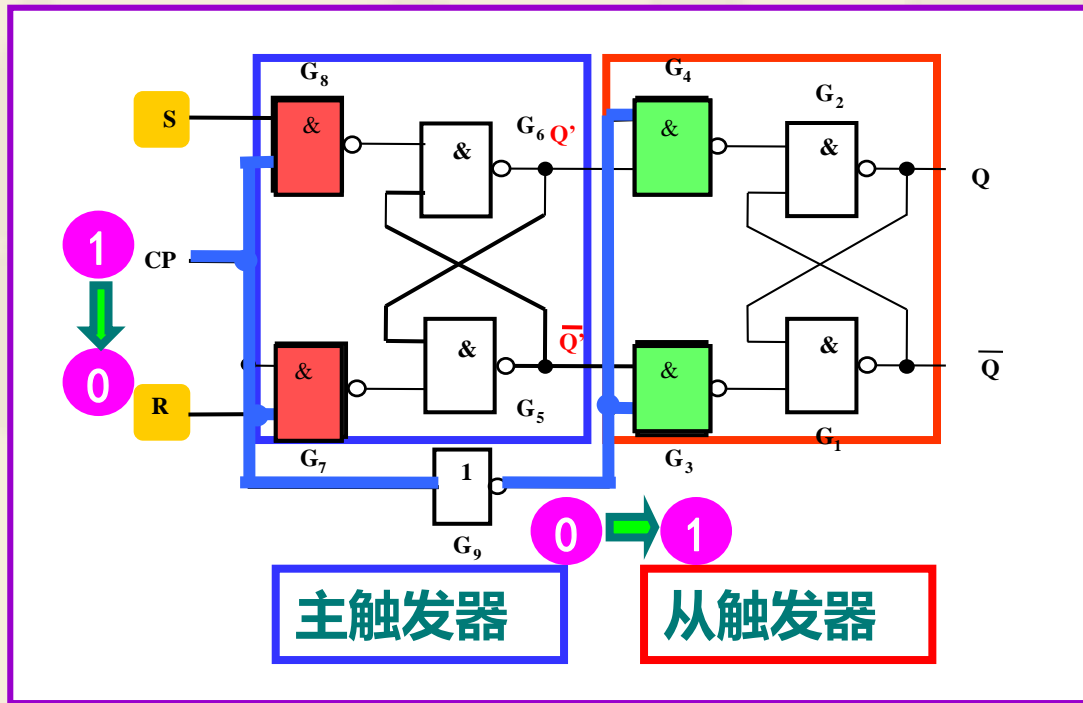
(上式在CP=1期间有效)



由其特性方程可知，每输入一时钟脉冲，触发器的次态与现态相反，即触发器在CP作用下处于计数状态，所以称为计数型触发器。如，设Q=0，来一个CP脉沉，则Q由0→1；再来一CP脉沉，Q又由1→0，即两个CP脉冲周期对应一个Q变化周期，所以Q端波形频率为时钟频率的一半，故这种触发器可作为二分频器（注意空翻现象）

## 14.3 主从触发器（不讲）

### 14.3.1 主从RS触发器



逻辑符号

CP=1时 主FF根据R、S的状态触发翻转 从FF的状态不受主FF的影响  
CP=0时 主FF的状态不受R、S的影响 从FF根据Q'、 $\bar{Q}'$ 的状态翻转

特点：只在时钟脉冲的跳变沿触发翻转。

对于负跳变沿触发翻转的触发器，输入信号在CP跳变沿前加入，为主触发器翻转做好准备；CP的负跳变沿使FF翻转。



## 主从RS触发器的特点：

### (1) 主从触发器的触发翻转分为两个节拍：

当 $CP=1$ 时， $CP'=0$ ，从触发器被封锁，保持原状态不变；主触发器工作，接收RS端的输入信号。

当CP由1跃变到0时，即 $CP=0$ 、 $CP'=1$ 。主触发器被封锁，输入信号RS不再影响主触发器的状态；从触发器工作，接收主触发器输出端的状态。

### (2) 对于主从RS触发器而言，仍然存在约束 $RS=0$

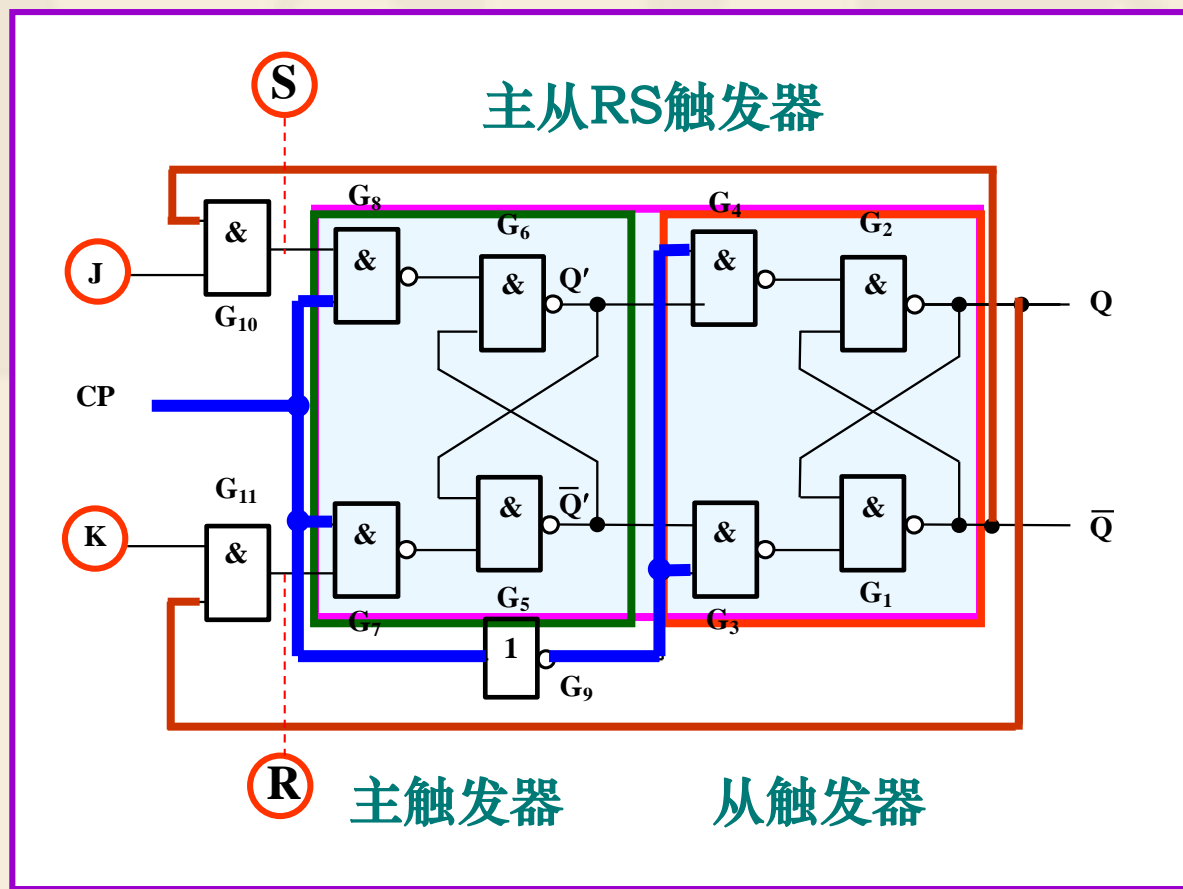
### (3) 无空翻现象。

CP一旦变为0后，主触发器被封锁，其状态不再受R、S影响，因此不会有空翻现象。

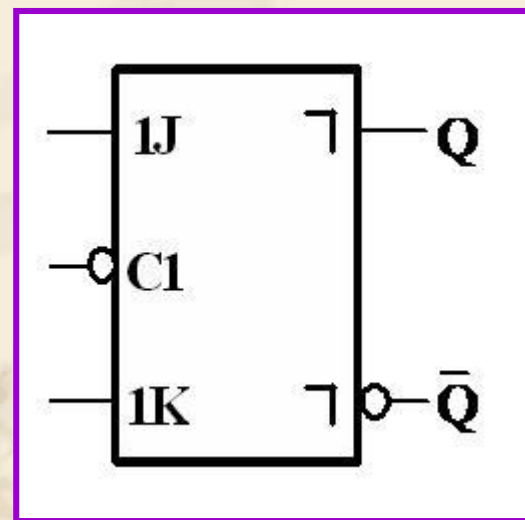


## 14.3.2 主从JK触发器

### (1) 电路结构和逻辑符号

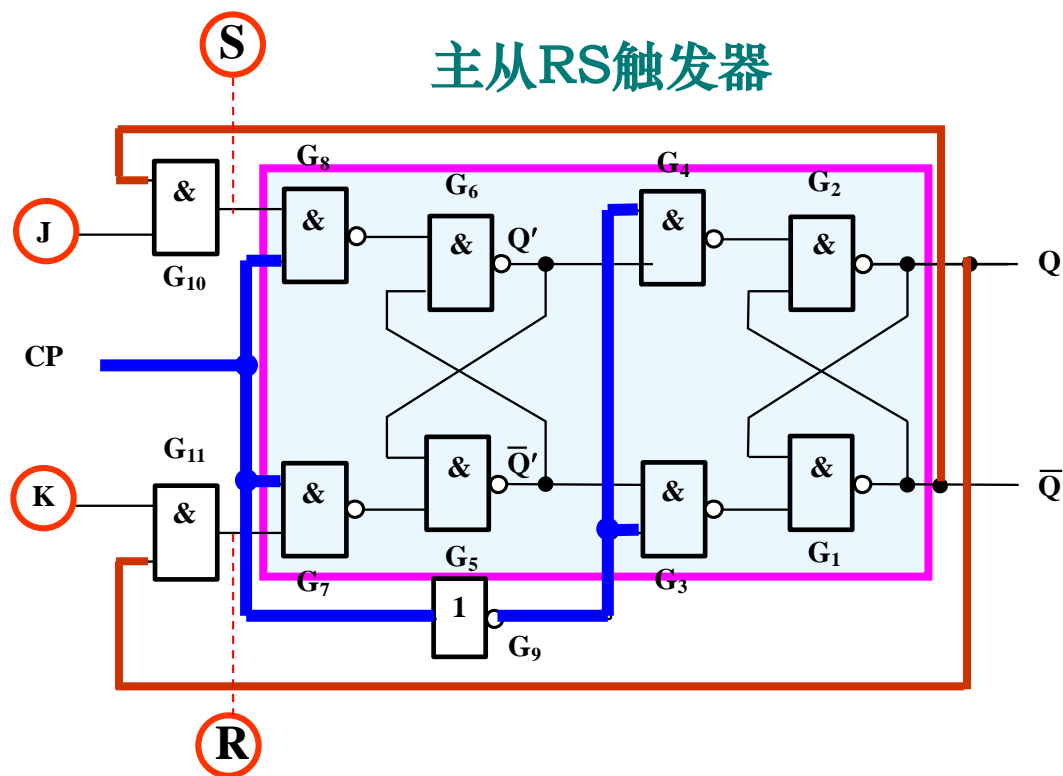


电路结构



逻辑符号

## (2) 特性方程:



主从JK触发器电路结构

$$\begin{cases} Q^{n+1} = S + \overline{R}Q^n \\ SR = 0 \end{cases}$$

将

$$\begin{cases} S = J\overline{Q}^n \\ R = KQ^n \end{cases}$$

代入上式，得到JK触发器的特性方程：

$$\begin{aligned} Q^{n+1} &= S + \overline{R}Q^n \\ &= J\overline{Q}^n + \overline{KQ}^nQ^n \\ &= J\overline{Q}^n + \overline{K}Q^n \end{aligned}$$

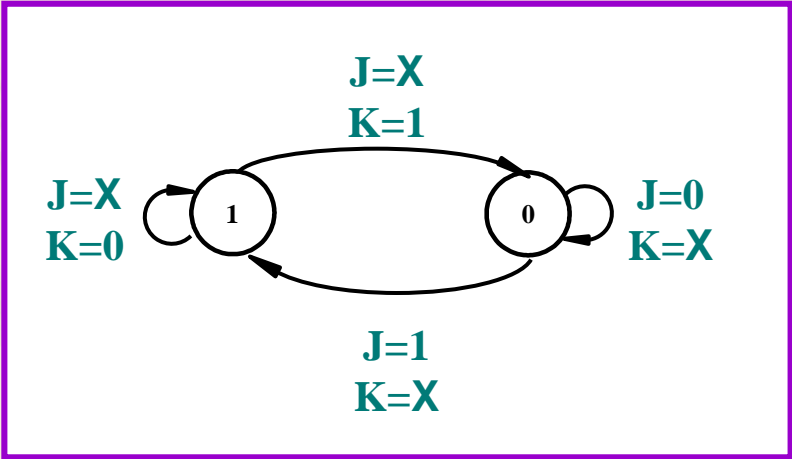
(3) JKFF的功能表

J	K	$Q^n$	$Q^{n+1}$	说 明
0	0	0	0	状态不变
0	0	1	1	
0	1	0	0	同J端 (置“0”)
0	1	1	0	
1	0	0	1	同J端 (置“1”)
1	0	1	1	
1	1	0	1	翻转 计数
1	1	1	0	

无不定  
态

J	K	$Q^{n+1}$
0	0	不变
0	1	同J端
1	0	同J端
1	1	翻转

(4) 状态转换图

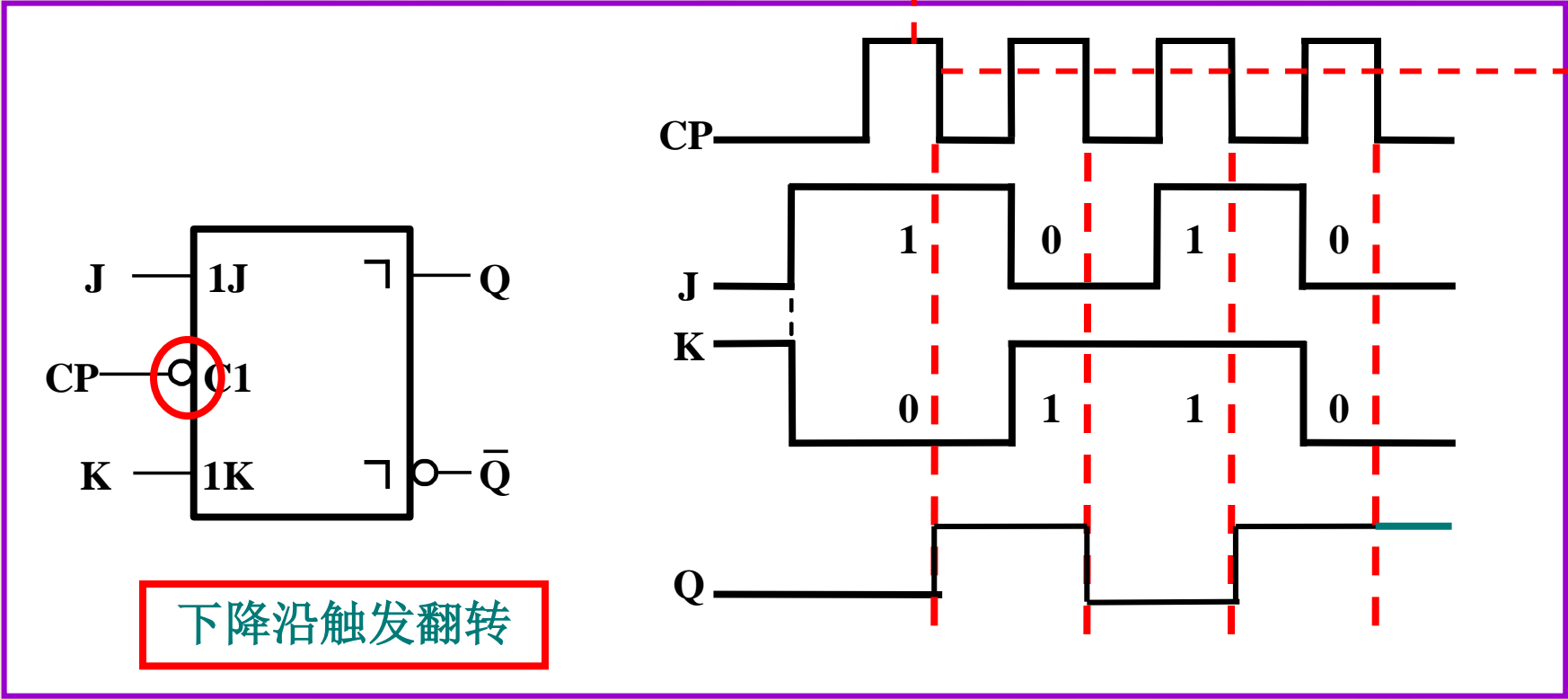


(5) 工作波形

已知CP、J、K的波形，试画出输出端Q的波形。设触发器的初态为0。

在CP脉冲的高电平期间将输入信号存储于主触发器

J	K	$Q^{n+1}$
0	0	$Q^n$
0	1	0
1	0	1
1	1	$\overline{Q^n}$

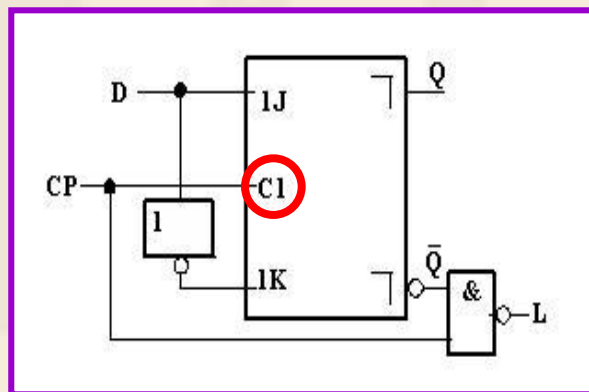


在CP脉冲的下降沿到来时翻转

下降沿触发翻转

**例1** 主从JK触发器组成的电路及其输入信号CP、D的波形分别如图所示，设触发器的初态为1，试画出输出端L的波形。

**解：** J、K互补=D, 所以输出同J（D）端。

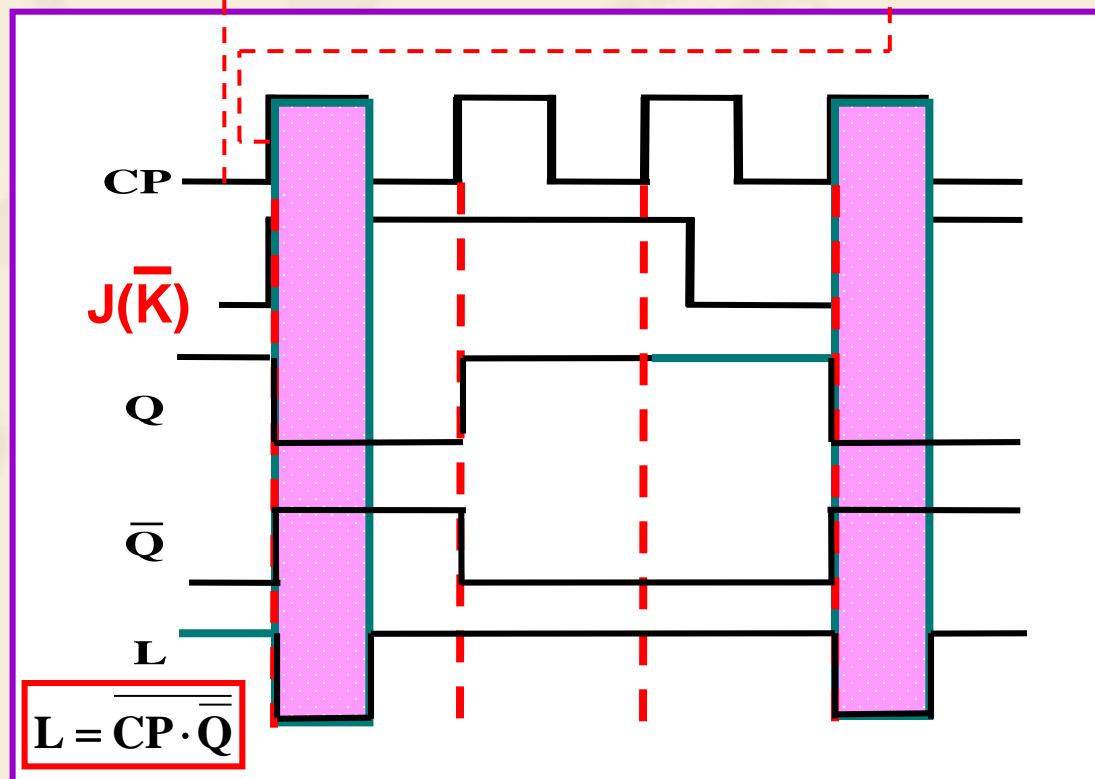


上升沿触发

J	K	$Q^{n+1}$
0	0	$Q^n$
0	1	0
1	0	1
1	1	$\overline{Q^n}$

在CP脉冲的低电平期间将输入信号存储于主触发器。

在CP脉冲上升沿到来时翻转

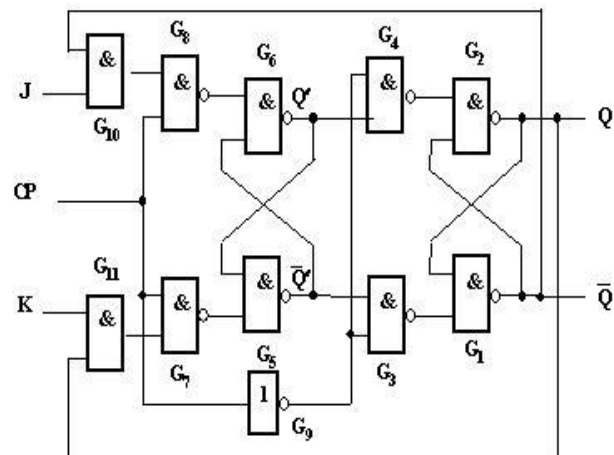
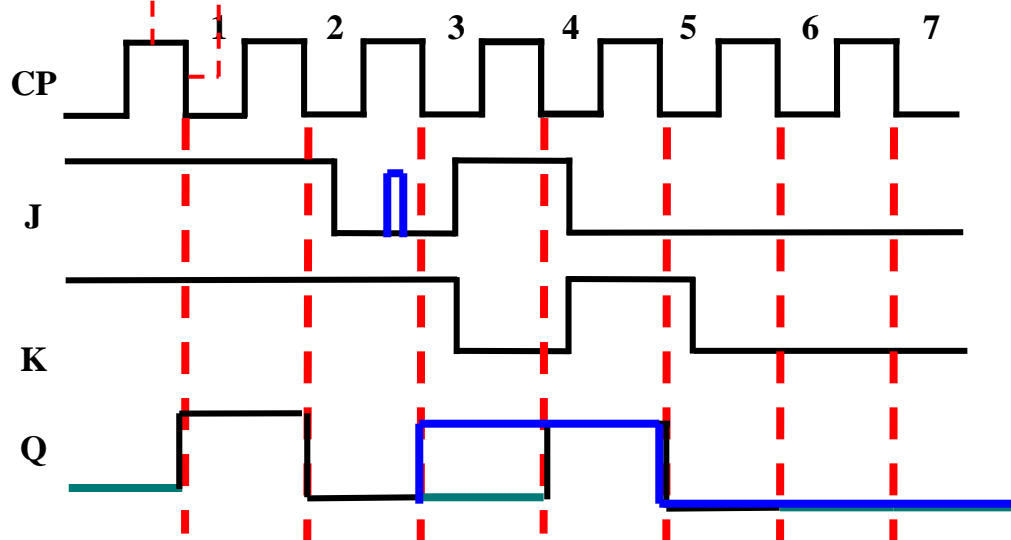




**例2** 设负跳沿触发的主从JK触发器的CP和J、K信号的波形如图所示，画出输出端Q的波形。设触发器的初始状态为0。

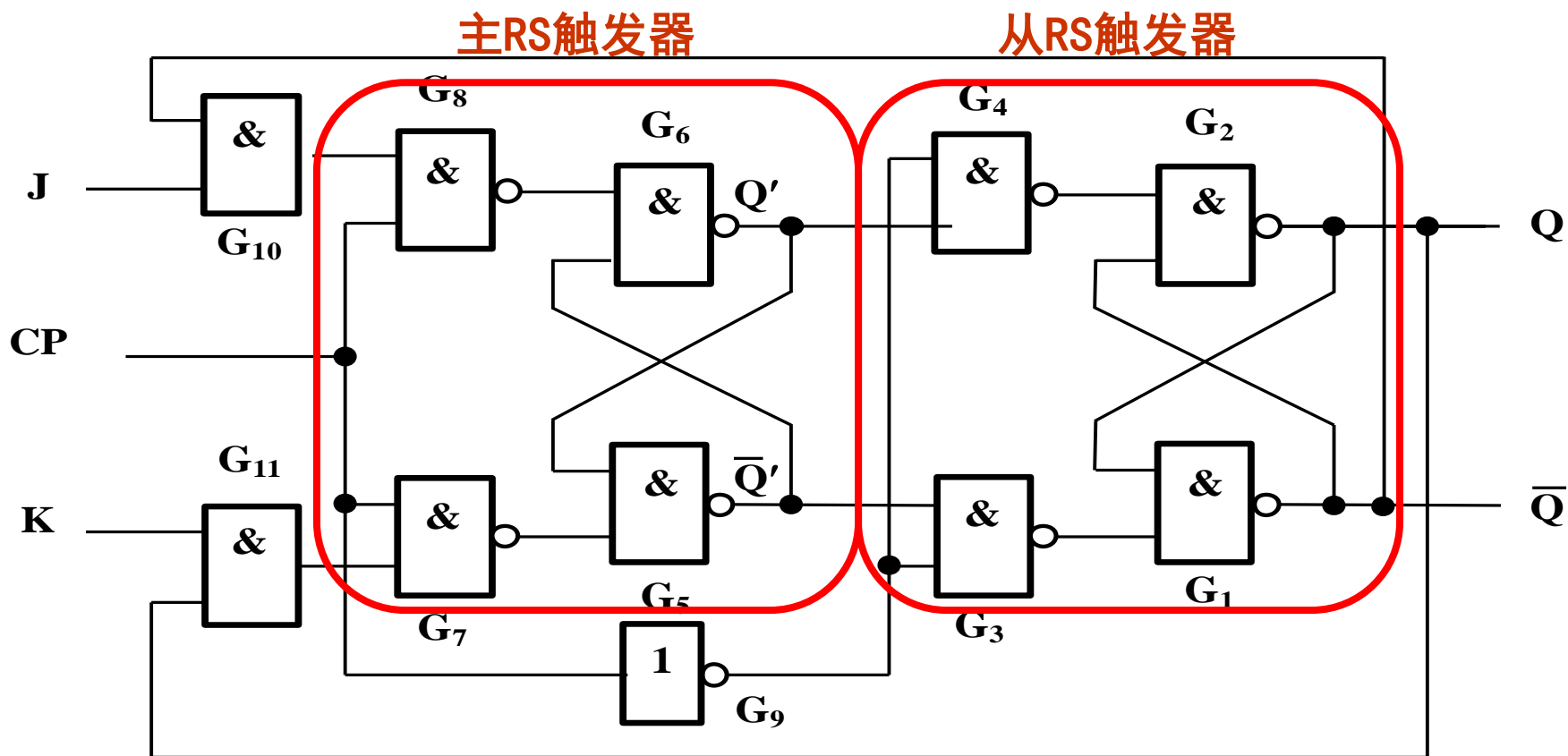
在CP脉冲的高电平期间将输入信号存储于主触发器。

在CP脉冲的下降沿到来时翻转



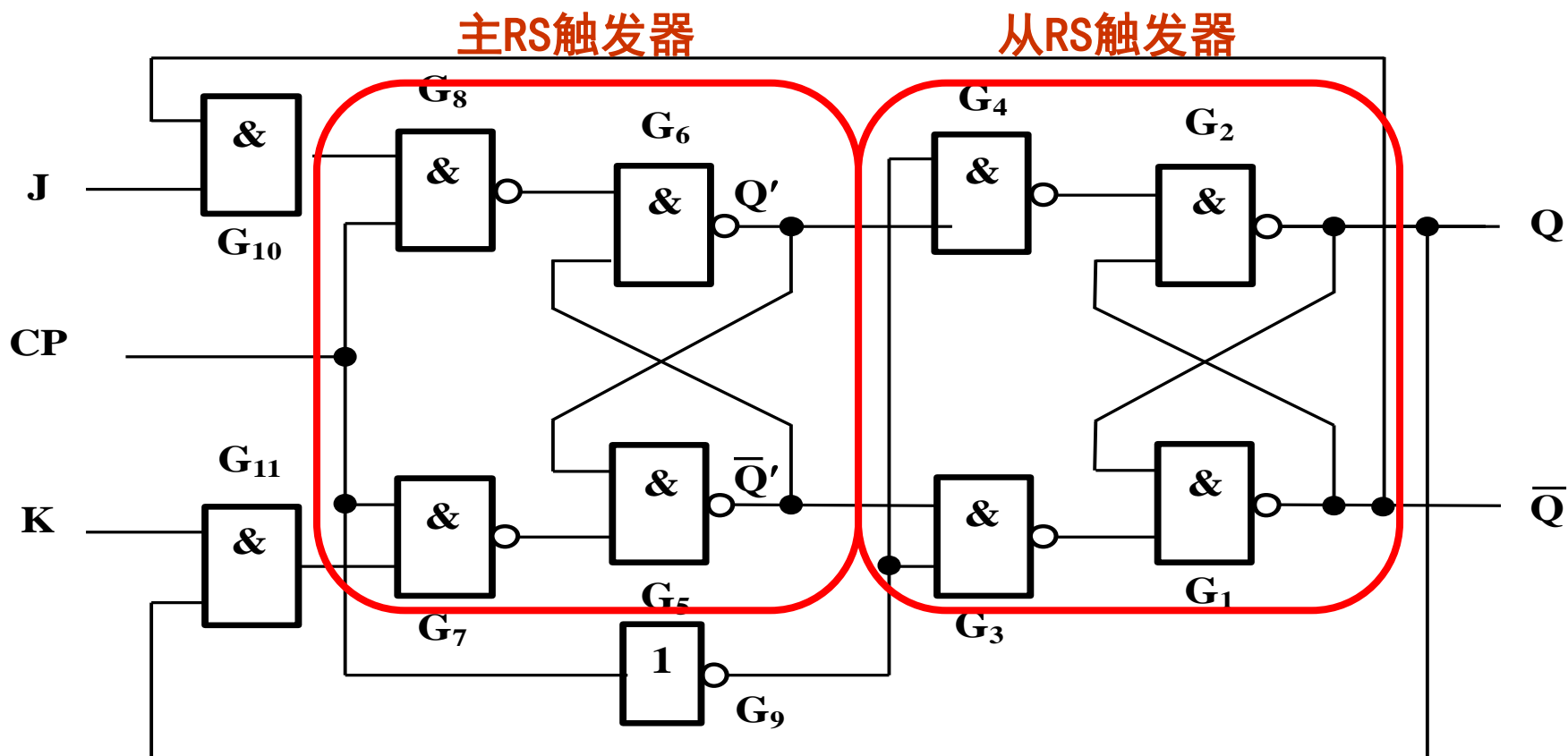
主从JK触发器存在的问题是：有“一次变化”现象。它只在以下两种情况下产生：

- 1、当 $Q=0$  ( $CP=1$ )时，J 端有正向干扰
- 2、当 $Q=1$  ( $CP=1$ )时，K 端有正向干扰



CP=1期间，主触发器能且仅能翻转一次的现象，称为一次变化现象。

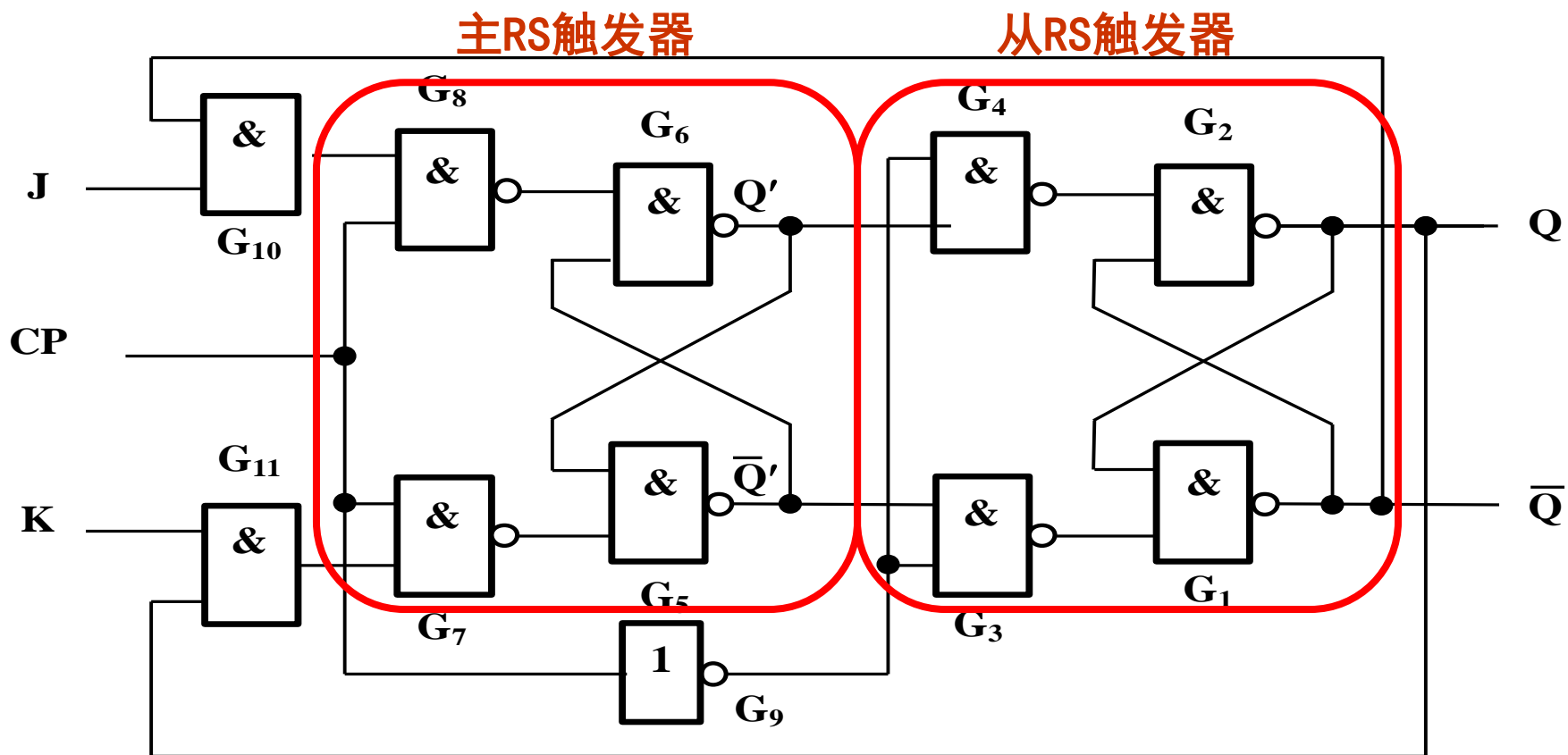
对于同步RS触发器来说，只要有一个输入无信号（即R=0或S=0），亦即信号只从一个输入端加入，那么其状态能且只能变化一次。



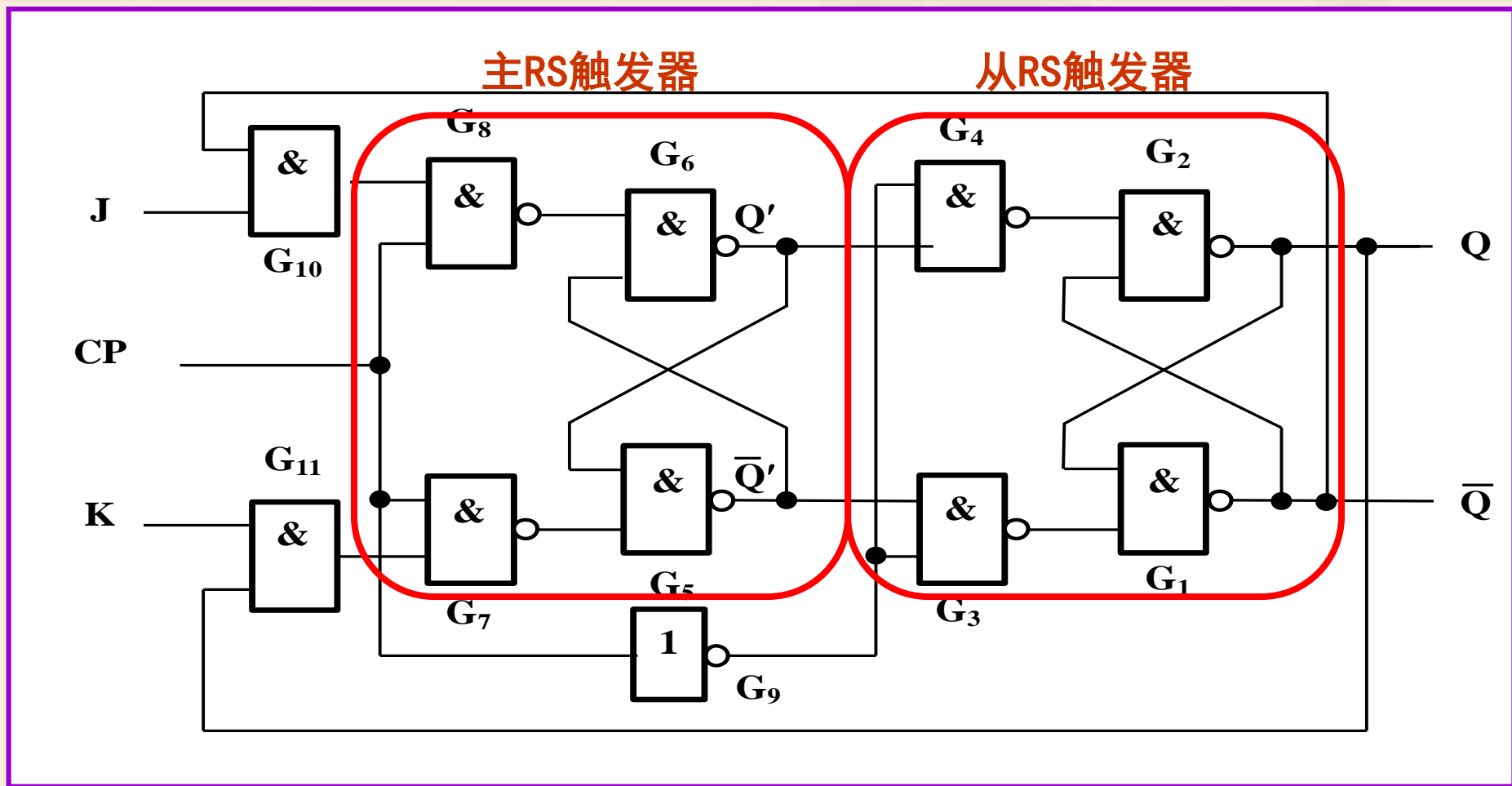
R=0时, ①时刻 S=0 保持 $Q^n$   
 ②时刻 S=1 置“1”  
 ③时刻 S=0 保持“1”  
 ④时刻 S=1 置“1”

S=0时, ①时刻 R=0 保持 $Q^n$   
 ②时刻 R=1 清“0”  
 ③时刻 R=0 保持“0”  
 ④时刻 R=1 清“0”

显然, 只有第一次产生了变化, 以后信号变化均不影响输出



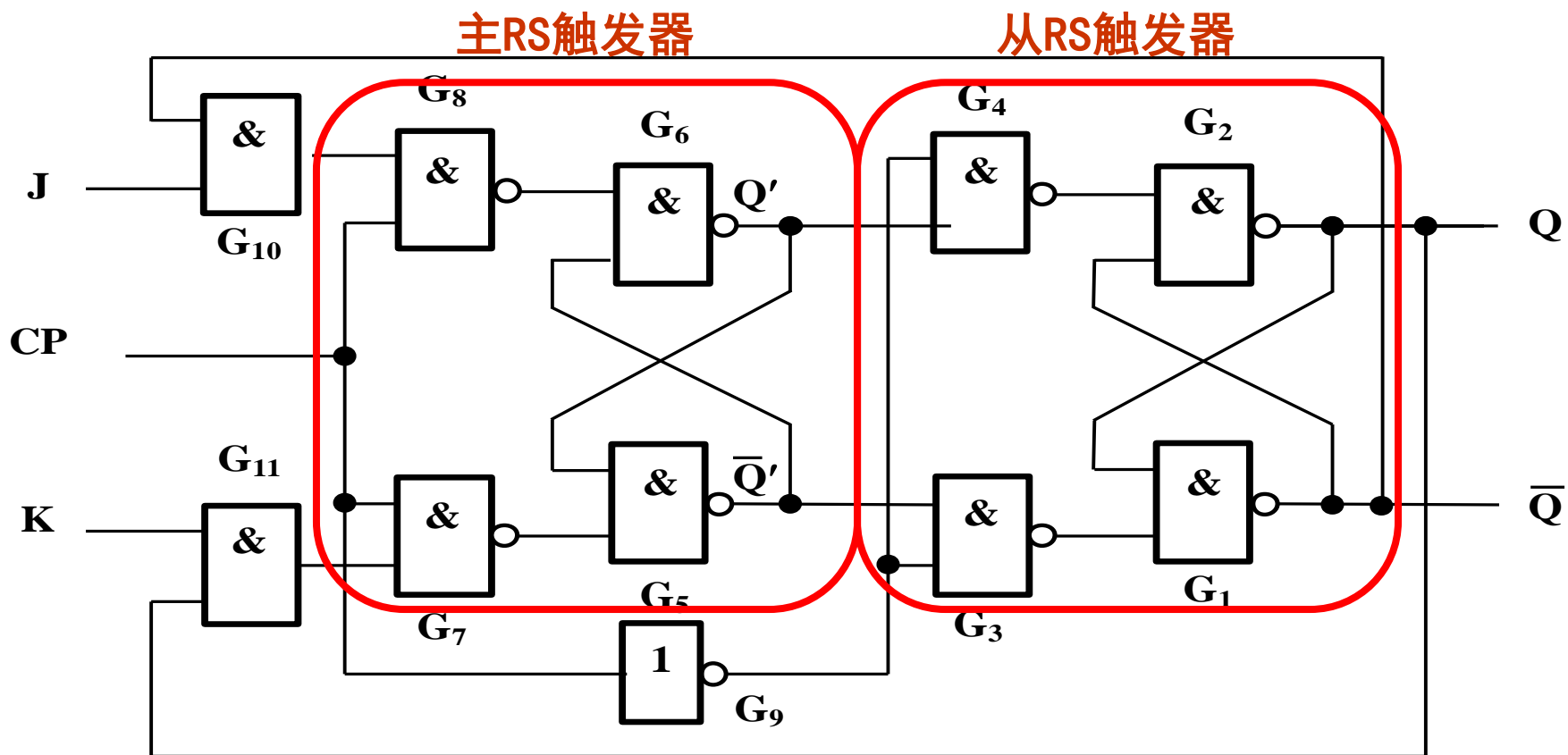
而主从JK触发器是由两个同步RS触发器加两条反馈线组成，在CP=1期间，Q和Q非中总有一个为0，所以主触发器的S/R总有一端为“0”，信号只能从另一端输入，且只能产生一次变化，该一次变化在CP下降沿时经从触发器对输出产生影响。



$Q^n=0$ 时，一次变化只能发生于J端，且当J端有正向干扰的时候（ $0 \rightarrow 1$ ）。

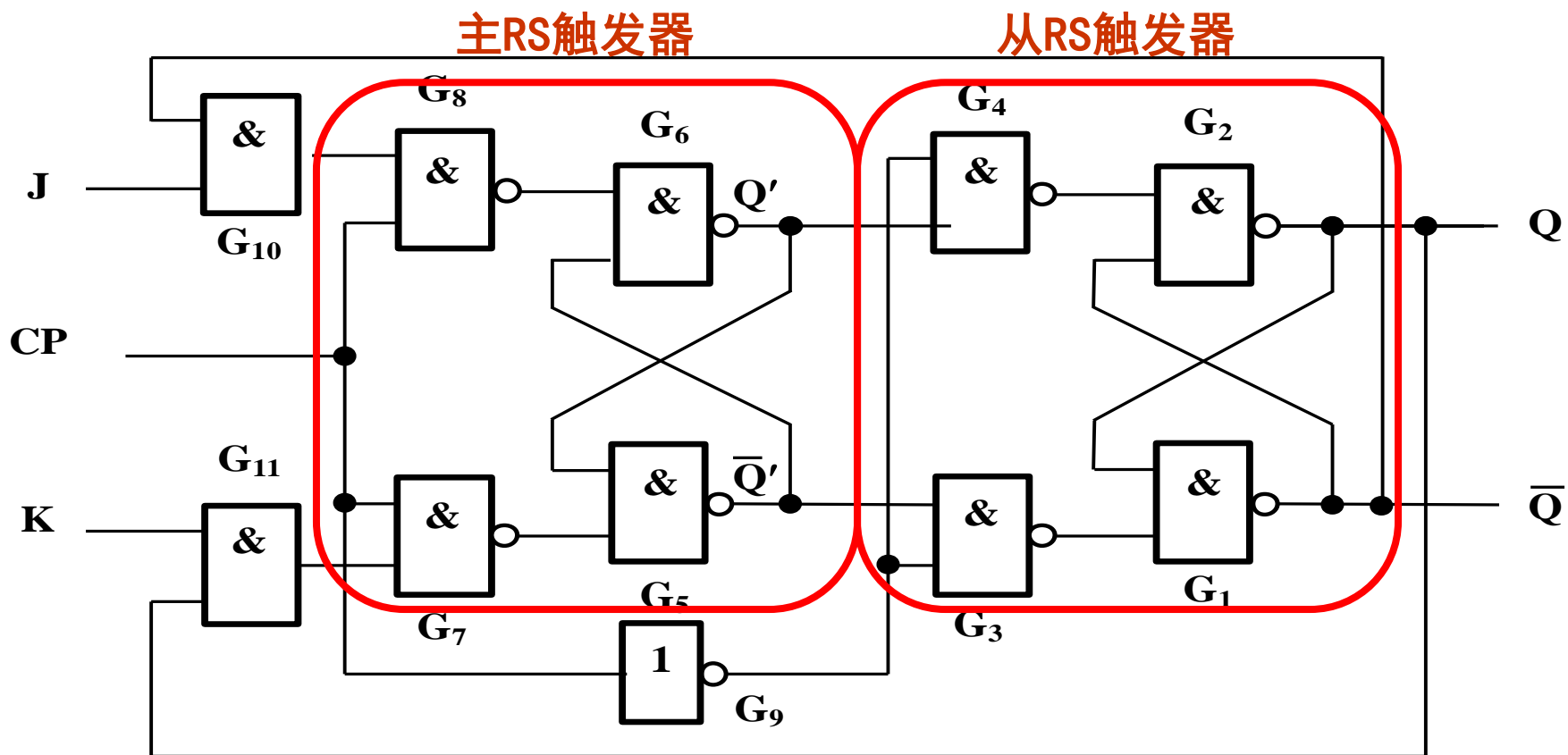
$$Q^n=0 \quad \Rightarrow \quad R \equiv 0, S = J \cdot \overline{Q^n} = J = \begin{cases} 0 & \text{保持 } Q^n \\ 1 & \text{置 "1"} \end{cases}$$



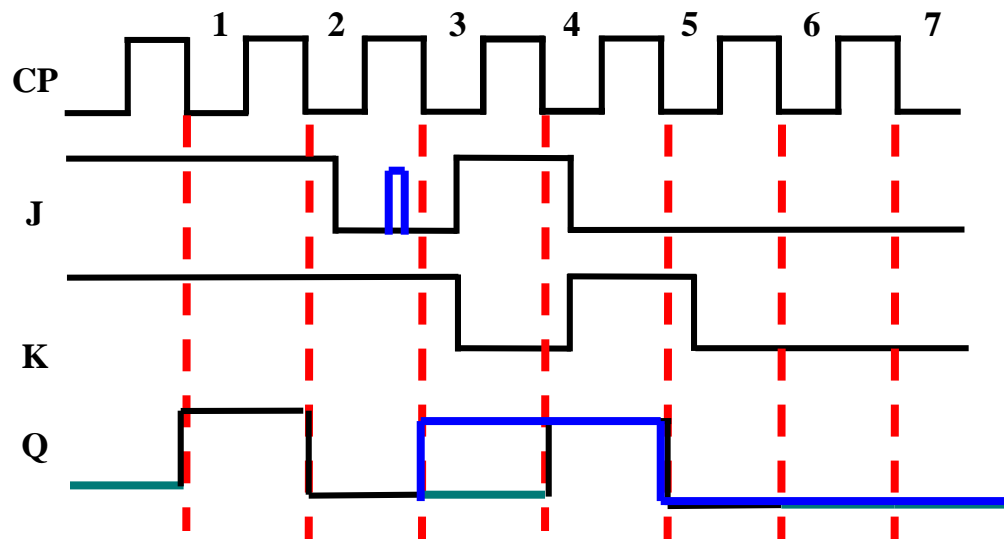
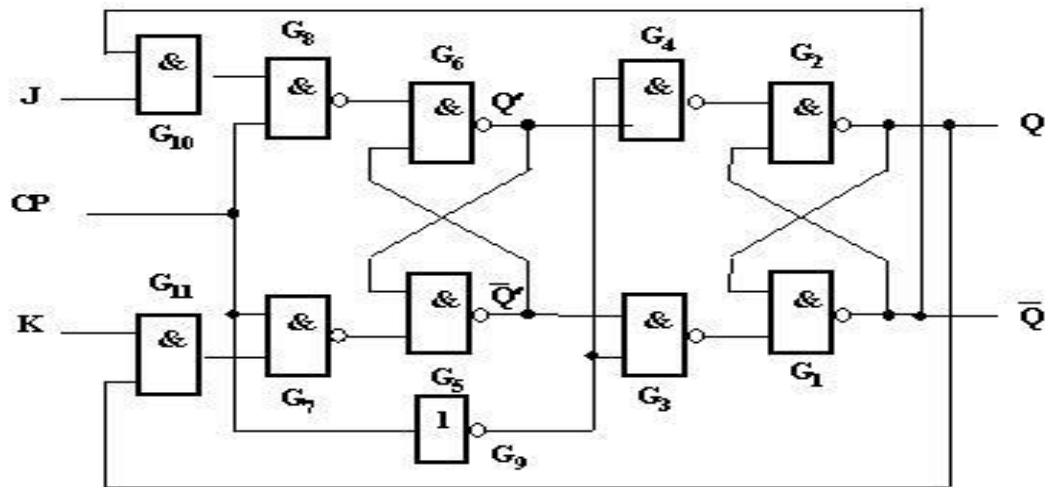


$Q^n = 1$ 时，一次变化只能发生于K端，且当K端有正向干扰的时候（ $0 \rightarrow 1$ ）。

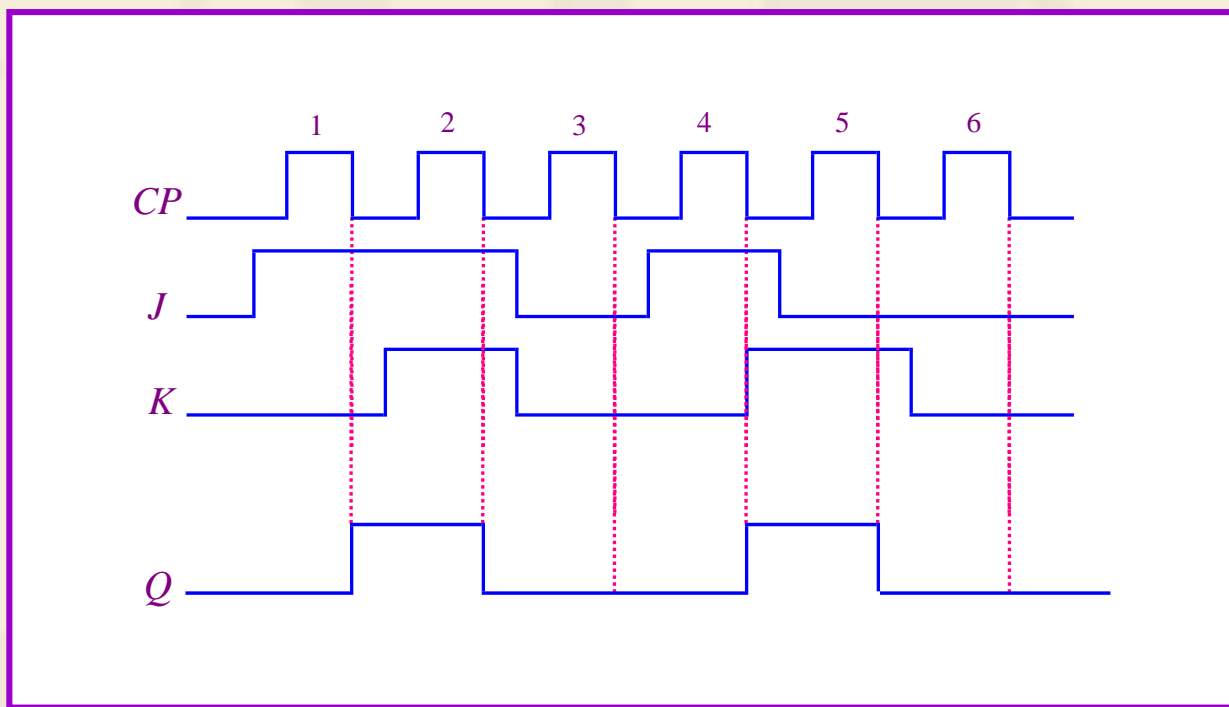
$$Q^n = 1 \quad \Rightarrow \quad S \equiv 0, R = K \cdot Q^n = K = \begin{cases} 0 & \text{保持 } Q^n \\ 1 & \text{清 "0"} \end{cases}$$



一次变化问题限制了主从JK触发器的使用，也降低了它的抗干扰能力。在CP=1期间，可能会由于干扰而使得触发器有错误动作，故对于主从JK触发器，一般要求在CP=1期间，J、K信号保持不变或CP为窄脉冲



**例3** 已知主从JK触发器J、K的波形如图所示，画出输出Q的波形图（设初始状态为0）。



画主从触发器的波形图时的依据：

- (1) 触发器的触发翻转发生在时钟脉冲的触发沿
- (2) 判断触发器次态的依据是时钟脉冲下降沿前一瞬间输入端的状态。

## 主从JK触发器的特点：

### (1) 主从触发器的触发翻转分为两个节拍：

当 $CP=1$ 时， $CP'=0$ ，从触发器被封锁，保持原状态不变；主触发器工作，接收JK端的输入信号。

当 $CP$ 由1跃变到0时，即 $CP=0$ 、 $CP'=1$ 。主触发器被封锁，输入信号JK不再影响主触发器的状态；从触发器工作，接收主触发器输出端的状态。

### (2) 对于主从JK触发器而言，不存在约束现象

### (3) 无空翻现象。

$CP$ 一旦变为0后，主触发器被封锁，其状态不再受J、K影响，因此不会有空翻现象。

### (4) 存在一次变化问题

主从JK触发器在 $CP=1$ 期间，主触发器只变化（翻转）一次，这种现象称为一次变化现象。



### 14.3.3 主从T触发器和T' 触发器

如果将JK触发器的J和K相连作为T输入端就构成了T触发器。

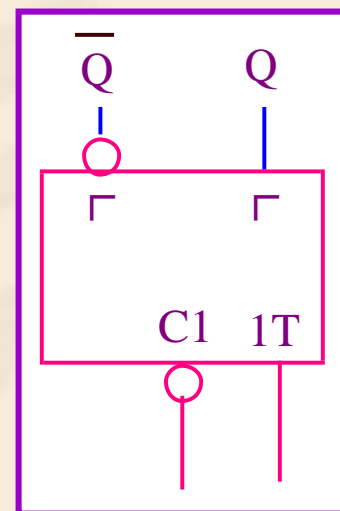
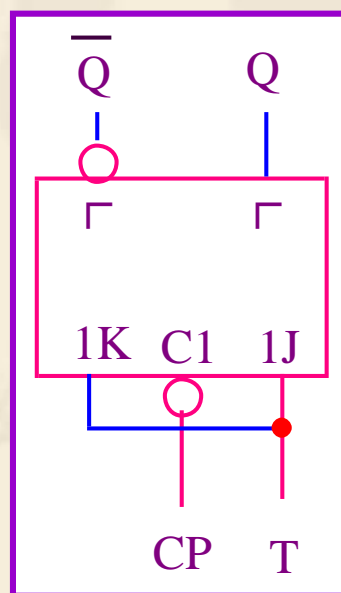
T触发器特性方程：

$$Q^{n+1} = T\overline{Q}^n + \overline{T}Q^n$$

当T触发器的输入控制端为T=1时，  
称为T' 触发器。

T' 触发器的特性方程为：

$$Q^{n+1} = \overline{Q}^n$$



## 14.4 边沿触发器

主从触发器，若是负跳变沿触发的主从触发器，它们在工作时必须要在正跳变沿前加入输入信号，如果在 $CP=1$ 的期间，输入端出现干扰，就有可能使触发器状态出错。

边沿触发器的电路结构可以克服这一缺点。它大大提高了触发器抗干扰能力和电路的可靠性。

边沿触发器有两种工作方式：

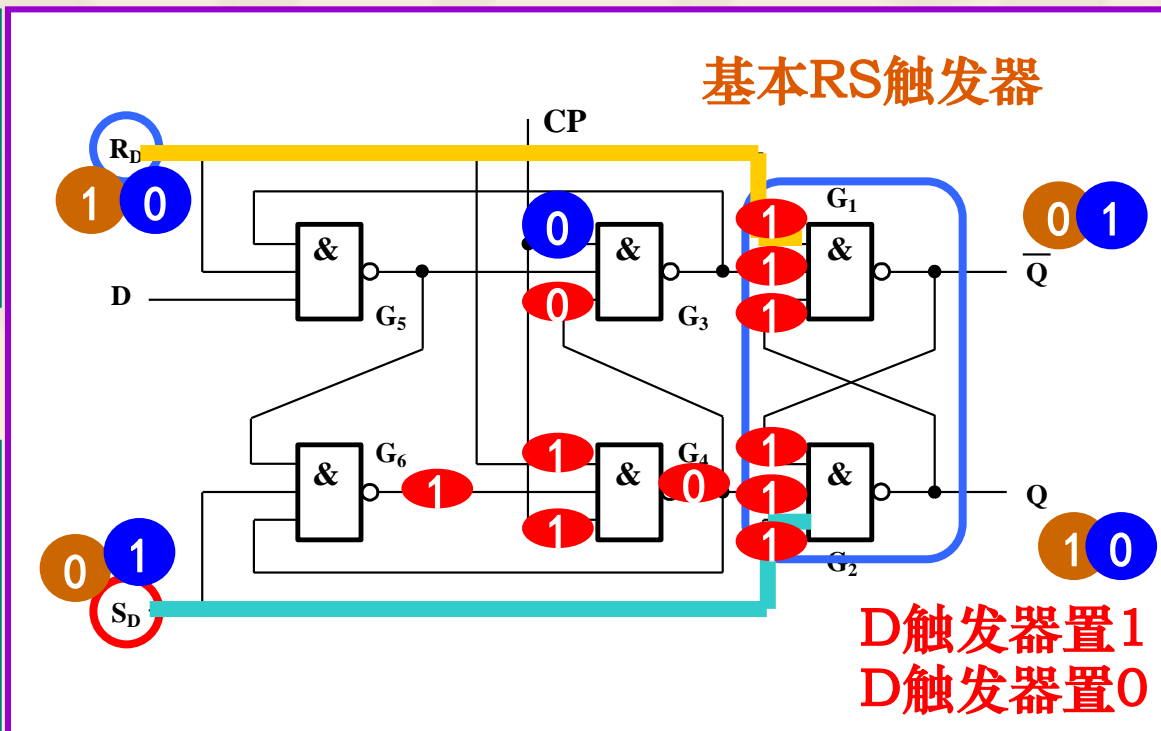
- 维持-阻塞边沿触发器
- \*利用传输延迟的边沿触发器

## 14.4.1 维持-阻塞D触发器

### 1、电路结构和逻辑符号

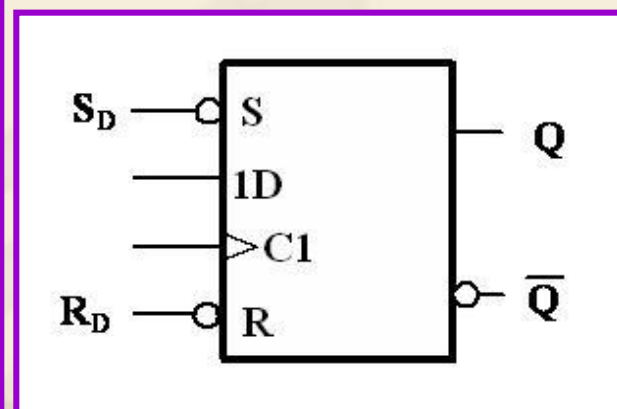
直接置0端

直接置1端



若CP=0, G3门输出:  
“1”

若CP=1, G3门输出:  
“1”

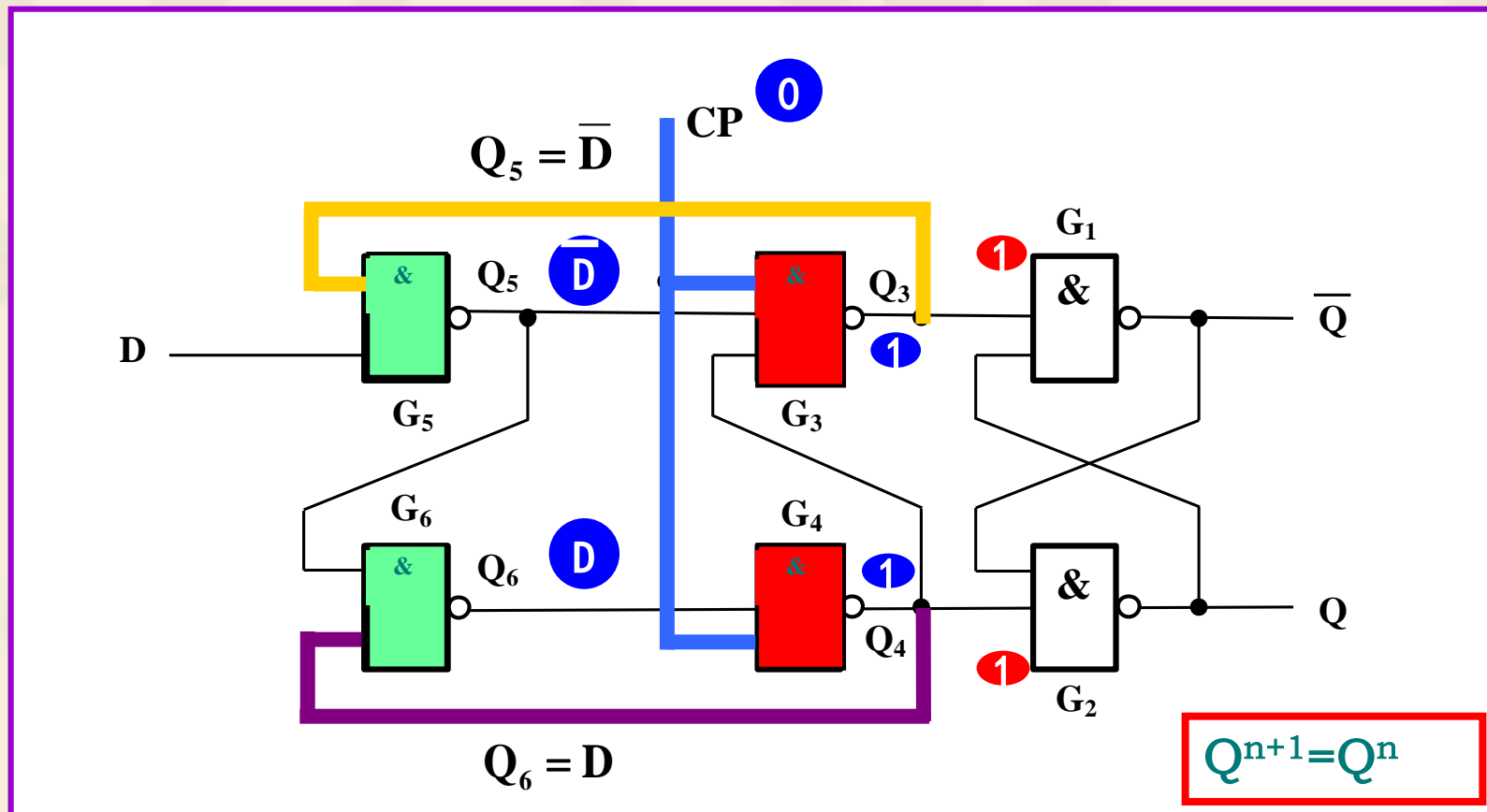


$S_D$ 、 $R_D$ 分别为直接置1、置0端，低电平有效。

逻辑符号

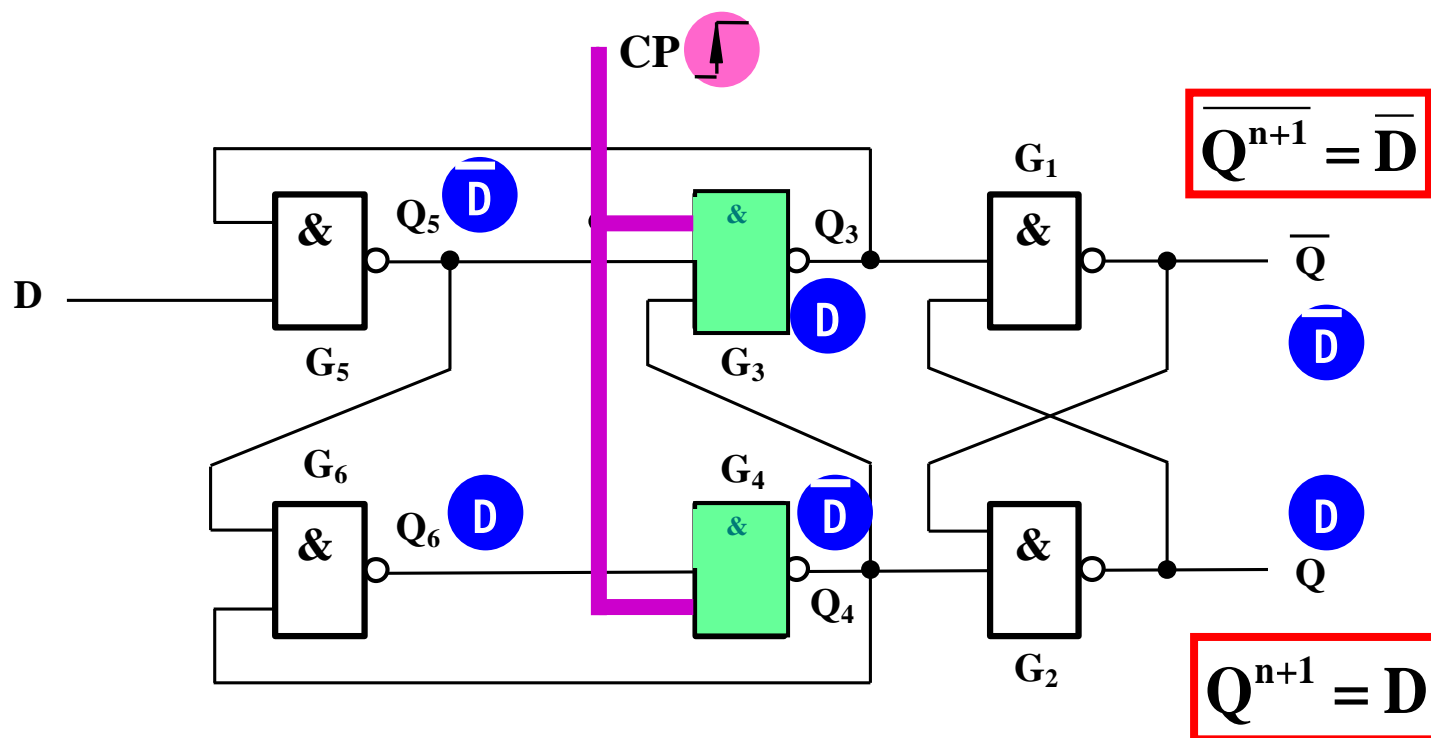
## 2、工作原理 (不考虑 $S_D$ 、 $R_D$ 时)

在 $S_D=R_D=1$  的前提下，当 $CP=0$ 时



## 2、工作原理

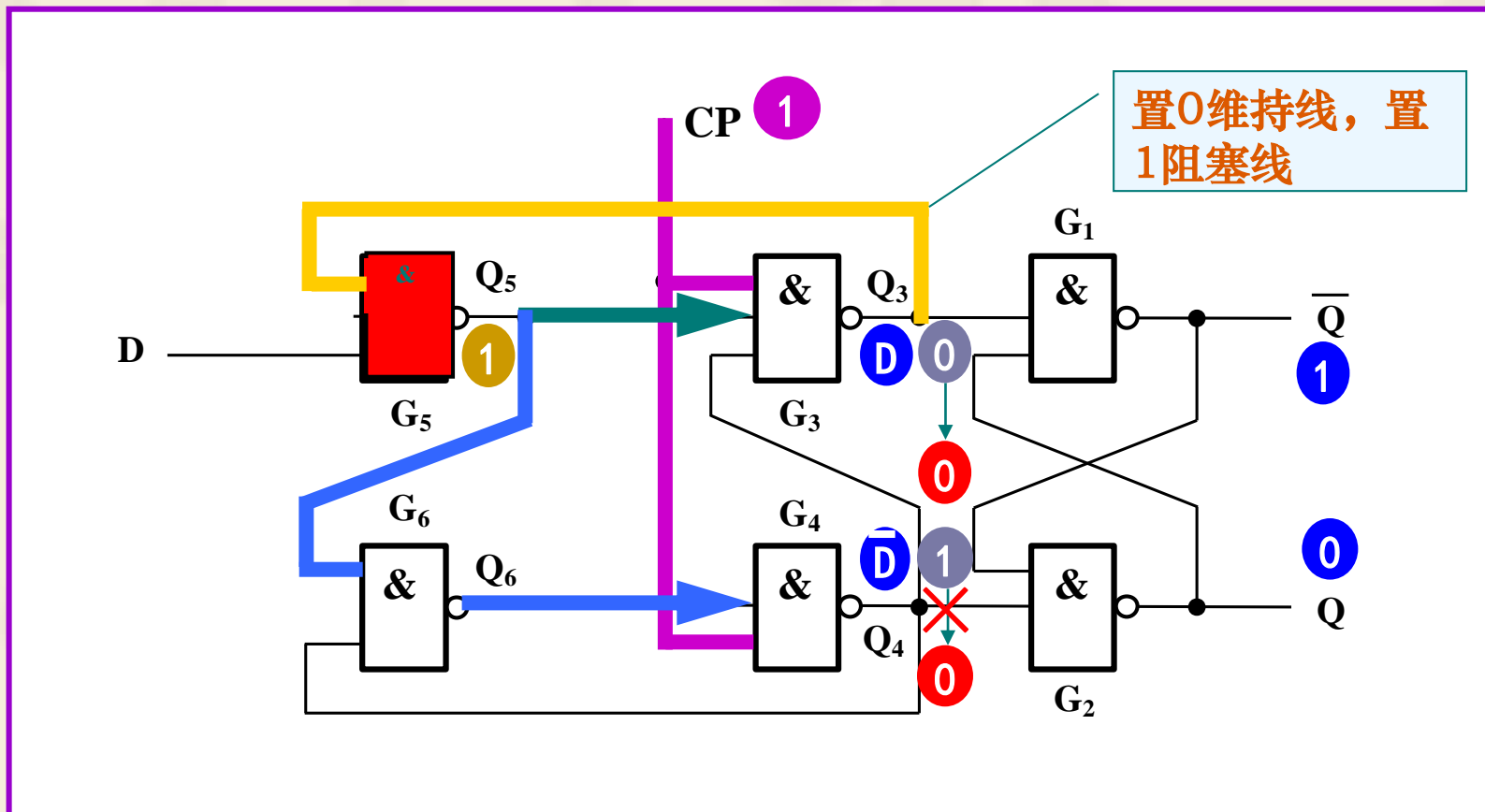
当CP由0变1时 在CP脉冲的上升沿产生状态变化





## 2、工作原理

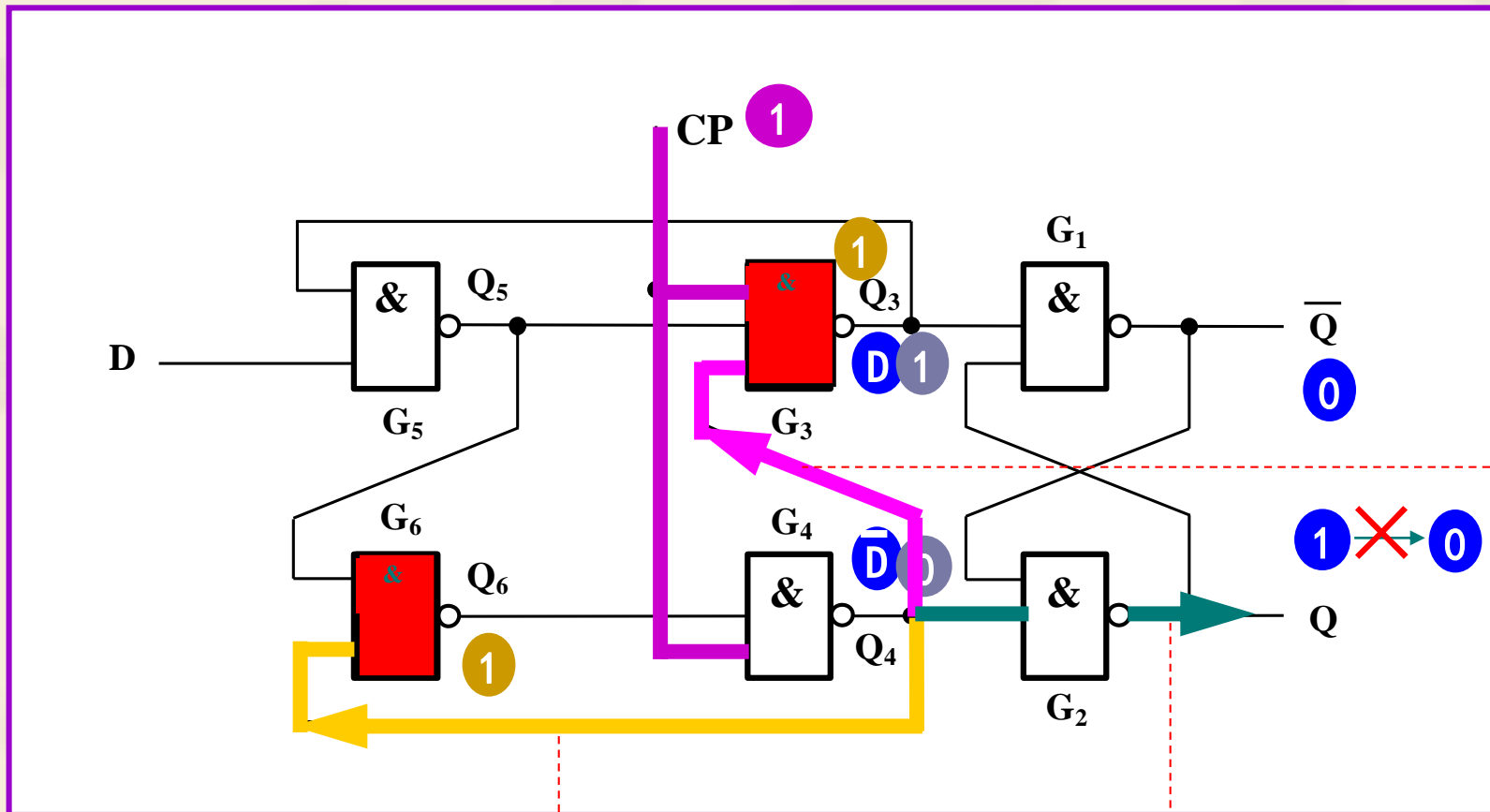
CP=1期间 门3,4开, $Q_3, Q_4$ 输出互补, 必定有一个为0。若 $Q_3=0$ ,  $Q_4=1$



维持阻塞作用一旦产生之后（此作用一直保持到CP下降沿到来时为止）， $D$ 信号就失去作用

## 2、工作原理

CP=1期间 若 $Q_3=1$ ,  $Q_4=0$



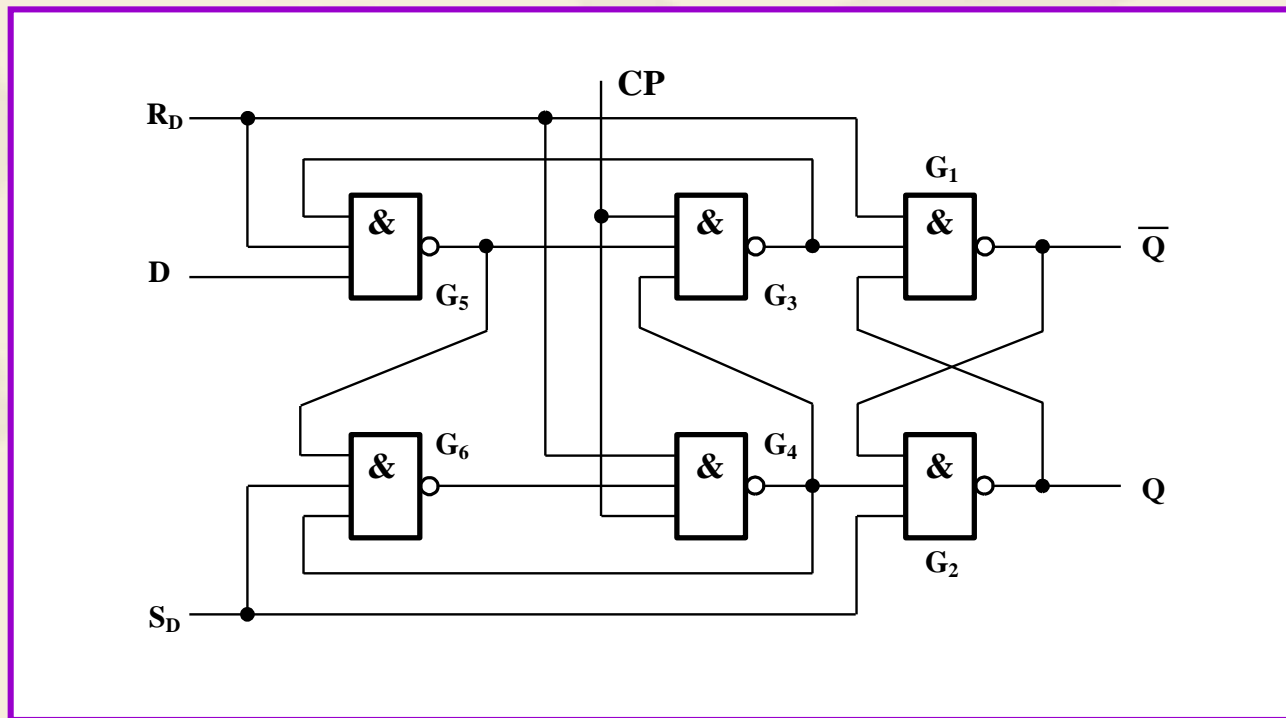
方向3: 阻止 $Q_3$ 为0, 置0阻塞线

方向2: 保证 $Q_6=1$ , 维持 $Q_4=0$ , 置1维持线

方向1: 使触发器置“1”

维持阻塞作用一旦产生之后（此作用一直保持到CP下降沿到来时为止），D信号就失去作用

### 3、触发方式



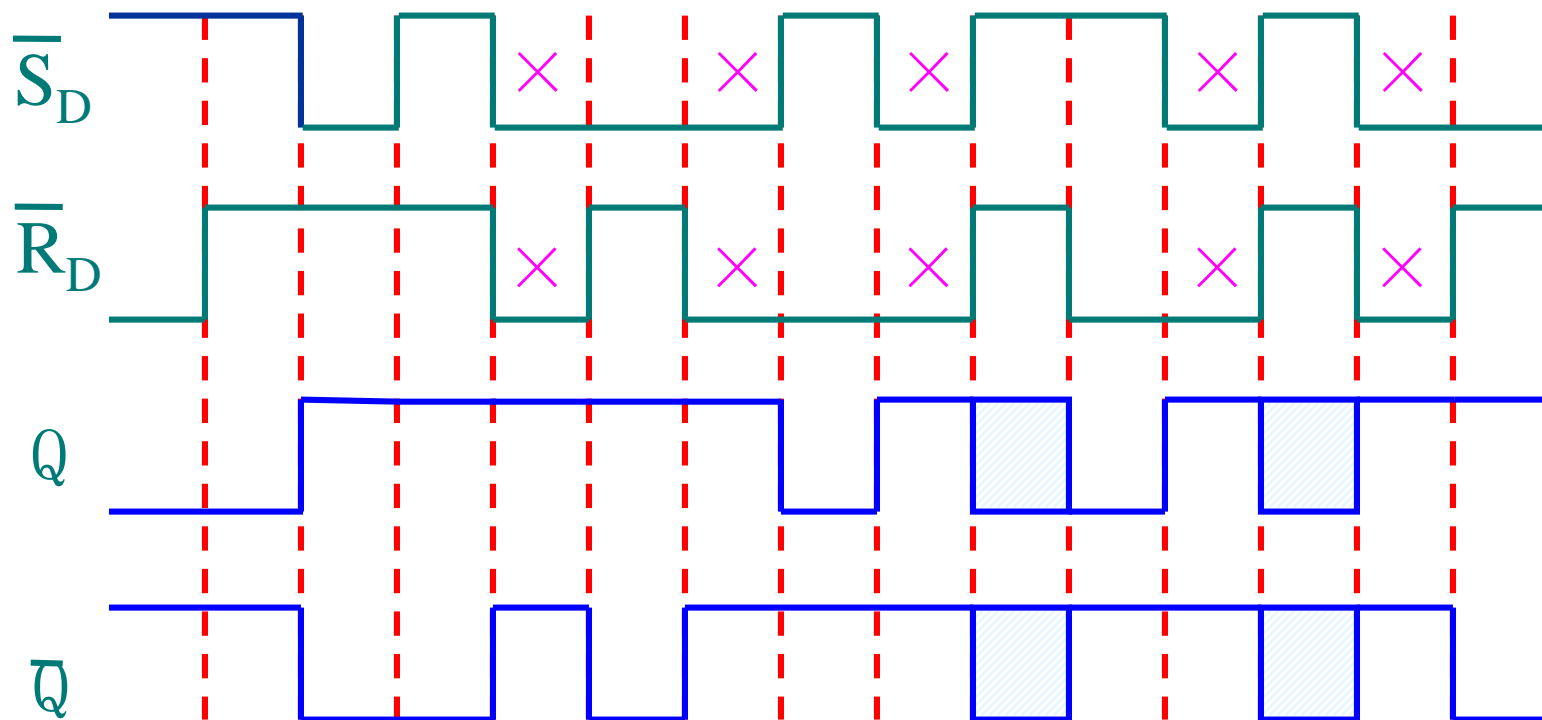
维持-阻塞D触发器在CP脉冲的上升沿**前**接受信息，上升沿**时**触发翻转，上升沿**后**封锁输入，此即边沿触发器的特点。

## 画触发器输出波形图总结：

- 一、单个触发器画输出波形
- 二、入端有组合电路的触发器画输出波形
- 三、两个或多个触发器画输出波形

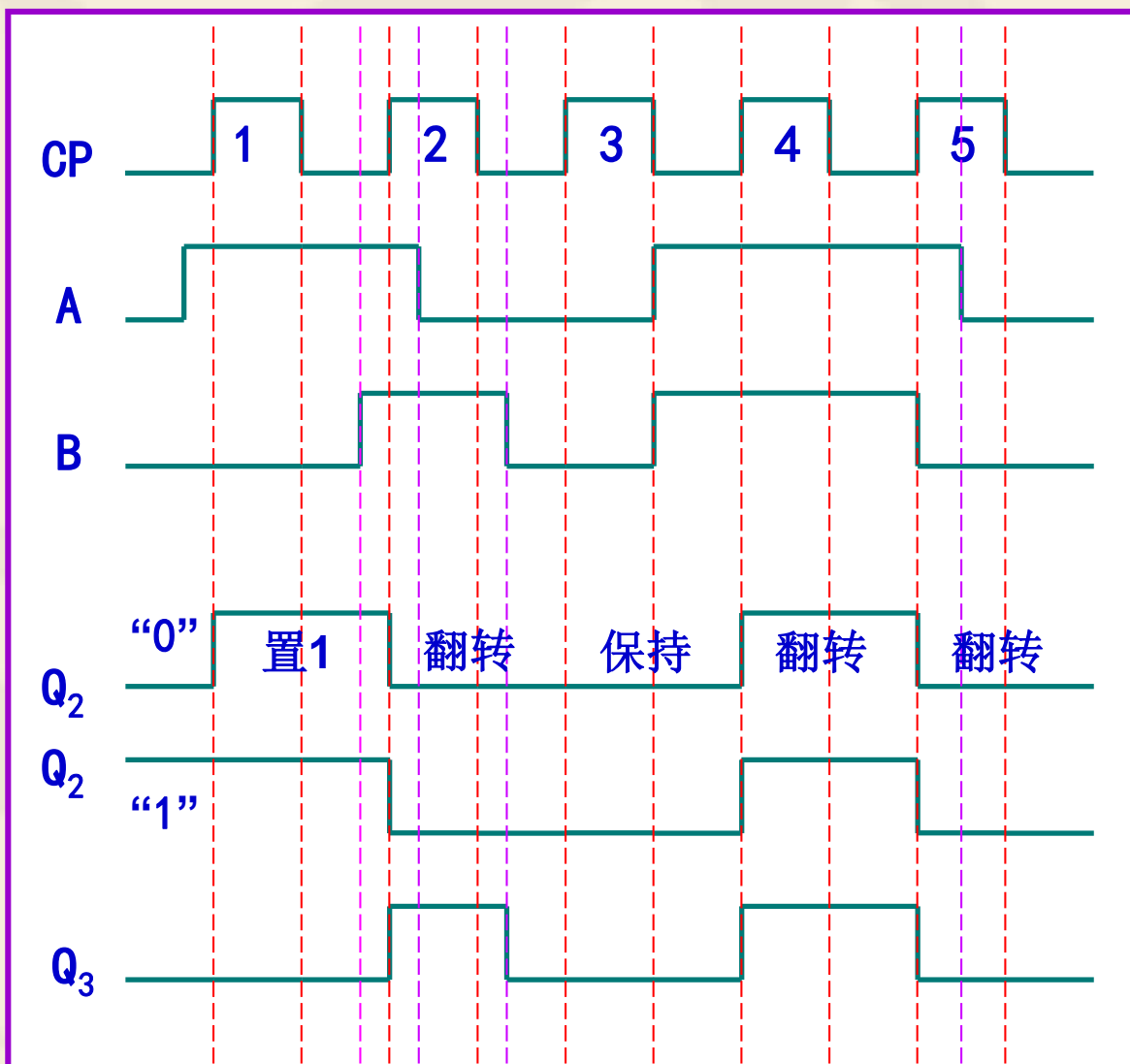
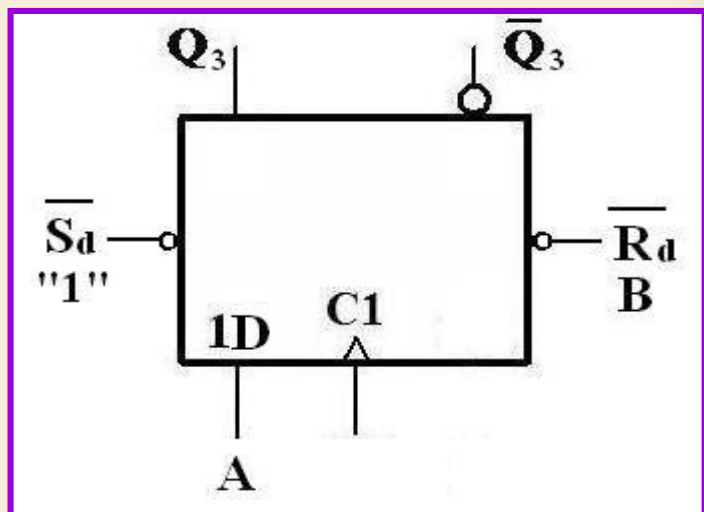
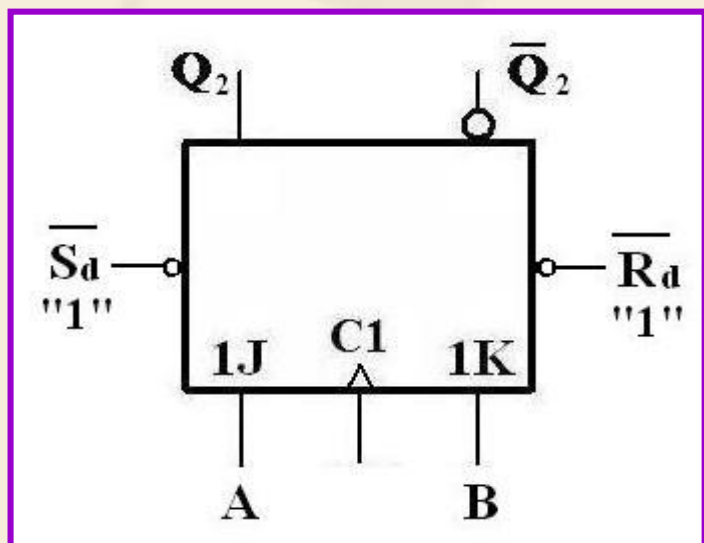
## 一、单个触发器画输出波形

**例1** 基本触发器的逻辑符号与输入波形如图所示。试作出  $Q$ 、 $\bar{Q}$  的波形。



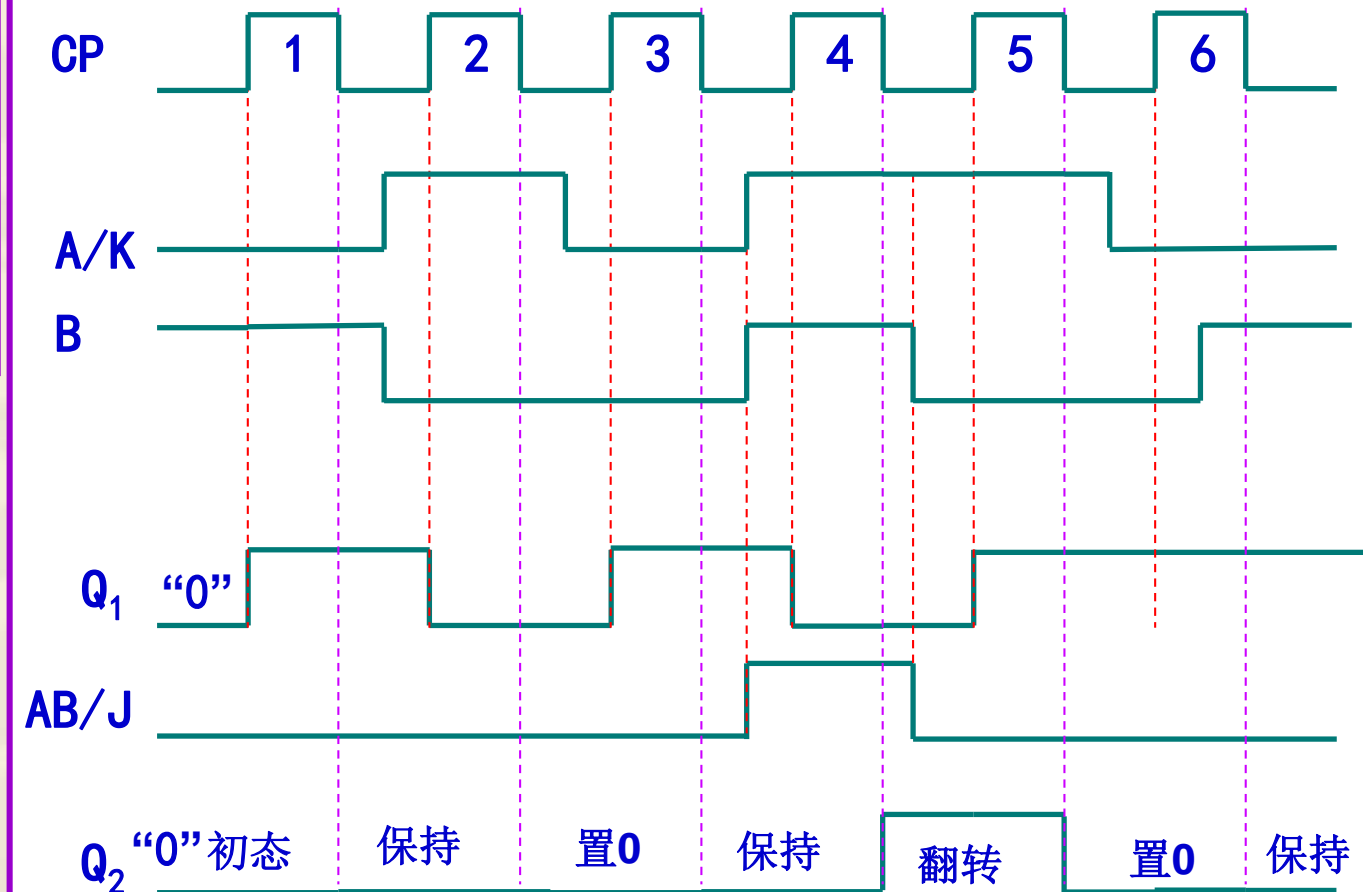
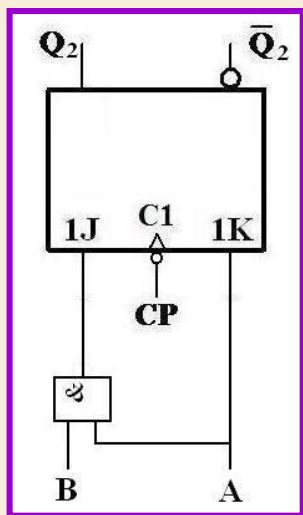
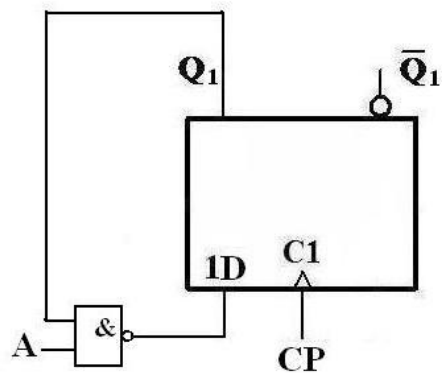


**例2** 单个触发器的逻辑结构与输入波形如图所示。试作出输出波形。



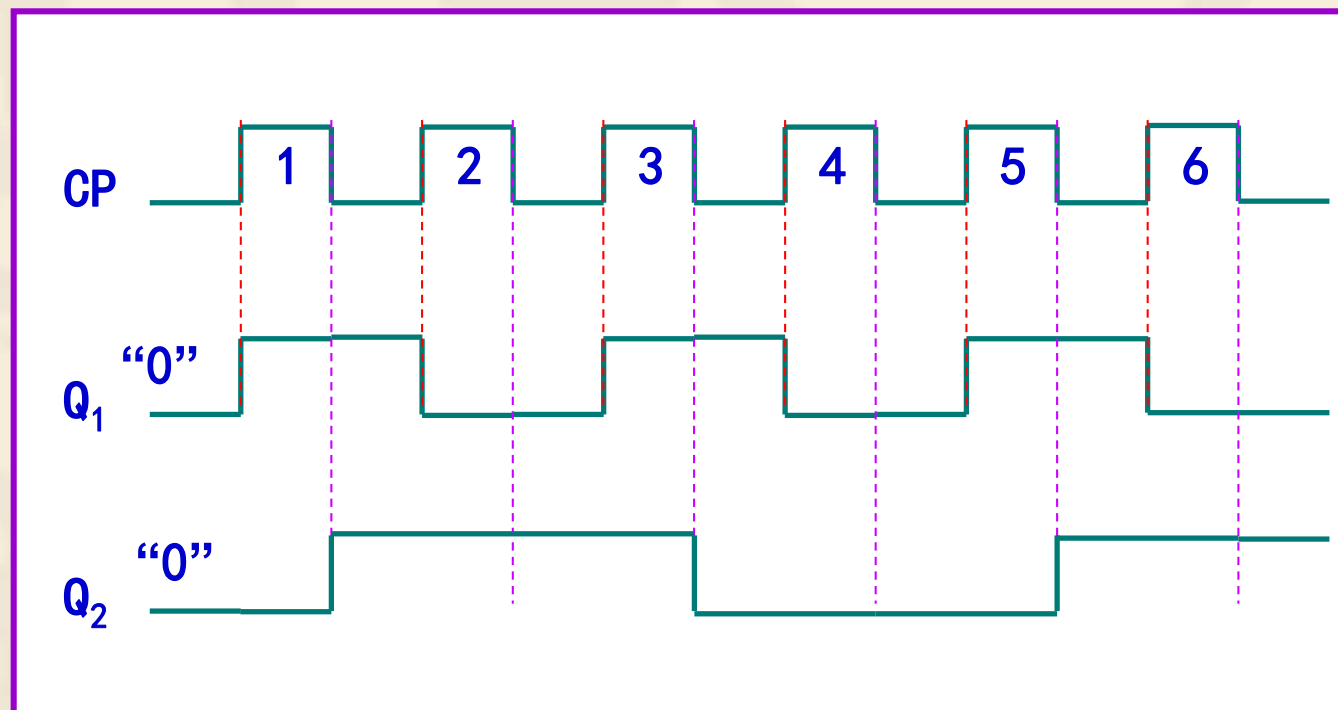
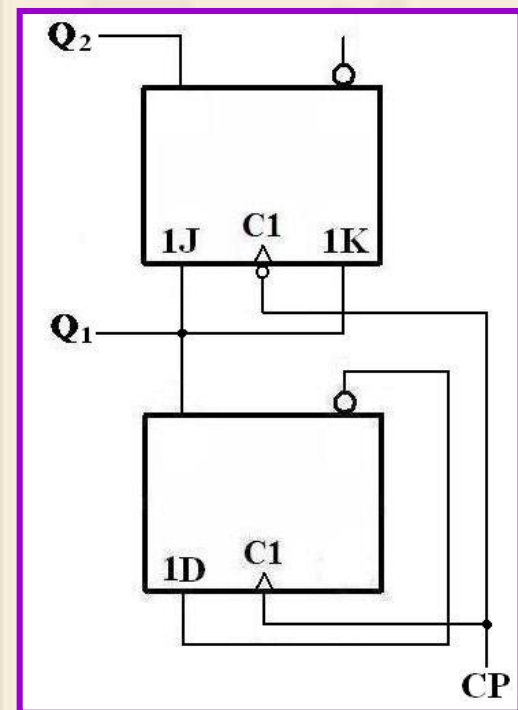
## 二、入端有组合电路的触发器画输出波形

**例3** 入端有组合电路的触发器的逻辑结构与输入波形如图所示。试作出输出波形（初态为“0”）。



### 三、两个或多个触发器画输出波形

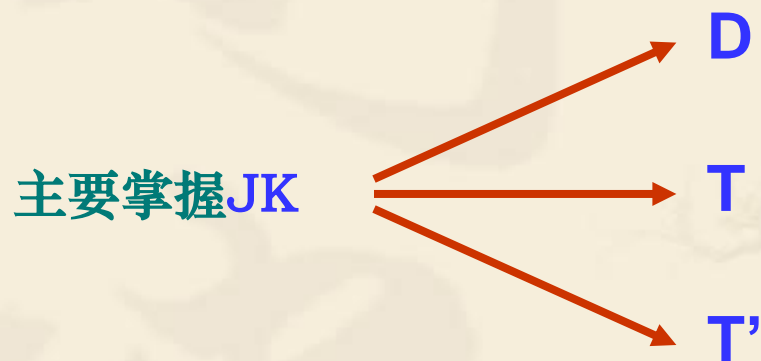
**例4** 两触发器构成的逻辑电路与输入波形如图所示。试作出输出波形（初态为“0”）。



$$Q_1^{n+1} = D = \overline{Q_1^n} \quad (\uparrow) \quad Q_2^{n+1} = T \oplus Q_2^n = Q_1^n \oplus Q_2^n \quad (\downarrow)$$

## 14.5 触发器逻辑功能的转换

由于市场上出售的集成触发器大多都是JK型和D型，所以 需要掌握不同触发器之间的转换方法。



## 一、转换步骤

- (1) 写出已有和转换后触发器的特性方程
- (2) 变换待求触发器的特性方程，使之与已有的特性方程一致
- (3) 写出驱动端应有的形式
- (4) 画出电路图



## 二、转换过程

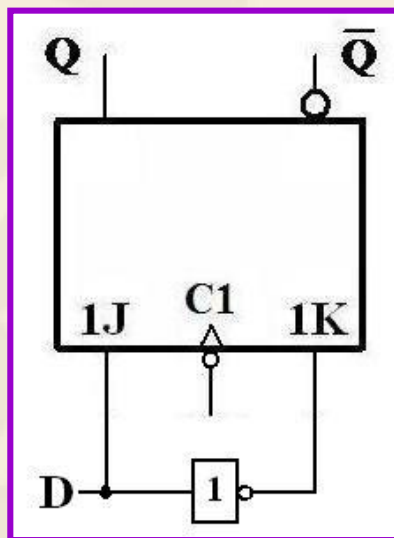
### 1. JK型 $\longrightarrow$ D型

$$(1) \quad Q_{JK}^{n+1} = JQ^n + \overline{K}Q^n \qquad Q_D^{n+1} = D$$

$$(2) \quad Q_D^{n+1} = D = D(Q^n + \overline{Q}^n) = DQ^n + D\overline{Q}^n$$

$$(3) \quad Q_{JK}^{n+1} = Q_D^{n+1} \quad \longrightarrow \quad J = D \quad K = \overline{D}$$

(4) 画图



2. JK型  $\longrightarrow$  T型

$$Q_{JK}^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

$$Q_T^{n+1} = T\overline{Q}^n + \overline{T}Q^n$$

$$Q_{JK}^{n+1} = Q_D^{n+1}$$

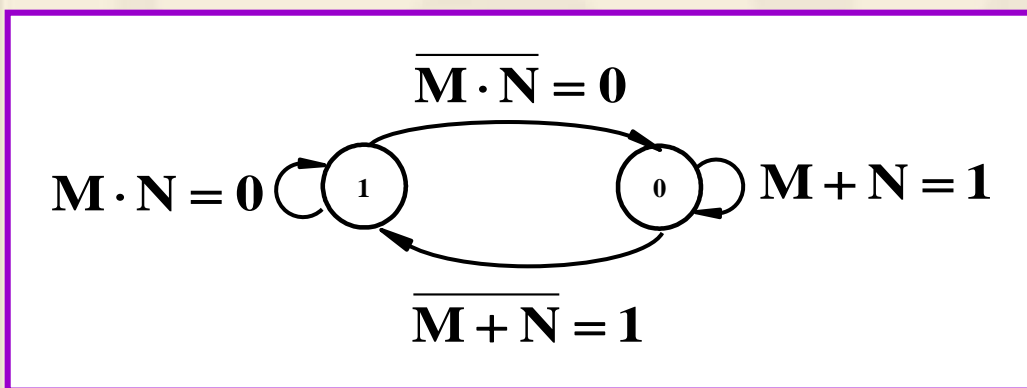


$$J = K = T$$

3. JK型  $\longrightarrow$  T' 型

$$J = K = 1$$

**例1:** 已知某MN触发器的状态转换图如下，写出该MN触发器的特性方程，并用JK触发器转换成此触发器



		MN			
		00	01	11	10
Q <sup>n</sup>	0	1	0	0	0
	1	1	1	0	1

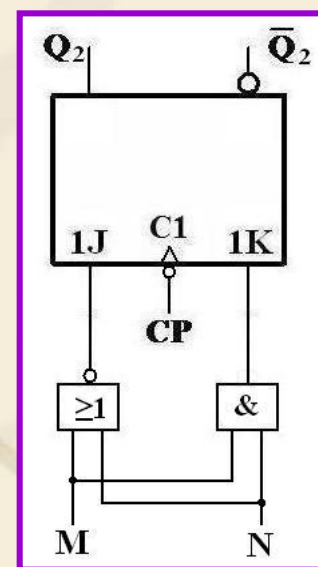
**解:** 将状态转换图写成卡诺图的形式，然后求特性方程

$$Q^{n+1} = \overline{M}Q^n + \overline{N}Q^n + \overline{M}\overline{N} = \overline{M}\overline{N}Q^n + \overline{M}\overline{N}$$

因JK触发器的特性方程为  $Q_{JK}^{n+1} = JQ^n + \overline{K}Q^n$

则  $Q_{MN}^{n+1} = \overline{M}\overline{N}Q^n + \overline{M}\overline{N} \cdot (Q^n + \overline{Q}^n) = (\overline{M} + \overline{N}) \cdot Q^n + \overline{M}\overline{N} \cdot \overline{Q}^n$   
 $= \overline{M}\overline{N} \cdot Q^n + \overline{M}\overline{N} \cdot \overline{Q}^n$

故 
$$\begin{cases} J = \overline{M}\overline{N} \\ K = MN \end{cases}$$



以下为所用素材

J	K	$Q^{n+1}$
0	0	$Q^n$
0	1	0
1	0	1
1	1	$\overline{Q^n}$

