数字电子技术实验指导书

刘久付 编

河海大学电气工程学院 电工电子实验中心电子学实验室 二〇〇五年三月

目 录

实验二 用 SSI 设计组合逻辑电路的实验分析 实验三 MSI 组合功能件的应用 II 实验五 随机存取存储器的应用 实验六 集成触发器 实验七 MSI 时序功能件的应用 I 实验八 MSI 时序功能件的应用 II 实验九 集成逻辑门组成的脉冲电路 实验十 集成定时器及其应用 实验十 综合设计实验 3 附 录 附录 常用集成电路引脚图		实验装置及门电路的研究	•••1
实验三 MSI 组合功能件的应用 I 1 实验四 MSI 组合功能件的应用 II 1 实验五 随机存取存储器的应用 1 实验六 集成触发器 1 实验七 MSI 时序功能件的应用 I 2 实验八 集成逻辑门组成的脉冲电路 2 实验十 集成定时器及其应用 2 实验十 综合设计实验 3 附 录 附录一 常用集成电路引脚图 3			
实验四 MSI 组合功能件的应用 II 1 实验五 随机存取存储器的应用 1 实验六 集成触发器 1 实验七 MSI 时序功能件的应用 II 2 实验八 集成逻辑门组成的脉冲电路 2 实验十 集成定时器及其应用 2 实验十 综合设计实验 3 附录 常用集成电路引脚图 3			
实验五 随机存取存储器的应用 1 实验六 集成触发器 1 实验七 MSI 时序功能件的应用 I 2 实验八 集成逻辑门组成的脉冲电路 2 实验十 集成定时器及其应用 2 实验十 综合设计实验 3 附 录 附录 常用集成电路引脚图 3			
实验六 集成触发器····································	实验四	MSI 组合功能件的应用 II ··································	••11
实验七 MSI 时序功能件的应用 I 2 实验八 MSI 时序功能件的应用 II 2 实验九 集成逻辑门组成的脉冲电路 2 实验十 集成定时器及其应用 2 实验十一 综合设计实验 3 附 录 常用集成电路引脚图			
实验八 MSI 时序功能件的应用 II 2 实验九 集成逻辑门组成的脉冲电路 2 实验十 集成定时器及其应用 2 实验十一 综合设计实验 3 附录 常用集成电路引脚图 3	实验六	集成触发器	··17
实验九 集成逻辑门组成的脉冲电路············2 实验十 集成定时器及其应用····································	实验七	MSI 时序功能件的应用 I ······	20
实验十 集成定时器及其应用 2 实验十一 综合设计实验 3 附 录 附录一 常用集成电路引脚图 3	实验八	MSI 时序功能件的应用 II ·······	··23
实验十一 综合设计实验······3 附 录 附录一 常用集成电路引脚图······3	实验九	集成逻辑门组成的脉冲电路 ······	··26
附录 常用集成电路引脚图 · · · · · · · · · · · · · · · · · · ·	实验十	集成定时器及其应用	··28
附录一 常用集成电路引脚图3	实验十一	综合设计实验	··30
	附录		
	附录一	常用集成电路引脚图	··31
附录二 示波器3.		示波器·	
参考文献4			

实验一 实验装置及门电路的研究

一、实验目的

- 1、掌握 CS4125A 双踪示波器的基本原理与使用;
- 2、掌握电子技术实验箱的使用;
- 3、掌握常用门电路的逻辑功能。

二、实验内容

1、测试与非门的逻辑功能(图1-1)

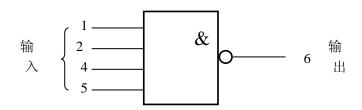


图 1-1 4 输入与非门逻辑符号

- ①选用与非门 74LS20 在电子技术实验箱上完成相应的连线;
- ②改变与非门输入端相应的逻辑开关位置从而改变与非门的输入端逻辑状态:
- ③观察电子技术实验箱上逻辑电平指示灯的状态,其中高电平灯亮,低电平灯灭;
 - ④观测与非门的逻辑功能,并将观测到的结果记录在表 1─1 中。

	输	入 端		+A 11 144 (~)
1	2	4	5	输 出 端(6)
1	1	1	1	
0	1	1	1	
0	0	1	1	
0	0	0	1	
0	0	0	0	

表 1-1 实验数据(-)

2、测试与或非门的逻辑功能(图1-2)

- ①选用与或非门 74LS51 在电子技术实验箱上完成相应的连线;
- ②改变与或非门输入端相应的逻辑开关位置从而改变与或非门的输入端逻辑状态;
- ③观察电子技术实验箱上逻辑电平指示灯的状态,其中高电平灯亮,低电平灯灭:
 - ④观测与或非门的逻辑功能,并将观测到的结果记录在表 1-2 中。

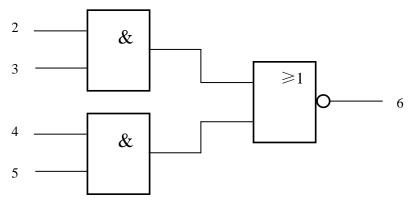


图 1-2 4 输入与或非门逻辑图

· · / · · · · · · · · · · · · · · · · ·	表 1-2	实验数据	(二)
	表 1-2	实验数据	(=)

	输	入	端		#△ 山 沖 (╭)
2	3		4	5	输 出 端(6)

*3、利用与非门分别组成与门、或门、或非门、异或门

- ①写出用与非门组成它们的逻辑表达式,画出相应的电路逻辑图;
- ②利用电子技术实验箱上逻辑开关及逻辑电平指示灯的状态测试其相应的逻辑功能,并画出表格记录结果。

4、观察与非门对脉冲的控制作用

①测试电路见图 1一3;

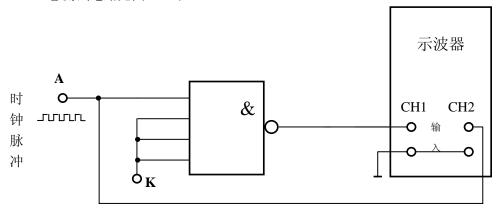


图 1-3 与非门对脉冲的控制

输入端 A 接时钟脉冲信号;

输入端 K 接逻辑开关, 作为控制端。

②观察在控制端分别接高电平"1"和低电平"0"时,输入波形与输出波形之间的关系,并记录观察到的结果。

三、验仪器仪表与器材

1、通用示波器	CS4125A	1台
2、电子技术实验箱	DCL-IV	1台
3、数字万用表	UT56	1台
4、主要器材	74LS20	1片
	74LS51	1 片

四、实验预习要求

- 1、参看附录部分有关仪器的原理及使用;搞清常用电子仪器面板上各控制元件的 名称及作用;
 - 2、复习有关门电路的理论章节。

五、思考题

- 1、什么叫扫描、同步,它们的作用是什么?
- 2、使用示波器时,如出现以下情况:①无图像;②只有垂直线;③只有水平线;
- ④图像不稳定,试说明可能的原因,应调整哪些旋钮加以解决?
- 3、用示波器测量电压大小和周期时,垂直微调旋钮和扫描微调旋钮应置于什么位置?
 - 4、如何用示波器来测量波形的高、低电平?

实验二 用 SSI 设计组合逻辑电路的实验分析

一、实验目的

- 1、掌握组合逻辑电路的分析方法:
- 2、掌握组合逻辑电路的设计方法及检测方法。

二、实验原理

1、分析方法

组合逻辑电路的分析方法是根据组合逻辑电路的逻辑图,研究电路在各种输入组合状态下的输出值,作出相应的真值表和逻辑函数表达式。

- ①根据给定的逻辑图写出输出函数的逻辑表达式;
- ②进行化简,求出输出函数的最简表达式;
- ③列出输出函数的真值表;
- ④说出给定电路的基本功能。

2、组合逻辑电路设计的一般步骤

- ①根据任务要求列出输入与输出间的真值表;
- ②把真值表用卡诺图或逻辑函数表达式表示;
- ③用卡诺图或公式法化简函数;
- ④根据简化的逻辑表达式构成逻辑电路。

三、实验内容

1、分析全加器的逻辑功能

①写出图 2 — 1 所示电路的逻辑表达式;

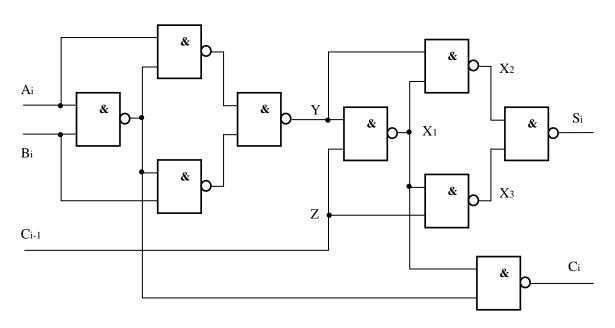


图 2-1 与非门实现全加器逻辑图

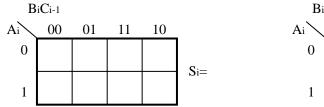
②根据逻辑表达式列出真值表,并填入表 2-1中;

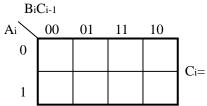
表 2-1 实验数据(一)

Ai	Bi	Ci-1	Y	Z	X 1	X 2	X 3	Si	Ci
0	0	0							
0	0	1							
0	1	0							
0	1	1							
1	0	0							
1	0	1							
1	1	0							
1	1	1							

③根据真值表画出逻辑函数 Si、Ci 的卡诺图,并填入表 2-2中;

表 2-2 实验数据(二)





④按图 2—1 对电路进行测试,并将结果记录在表 2—3 中,与表 2—1 比较逻辑功能是否相符。

表 2-3 实验数据(三)

Ai	Bi	Ci-1	Si	Ci
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

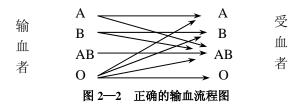
2、用异或门和与或非门组成全加器,并测试其功能

①画出用异或门、与或非门实现全加器的电路逻辑图(注意:"与或非门"不用的"与门"输入端须接地;

②列出真值表,实现电路,填入测试结果。

3、人类有四种血型: A、B、AB和O型。输血时,输血者和受血者必须符合图 2

一2 的规定,否则有生命危险,试用与非门设计一个电路,判断输血者和受血者的血型是否符合规定。(提示:可用两个自变量的组合代表输血者的血型,另外两个自变量的组合代表受血者的血型,用输出变量代表是否符合规定。)



4、设计一个保险箱的数字代码锁,该锁有规定的 4 位代码 A1、A2、A3、A4 的输入端和一个开箱钥匙孔信号 E 的输入端,锁的代码由实验者自编(例如 1111),当用钥匙开箱时(E=1),如果输入代码符合该锁规定代码,保险箱被打开(Z1=1);如果不符,电路将发出报警信号(Z2=1)。要求用最少数量的与非门实现电路,检测并记录实验结果。

四、仪器仪表与器材

1,	通用示波器	CS4125A	1台
2,	电子技术实验箱	DCL-IV	1台
3、	数字万用表	UT56	1台
4、	主要器材	74LS00	3片
		74LS20	2片

五、实验预习要求

- 1、预习有关组合逻辑电路的理论;
- 2、画出设计的电路逻辑图,图中必须标明引脚号。

六、思考题

- 1、在实验内容 3 中,如何选择两个自变量的组合与血型的对应关系,使得电路为 最简?
 - 2、你认为何种实验方式收获较大?存在什么问题?如何改进?

实验三 MSI 组合功能件的应用 I

一、实验目的

- 1、掌握应用异或门电路设计构成半加器、原码/反码发生器、奇偶校验器;
- 2、掌握应用全加器电路设计构成码制转换电路。

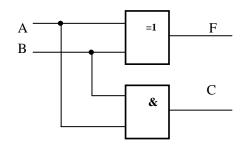
二、实验内容

1、 用异或门设计构成半加器 (参考电路如图 3—1)

逻辑表达式为: 和 F=A⊕B 进位 C=A•B

2、 用异或门设计构成半减器 (参考电路如图 3-2)

逻辑表达式为: 差 D=A⊕B 进位 C=Ā • B



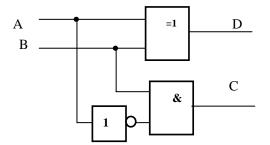


图 3-1 异或门构成半加器参考电路

图 3-2 异或门构成半减器参考电路

3、用异或门设计构成原码/反码发生器(参考电路如图 3-3)

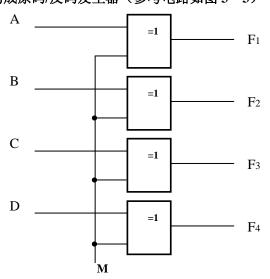


图 3-3 4位原码/反码发生器参考电路

①当模式控制 M=0 时,输出为 A、B、C、D(原码输出);

②当模式控制 M=1 时,输出为 \bar{A} 、 \bar{B} 、 \bar{C} 、 \bar{D} (反码输出)。

4、用异或门设计构成奇偶校验器(参考电路如图 3—4)

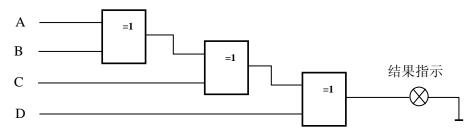


图 3-4 奇偶检测电路参考电路

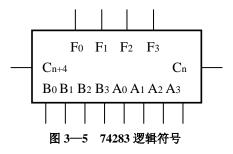
该电路用来决定每一组(4位)二进制数的奇偶数结果,可用于一些数据交换电路中。将实验结果记录在表 3—1中。

ABCD	奇 偶 性	"1"的个数	指示结果
1000	奇	1	
0 1 1 0	偶	2	
1 1 0 1	奇	3	
0001	奇	1	
0 0 1 1	偶	2	
1 0 0 1	偶	2	
1010	偶	2	

表 3-1 实验数据(一)

5、全加器

①74283 是一个 4 位二进制超前进位全加器, 其逻辑符号如图 3—5 所示, 其中 A3、A2、A1、A0和 B3、B2、B1、B0分别是被加数和加数(两组 4 位二进制数)的数据输入端, Cn 是低位器件向本器件最低位的进位输入端, Cn+4 是本器件最高位向高位器件进位的进位输出端;



②二进制全加器可以进行多位连接使用,也可组成全减器、补码器或实现其它的逻辑功能等电路;

③使用一个 4 位二进制全加器,设计将 8421 码转换成余 3 码的电路,画出设计的电路图,检测电路功能,完成表 3—2 中二进制码的运算并将结果记录在表 3—2 中;

8421 码 余3码 \mathbf{C} \mathbb{Z}_4 \mathbb{Z}_3 \mathbb{Z}_2 \mathbb{Z}_1 D Α

表 3-2 实验数据(二)

④使用两个 4 位二进制全加器和与非门,设计一位 BCD 码的全加器(考虑产生的进位),画出设计的电路图,检测电路功能,完成表 3—3 中二进制码的运算并将结果记录在表 3—3 中:

表 3-3 实验数据(三)

	BCD 個	玛加数			BCD 码加数				4	结 男	具	
В3	B 2	B 1	\mathbf{B}_0	A 3	A ₂	A 1	A ₀	Z 3	\mathbb{Z}_2	\mathbf{Z}_1	\mathbf{Z}_0	Z_{n+1}
0	0	0	0	0	1	0	0					
0	1	1	1	0	0	1	0					
0	1	0	0	0	1	1	0					
0	1	0	1	0	1	1	1					
1	0	0	0	0	1	1	1					
1	0	0	1	1	0	0	1					

三、仪器仪表与器材

1、通用示波器	CS4125A	1台
2、电子技术实验箱	DCL-IV	1台
3、数字万用表	UT56	1台
4、主要器材	74LS00	1片
	74LS86	1片
	74LS283	1片

四、实验预习要求

- 1、预习有关芯片的引脚作用;
- 2、根据设计要求画出电路逻辑图,图中必须标明引脚号。

五、思考题

当集成芯片的控制脚高电平有效时,能不能认为悬空就是高电平?为什么?

实验四 MSI 组合功能件的应用 II

一、实验目的

掌握译码器、数据选择器的使用方法。

二、实验内容

1、译码器

①74138 是一个 3 线—8 线译码器,它是一种通用译码器,其逻辑符号如图 4 —1 所示,其功能表如表 4—1 所示。其中 A2、A1、A0 是地址输入端, $\overline{Y_0}$ 、 $\overline{Y_1}$ 、...、 $\overline{Y_7}$ 是译码输出端, S_A 、 $\overline{S_B}$ 、 $\overline{S_C}$ 是使能端,仅当 S_A 、 $\overline{S_B}$ 、 $\overline{S_C}$ 分别为 H、L、L 时译码器才正常译码;否则译码器不实现译码,即不管译码输入 A2、A1、A0 为何值, $\overline{Y_0}$ 、 $\overline{Y_1}$ 、...、 $\overline{Y_7}$ 都输出高电平。

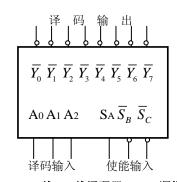


图 4-1 3 线-8 线译码器 74138 逻辑符号

表 4-1 3 线-8 线译码器 74138 功能表

	输		入				输			出		
SA	$\bar{S}_B + \bar{S}_C$	A2	Aı	A ₀	$\overline{Y_{0}}$	$\overline{Y_1}$	\overline{Y}_{2}	\overline{Y}_{3}	$\overline{Y}_{_{4}}$	\overline{Y}_{5}	$\overline{Y}_{_{6}}$	\overline{Y}_{7}
×	1	×	×	×	1	1	1	1	1	1	1	1
0	×	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

- ②译码器的每一路输出,实际上是各地址变量组成函数的一个最小项的反变量,利用其中一部分输出端输出的与非关系,也就是它们相应最小项的或逻辑表达式,能方便的实现逻辑函数。
- ③使用一个3线—8线译码器和与非门设计一位二进制全加器,画出设计的电路逻辑图,检测电路功能,并将结果记录。
- ④使用一个 3 线—8 线译码器和与非门设计一位二进制全减器,画出设计的电路逻辑图, 检测电路功能,并将结果记录。

2、数据选择器

①74153 是一个双 4 选 1 数据选择器,其逻辑符号如图 4—2 所示,其功能表如表 4—2 所示。一片 74153 中有两个 4 选 1 数据选择器,每个都有一个选通输入端 \overline{ST} ,低电平有效。应注意:选择输入端 Ao、Ai 为两个数据选择器所共用;当选通输入 \overline{ST} =0 时,若选择输入 Ao、Ai 分别为 00、01、10、11,则相应地把 Do、Di、D2、D3 送到数据输出端 Y。

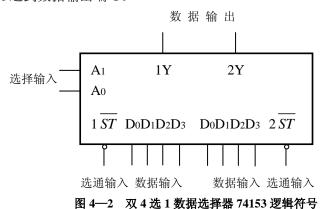


表 4-2 双 4 选 1 数据选择器 74153 功能表

		输		入			输出
A 1	A ₀	D ₀	D 1	D 2	D 3	ST	Y
×	×	×	×	×	×	1	0
0	0	0	×	×	×	0	0
0	0	1	×	×	×	0	1
0	1	×	0	×	×	0	0
0	1	×	1	×	×	0	1
1	0	×	×	0	×	0	0
1	0	×	×	1	×	0	1
1	1	×	×	×	0	0	0
1	1	×	×	×	1	0	1

- ②使用数据选择器进行电路设计的方法是合理地选用地址变量,通过对函数的运算,确定各数据输入端的输入方程。
- ③使用 4 选 1 数据选择器和与非门设计一个表示血型遗传规律的电路,画出设计电路逻辑图,检测电路功能,并将结果记录。父母和子女之间的血型遗传规律如表 4—3 所示,其父母血型栏中若仅有一项是 1,则表示父母是同一种血型。

表 4-3 血型遗传规律表

	父 母	血 型		子女可能血型				
О	A	В	AB	О	A	В	AB	
1	0	0	0	1	0	0	0	
0	1	0	0	1	1	0	0	
0	0	1	0	1	0	1	0	
0	0	0	1	0	1	1	1	
1	1	0	0	1	1	0	0	
1	0	1	0	1	0	1	0	
1	0	0	1	0	1	1	0	
0	1	1	0	1	1	1	1	
0	1	0	1	0	1	1	1	
0	0	1	1	0	1	1	1	

三、仪器仪表与器材

1、通用示波器	CS4125A	1台
2、电子技术实验箱	DCL-IV	1台
3、数字万用表	UT56	1台
3、 主要器材	74LS00	3片
	74LS20	1片
	74LS138	1片
	74LS153	1 片

四、实验预习要求

- 1、预习有关芯片的引脚作用;
- 2、根据设计要求画出电路逻辑图,图中必须标明引脚号。

五、思考题

- 1、数据选择器是一种通用性很强的功能器件,它的功能很容易扩展。如何使用 4 选 1 数据选择器实现 8 选 1 选择器?
 - 2、如何将两个3线—8线译码器组合成一个4线—16线的译码器?

实验五 随机存取存储器的应用

一、实验目的

- 1、学会使用静态随机存取存储器;
- 2、加深总线概念的理解。

二、实验内容

1、RAM2144A 工作原理

①RAM2144A 是一种 1024×4 位的静态随机存取存储器,采用 HMOS 工艺制作,它的逻辑符号如图 5—1 所示。各引出端功能见表 5—1。

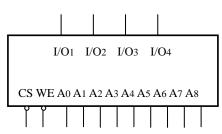


图 5-1 2144A 随机存储器逻辑符号

端名	功能
A9~A0	地址输入端
WF	写选诵

 WE
 写选通

 CS
 芯片选择

 I/O4~I/O1
 数据输入/输出端

 VCC
 +5V

表 5-1 2144A 引出端功能表

- ②2144A 具有下列特点:
- ◇采用直接耦合的静态电路,不需要时钟信号驱动,也无须刷新;
- ◇不需要地址建立时间,存取特别简单;
- ◇在 \overline{CS} =0、 \overline{WE} =1 时读出信息,读出是非破坏性的;
- \diamondsuit 在 \overline{CS} =0 时, \overline{WE} 输入一个负脉冲,则能写入信息;同样,在 \overline{WE} =0 时, \overline{CS} 输入一个负脉冲,也能写入信息。因此为了防止误写入,在改变地址码时, \overline{WE} 或 \overline{CS} 必须至少有一个为 1;
 - ◇输入、输出信号是同极性的,使用公共的 I/O 端,能直接与系统总线相连接;
 - ◇使用单电源+5V 供电;
 - ◇输入、输出与 TTL 电路兼容,输出能驱动一个 TTL 门和 CL=100pF 的负载;
 - ◇具有独立的选片功能和三态输出;
 - ◇器件具有高速与低功耗性能;
 - ◇读/写周期均小于 250nS。
- ③随机存取存储器种类很多,2144A 是一种常用的静态存储器,是2144的改进型。随机存取存储器是一种快速存取的存储器,广泛应用于计算机或其它数字系统作主存储器使用,通电后可以根据要求写入信息,并在工作过程中能不断更改其存储内容。但一断电,信息即全部消失。

2、总线缓冲器作用

RAM2144 的 I/O 是一个输入、输出复用口,在计算机系统中是挂在数据总线上的。RAM 的工作需要一个输入数据寄存器,以便向 RAM 输入数据,还需要一个输出数据寄存器,使 RAM 输出数据得以暂存。两个寄存器均不能直接与 RAM

相连, 而要用三态门缓冲器与 RAM 相联系。

3、数码循环显示电路

①设计实现一个由年、月、日组成的 8 位数码在一个数码管上连续自动逐个显示数码的循环显示电路。电路的功能如下: 电路先进入写入工作状态,用数据 开关向 RAM2144A 写入 7 个 BCD 码数,例如将年、月、日共 8 位 BCD 数码,按 RAM 地址顺序分别写入 RAM2144A 存储单元内。写完 8 个数据后,电路进入第二个工作状态,逐个自动循环显示 RAM2144A 内存入的数据。

②本电路由 RAM2144A、地址发生器、总线缓冲器、数据开关阵列、BCD 码七段译码器、数码管等 6 个部分组成。该电路以 RAM2144A 为核心,通过总线缓冲器将来自数据开关阵列的 BCD 码送入 RAM,也可以通过总线缓冲器将 RAM 内的数据送到 BCD 码译码器;地址发生器是一个模八计数器,对存取的 8 个数据进行选址。若 CP 信号用连续信号,显示数码就能实现连续自动循环显示。电路原理示意图如图 5—2 所示。

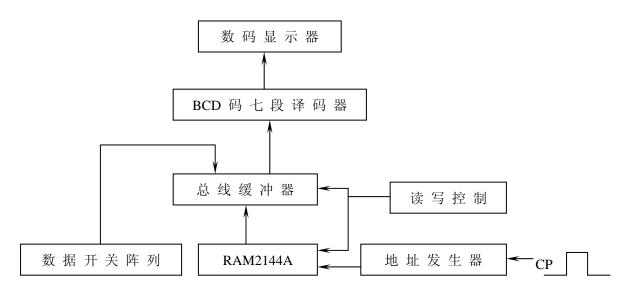


图 5-2 数码循环显示电路原理示意图

4、设计并测试一个能显示任意字型的字码循环显示电路。例如能显示 A、b、c、d、E、F······字符。(提示:使用两片 RAM2144A 设计该电路)

三、器仪表与器材

1、通用示波器	CS4125A	1台
2、电子技术实验箱	DCL-IV	1台
3、数字万用表	UT56	1台
4、主要器材	RAM2144A	2片
	74LS467	2片
	74LS48	1片
	74LS00	1 片

74LS1601片共阴数码管1只

四、实验预习要求

- 1、了解随机存取存储器的基本工作原理,区分地址码与存储内容两个不同的概念;
- 2、根据设计要求画出电路逻辑图,图中必须标明引脚号。

五、思考题

RAM2144A 有 10 个地址输入端,实验时仅变化其中一部分,对于其它不变化的地址码输入端应作如何处理?

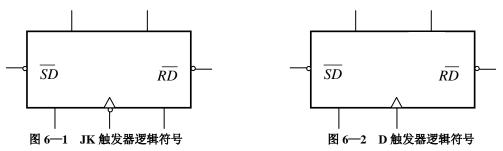
实验六 集成触发器

一、实验目的

- 1、掌握触发器的原理、作用及调试方法;
- 2、学习简单时序逻辑电路的设计和调试方法。

二、实验内容

1、触发器是具有记忆功能的二进制信息存储器件,是时序逻辑电路的基本器件之一,本实验涉及到的触发器为 74112JK 触发器和 7474D 触发器,它们的逻辑符号分别如图 6—1 和图 6—2 所示。



2、基本 RS 触发器的功能测试

1

①基本 RS 触发器的电路为图 6—3 所示;

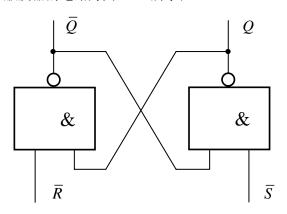


图 6-3 基本 RS 触发器电路

②按表 6—1 的要求,观测和记录Q和 \bar{Q} 的状态。

0

1

 $ar{R}$ $ar{S}$ Q $ar{Q}$ 触发器状态 0 1

表 6-1 基本 RS 触发器的逻辑功能

3、JK 触发器 74112 的功能测试

按表 6—2 的要求,观测和记录Q和 \bar{Q} 的状态。

表 6-2 JK 触发器的逻辑功能

\overline{SD}	\overline{SD} \overline{RD}		K	СР	Qı	n+1
	ND	J	J K CP		Qn=0	Qn=1
0	1	×	×	×		
1	0	×	×	×		
1	1	0	0	\downarrow		
1	1	0	1	\downarrow		
1	1	1	0	\downarrow		
1	1	1	1	\downarrow		

注: 符号"×"表示任意状态

4、D触发器 7474 的功能测试

按表 6-3 的要求,观测和记录Q和 \bar{Q} 的状态。

 Q_{n+1} SDRDD CP $O_n=0$ $O_n=1$ 0 X X 1 1 0 X X 1 1 0 \uparrow

 \uparrow

表 6-3 D 触发器的逻辑功能

5、设计广告流水灯

1

共有4个灯,始终使其中1暗3亮,且这1个暗灯循环右移。要求: 单脉冲观察(用指示灯);

1

连续脉冲观察(用示波器对应地观察时钟脉冲 CP 和 4 个灯的波形)。

6、设计一个3人智力竞赛抢答电路

1

具体要求如下:每个抢答人操纵一个单脉冲开关,以控制自己的一个指示灯,抢先按动开关者能使自己的指示灯亮,并封锁其余 2 个人的动作(即其余 2 个人即使再按动开关也不再起作用),主持人可在最后按"主持人" 单脉冲开关使指示灯熄灭,并可重新开始抢答。所用的触发器可选用 JK 触发器 74112 或 D 触发器 7474;也可采用与非门构成基本触发器。

三、仪器仪表与器材

1、通用示波器

CS4125A

1台

2、电子技术实验箱	DCL-IV	1台
3、数字万用表	UT56	1台
4、主要器材	74LS74	2 片
	74LS112	2 片
	74LS00	2片

六、实验预习要求

- 1、预习有关芯片的引脚作用;
- 2、根据设计要求画出电路逻辑图,图中必须标明引脚号。

七、思考题

- 1、触发器实现正常逻辑功能状态时, S和R应处于什么状态?能不能悬空?
- 2、进行触发器功能测试时,CP 端接单脉冲输出端。是否也可接在逻辑开关 K 上? 为什么?
 - 3、在实验 5 中,如何使用示波器对应地观察时钟脉冲 CP 和 8 个灯的波形?

实验七 MSI 时序功能件的应用 I

一、实验目的

- 1、掌握集成计数器和双向移位寄存器的使用方法;
- 2、提高使用示波器的能力。

二、实验内容

1、集成计数器 74160 的功能介绍

74160 为十进制可预置同步计数器, 其逻辑符号如图 7—1 所示, 功能表见表7—1, 工作波形如图 7—2 所示。

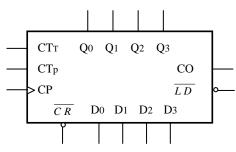


图 7-1 十进制计数器 74160 逻辑符号

	The state of the s											
		報	ĥ		入					输	出	
\overline{CR}	\overline{LD}	СТр	СТт	СР	D0	D1	D2	D3	Q_0^{n+1}	Q_1^{n+1}	Q_2^{n+1}	Q_3^{n+1}
0	×	×	×	×	×	X	×	×	0	0	0	0
1	0	×	×	\uparrow	\mathbf{d}_0	dı	d_2	d ₃	do	\mathbf{d}_1	d_2	d ₃
1	1	1	1	\uparrow	×	×	×	×	计			数
1	1	0	×	×	×	×	×	×	保			持
1	1	×	0	×	×	×	×	×	保			持

表 7-1 十进制计数器 74160 功能表

计数器有如下功能:

◇异步清零功能 若 \overline{CR} =0 (低电平有效),则不管其它输入端(包括 **CP** 端)如何,实现四个触发器全部清零;

◇同步并行置数功能 \overline{CR} =1 且 \overline{LD} =0 的前题下,在 CP 上升沿的作用下,触发器 Qo、Q1、Q2、Q3 分别接收并行数据输入信号 do、d1、d2、d3,这个置数操作必须有 CP 上升沿的配合;

◇同步十进制加计数功能 在 $\overline{CR} = \overline{LD} = 1$ 的前题下,若计数控制端 $CT_P = CT_T = 1$,则对计数脉冲 CP 实现同步十进制加计数:

◇保持功能 在 $\overline{CR} = \overline{LD} = 1$ 的前题下,CT_P • CT_T =0,即两个计数控制端中至少有一个输入 0,则不管 CP 如何,计数器中各触发器保持原状态不变。

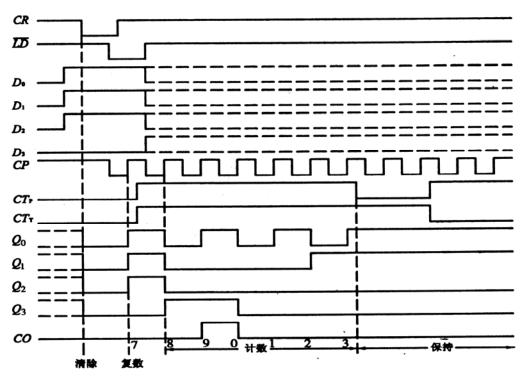


图 7-2 十进制计数器 74160 工作波形

- 2、用74160设计实现八进制计数器。
- 3、用74160设计实现十二进制计数器。
- 4、用74160设计实现简易数字电子钟

要求如下:

- ①设已有周期1分钟的时钟脉冲(使用实验箱上的秒信号代替);
- ②显示"时"(0~23) 和"分"(0~59);
- ③在设计好电路的基础上,实现电路;
- ④用双踪示波器对应的观察并记录"分"计数电路中的时钟脉冲及计数器的 各输出波形;
- ⑤用双踪示波器对应的观察并记录"时"计数电路中的时钟脉冲及计数器的 各输出波形;

说明:基本要求是完成"分钟"部分和"小时"部分两者之一。

三、仪器仪表与器材

1、通用示波器	CS4125A	1台
2、电子技术实验箱	DCL-IV	1台
3、数字万用表	UT56	1台
4、主要器材	74LS160	2 片
	74LS74	1片
	74LS00	2 片

四、实验预习要求

- 1、预习有关芯片的引脚作用;
- 2、根据设计要求画出电路逻辑图,图中必须标明引脚号;
- 3、从理论上分析实验内容中电路的波形图,并画出来。

五、思考题

如何使用示波器观察实验内容中波形及相互关系?

实验八 MSI 时序功能件的应用 II

一、实验目的

掌握应用计数、译码、驱动、显示电路的芯片和器件组成两位十进制计数、译码、显示电路。

二、实验内容

1、集成计数器 4518 的功能介绍

集成计数器 4518 为双 BCD 十进制同步加法计数器, 其逻辑符号如图 8—1 所示, 功能表见表 8—1, 工作波形如图 8—2 所示。

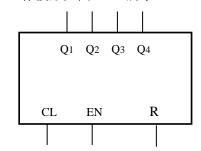


图 8-1 十进制计数器 4518 逻辑符号(半片)

	输 入			输	出	
CL	EN	R	Q_1^{n+1}	Q_2^{n+1}	Q_3^{n+1}	Q_4^{n+1}
↑	1	0	加	ਮੋ	_	数
0	\downarrow	0	ЛН	VI		奴
+	×	0				
×	\uparrow	0	保			持
↑	0	0	X			14
1	\downarrow	0				
×	×	1		全部输	出 = 0	

表 8-1 十进制计数器 4518 功能表

计数器有如下功能:

- ◇异步清零功能 若 R=1 (高电平有效),则不管其它输入端如何,实现四个输出端全部清零:
- ◇同步十进制加计数功能 在 R=CL=0 的前题下,则 EN 端对计数脉冲 CP (下降 沿有效) 同步十进制加计数;在 R=0,EN=1 的前题下,则 CL 端对计数脉冲 CP (上升 沿有效) 同步十进制加计数;
- ◇保持功能 在 R=0, CL(或 EN)为`任意的前题下, EN(或 CL)端的计数脉冲 CP 为上升沿(或下降沿)时,计数器保持原状态不变。

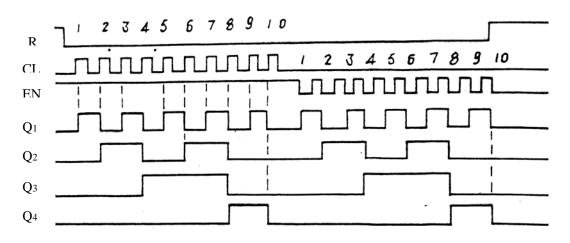


图 8-2 十进制计数器 4518 工作波形

2、集成锁存、译码、驱动器 4511 功能介绍

4511 是7段 BCD 码锁存、译码、驱动器, 其功能见表 8—2。

表 8-2 集成锁存、译码、驱动器 4511 功能表

							1							
		输		入					输		出			字 形
LE	\overline{BI}	\overline{LI}	D	C	В	A	a	b	c	d	e	f	g	1 10
×	×	0	×	×	×	×	1	1	1	1	1	1	1	8
×	0	×	×	×	×	×	0	0	0	0	0	0	0	灭
0	1	1	0	0	0	0	1	1	1	1	1	1	0	
0	1	1	0	0	0	1	0	1	1	0	0	0	0	
0	1	1	0	0	1	0	1	1	0	1	1	0	1	2
0	1	1	0	0	1	1	1	1	1	1	0	0	1	
0	1	1	0	1	0	0	0	1	1	0	0	1	1	닉
0	1	1	0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	1	0	0	0	1	1	1	1	1	<u> </u>
0	1	1	0	1	1	1	1	1	1	0	0	0	0	-
0	1	1	1	0	0	0	1	1	1	1	1	1	1	8
0	1	1	1	0	0	1	1	1	1	0	0	1	1	9
0	1	1	1	0	1	0								
0	1	1	1	0	1	1								
0	1	1	1	1	0	0			全		0			灭
0	1	1	1	1	0	1					Ū			
0	1	1	1	1	1	0								
0	1	1	1	1	1	1								
1	1	1	×	×	×	×	保持	诗 锁存制	大态(取	决于 L	E=0 时	的 BCI)码)	

3、数码管引脚图如图 8-3 所示。

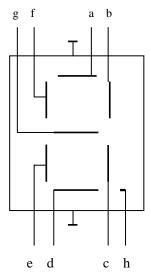


图 8-3 八段数码管引脚图

- **4、**使用集成计数器 4518、集成锁存、译码、驱动器 4511 以及数码管设计构成一位十进制计数、译码、显示电路;观测并记录 CP、Q1、Q2、Q3、Q4的的波形图。
- **5、**使用集成计数器 4518、集成锁存、译码、驱动器 4511 以及数码管设计构成两位十进制计数、译码、显示电路。

三、仪器仪表与器材

1、通用示波器	CS4125A	1台
2、电子技术实验箱	DCL-IV	1台
3、数字万用表	UT56	1台
4、主要器材	4518	1片
	4511	2片

四、实验预习要求

- 1、预习有关芯片的引脚作用;
- 2、根据设计要求画出电路逻辑图,图中必须标明引脚号。

五、思考题

- 1、如何使用示波器观察实验内容中波形及相互关系?
- 2、在实验过程中,如果显示部分只出现奇数而没有偶数显示,这是什么原因造成的?

实验力。集成逻辑门组成的脉冲电路

一、实验目的

- 1、掌握用集成逻辑门电路构成的自激多谐振荡器的组成和工作原理;
- 2、掌握用示波器观察与测量脉冲波形的方法。

二、实验内容

1、非门组成的基本多谐振荡器(参考电路见图 9-1)

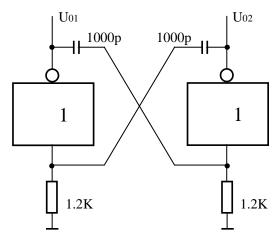


图 9-1 非门组成的基本多谐振荡器参考电路

用示波器观测 Uo1(或 Uo1)的波形及频率,并记录。

2、非门组成的环形多谐振荡器(参考电路见图 9-2)

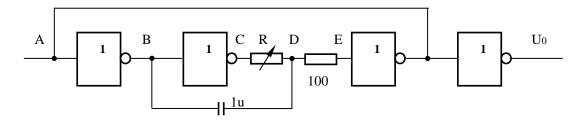


图 9-2 非门组成的环形多谐振荡器参考电路

- ①用示波器观测并记录 A、B、C、D、E 及 Uo 点的波形。
- ②改变电位器 R,用示波器观测振荡周期的变化趋势,测量并记录 Tmax、Tmin。

*3、扩大可调节频率范围的环形多谐振荡器(参考电路见图 9—3)

用示波器测量其输出的周期 T 和频率 f,改变 R 大小,观测并记录其周期或频率的变化范围 T_{max} 、 T_{min} 、 f_{max} 、 f_{min} 。

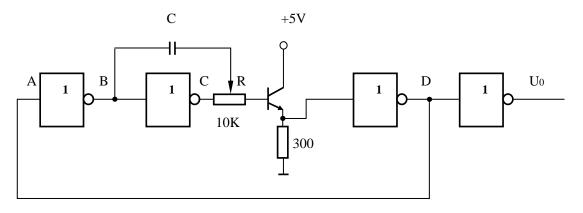


图 9-3 扩大可调节频率范围的环形多谐振荡器参考电路

三、仪器仪表与器材

1、通用示波器	CS4125A	1台
2、电子技术实验箱	DCL-IV	1台
3、数字万用表	UT56	1台
4、主要器材	4069	1片
	电容、电阻	若干

四、实验预习要求

- 1、预习有关芯片的引脚作用;
- 2、预习有关有关多谐振荡器的内容;
- 3、自拟表格,记录实验中的有关数据。

五、思考题

如何使用示波器观察实验内容中波形及相互关系?

实验十 集成定时器及其应用

一、实验目的

- 1、熟悉 555 定时器的电路结构、性能及其应用;
- 2、设计并测试用 555 定时器构成的电路性能。

二、实验内容

1、555 定时器是一种多用途的中规模集成电路,利用它能方便的构成施密特触发器、单稳态触发器和多谐振荡器。在波形产生、测量与控制等许多领域都有广泛应用。图 10—1 是 555 集成定时器的电路结构图。

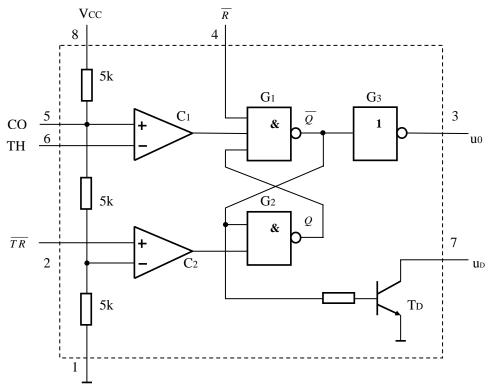


图 10-1 555 集成定时器的电路结构

2、电路组成

555 集成定时器由五个部分组成:

- ①基本 RS 触发器 由两个与非门组成, \overline{R} 是专门设置的可从外部进行置 0 的复位端,当 \overline{R} =0 时,使 Q=0, \overline{Q} =1;
 - ②比较器 C1、C2是两个电压比较器;
- ③分压器 三个阻值均为 $5k\Omega$ 的电阻串联起来构成分压器,为比较器 C_1 和 C_2 提供参考电压;
- ④晶体管开关管 晶体管 TD 构成开关,其状态受 \overline{Q} 端控制,当 \overline{Q} 为 0 时 TD 截止,为 1 时 TD 导通;

⑤输出缓冲级 其作用是提高定时器的带负载能力和隔离负载对定时器的影响。

3、用两片 555 定时器和与非门等设计构成延时报警器

要求:

- ①报警器在报警前要有5秒左右的延时,报警器的振荡频率在1kHz左右;
- ②用示波器实际测量出报警器的实际振荡频率;
- ③与理论振荡频率相比较,分析可能出现的误差原因。

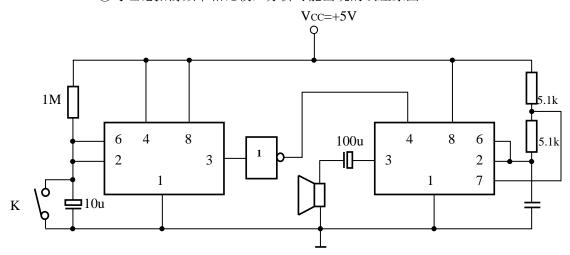


图 10-2 延时报警器参考电路

三、仪器仪表与器材

1,	通用示波器	CS4125A	1台
2,	电子技术实验箱	DCL-IV	1台
3、	数字万用表	UT56	1台
4、	主要器材	555	2片
		4069	1片
		扬声器	1只
		电容、电阻	若干

四、实验预习要求

- 1、预习有关芯片的引脚作用:
- 2、根据设计要求画出电路逻辑图,图中必须标明引脚号;
- 3、按设计的电路图,计算出延时时间及输出的振荡频率。

五、思考题

如何使用实验仪器仪表来测量和判断扬声器的好坏?

实验十一 综合设计实验

一、实验目的

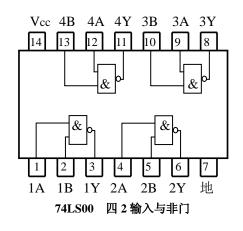
- 1、熟悉数字系统的分析和设计方法;
- 2、熟悉根据任务要求合理选择集成器件的方法;
- 3、掌握数字系统的调试方法;
- 4、提高检查故障和排除故障的能力;
- 5、培养撰写综合设计实验报告的能力。

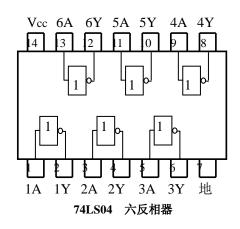
二、实验内容

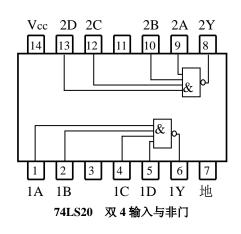
综合设计实验的题目应结合实验时的条件,在教师的指导下根据当时的实际情况来确定。

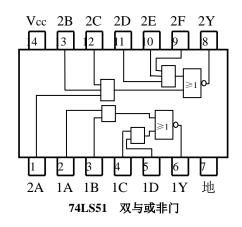
附 录

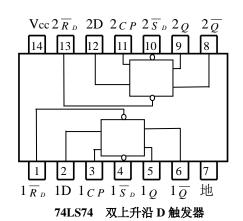
附录一 常用集成电路引脚图

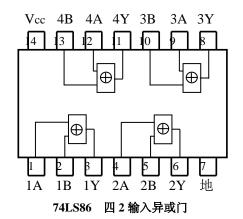


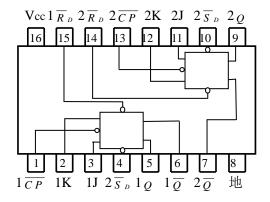




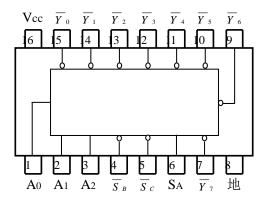




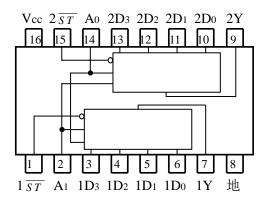




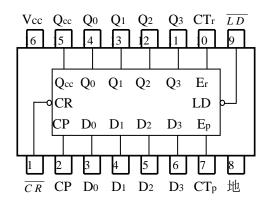
74LS112 双下降沿 J-K 触发器



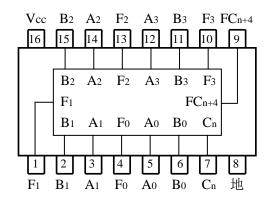
74LS138 3线—8线译码器



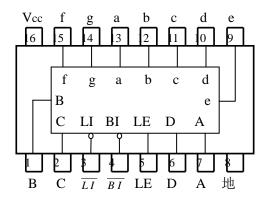
74LS153 双 4 选 1 数据选择器



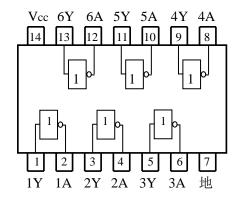
74LS160 十进制可预置同步计数器

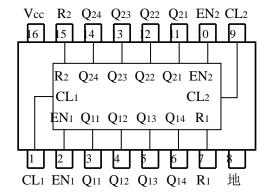


74LS283 4位二进制超前进位全加器



4511 BCD 码 7 段锁存/译码/驱动器





4069 六反相器

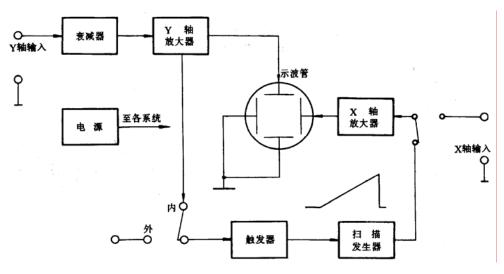
4518 双 BCD 码十进制计数器

'附录二 示波器

一、示波器的组成及工作原理

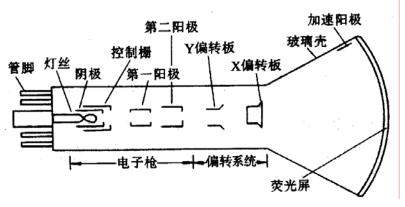
1、示波器的组成

示波器主要由Y轴(垂直)放大器、X轴(水平)放大器、触发器、扫描发生器、示波管及电源六部分组成,其方框图如附图1─1所示。



附图 1-1 示波器组成框图

示波管是示波器的核心。它的作用是把所观察的信号电压变成发光图形。示波管的构造如附图 1—2 所示,它主要由电子枪、偏转系统和荧光屏三部分组成。



附图 1-2 示波管的构造

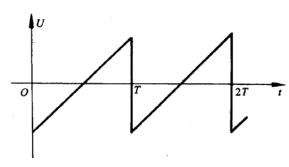
电子枪由灯丝、阴极、控制栅极、第一阳极和第二阳极组成。灯丝通电时加热阴极,使阴极发射的电子聚焦成一束,并且获得加速,电子束射到荧光屏上就产生光点。调节控制栅极的电位,可以改变电子束的密度,从而调节光点亮暗的程度。偏转系统包括 Y 轴偏转板和 X 轴偏转板两个部分,它们能将电子束按照偏转板上的信号电压作出相应的偏转,使得荧光屏上能绘出一定的波形。荧光屏是在示波管顶端内壁上涂有

一层荧光物质制成的,这种荧光物质受高能电子束的轰击会产生辉光,而且还有余辉现象,即电子束轰击后产生的辉光不会立即消失,而将延续一段时间。之所以能在荧光屏上观察到一个连续的波形,除了人眼的残留特性外,还利用了荧光屏余辉现象。

示波管的灵敏度比较低,如果偏转板上的电压不够大,就不能明显地观察到光点的移位。为了保证有足够的偏转电压,Y轴放大器将被观察的电信号加以放大后送至示波管的Y轴偏转板。

扫描发生器的作用是产生一个周期性的线性锯齿波电压(扫描电压),如附图 1—3 所示。该扫描电压可以由扫描发生器自动产生,称自动扫描,也可在触发器来的触发脉冲作用下产生,称触发扫描。

X 轴放大器的作用是将扫描电压 或 X 轴输入信号放大后送至示波管的 X 轴偏转板。



附图 1-3 扫描电压

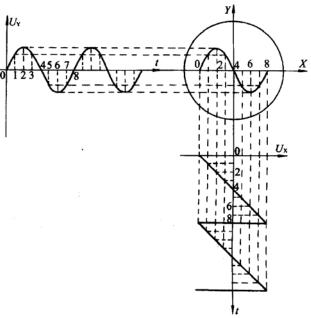
触发器将来自内部(被测信号)或

外部的触发信号经过整形,变为波形统一的触发脉冲,用以触发扫描发生器。若触发信号来自内部,称为内触发,若来自外来信号则称为外触发。

电源的作用是将市电 220V 的交流电压转变为各个数值不同的直流电压,以满足各部分电路的工作需要。

2、示波器的基本工作原理如果仅在示波管 X 轴偏转板加有幅度随时间线性增长的周期性锯齿波电压时,示波管屏面上光点反复自左端移动至右端,屏幕上就出现一条水平线,称为扫描线或时间基线。如果同时在 Y 轴偏转板上加有被观察的电信号,就可以显示电信号的波形。显示波形的过程如附图 1—4 所示。

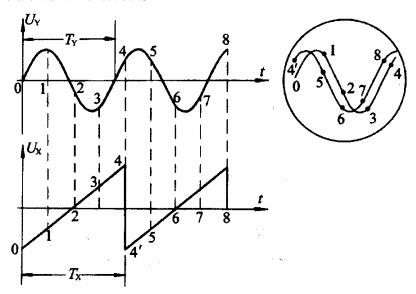
为了在荧光屏上观察到稳定的波形,必须使锯齿波的周期 Tx和被观察信号的周期 Ty相等或成整数倍关系。否则稍有相差,所显示的波形就会向左或向右移动。例如,当 Ty<Tx<2Ty时,第



附图 1-4 显示波形的原理

一次扫描显示的波形附图 1—5 中的 0~4 所示,而第二次扫描显示的波形如附图 1—5 中 4'~8 所示。两次扫描显示波形不相重合,其结果是好象波形不断向左移动。同理,当 Tx<Ty<2Tx 时,显示波形不断向右移动。为使波形稳定而强制扫描电压周期与信号

周期成整数倍关系的过程称为同步。



附图 1-5 TY<Tx<2TY 时波形向左移动

二、CS4125A 型双踪示波器

1、面板按键及功能说明

(1) CRT

显示范围为垂直轴 8div(80mm),水平轴 10 div(100mm)。为使显示信号与刻度 间不会产生视差,采用了标示于荧幕内侧的刻度。此外在刻度的左端则标示有测定相 应时间的%记号。

(2) POWER

将此电源开关按下即为开启电源,再按一次即为关闭电源。

(3) 电源批示灯

当电源开启时指示灯则点亮。

(4) CAL 端子

为校正用电压端子,使用于校正电压,可得到 1V_{p-p} 正极性,约 1kHz 方波信号输出。

(5) INTEN

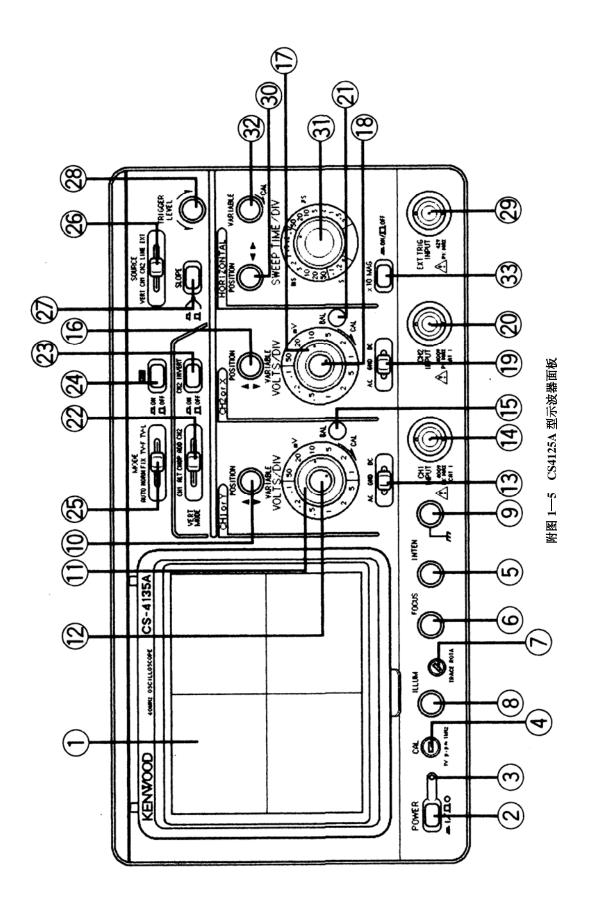
调整显示扫描线的亮度旋钮。

(6) FOCUS

为聚焦调整旋钮, 可调整得到清晰的显示信号。

(7) TRACE ROTA

可调整扫描线的水平倾角。当扫描线受地磁作用影响时,可用调整螺丝刀将扫描 线调整至与中央的水平轴刻度线平行。



(8) 刻度照明

控制 CRT 格子刻度线的亮度旋钮。

(9) GND 端子

为接地的端子,与其它仪器间取得相同的接地时使用。

(10) POSITION

可用以调整屏幕上 CH1 通道波形的垂直位置旋钮,在 X—Y 方式时可作为 Y 轴位 置调整用。

(11) VOLTS/DIV

为可用以设定 CH1 通道垂直轴衰减,此旋钮可在 1-2-5 档间切换。将 VARIABLE 旋钮旋至 CAL 位置时,可得到正确的垂直轴的衰减度。在 X—Y 状态下则成为 Y 轴衰减旋钮。

(12) VARIABLE

为 CH1 通道垂直轴衰减微调旋钮。在范围内可对 VOLTS/DIR 作连续调整。向右旋至 CAL 位置可得到已校正的值。在 X—Y 状态下作为 Y 轴的衰减微调旋钮。

(13) AC-GND-DC

可用以选择 CH1 通道垂直轴输入信号的开关。

AC:输入信号为交流,其直流成分则被除去。低频-3dB衰减点在使用1:1探针或同轴电缆时为10Hz以下,若使用修正过的1:10探针则在1Hz以下。

GND:将垂直输入端接地,则可用以确认其接地电位。输入阻抗对 GND 为 $1M\Omega$,而输入信号则未接地。在此 MODE 下由于防止扫描线跳动电路的作用,当自 GND 切换为 AC 时,可防止 TRACE 位置作急速改变。

DC:输入信号包括直流分量,故可同时观测其直流成分。在 X-Y 状态时,则成为 Y 轴的输入切换开关。

(14) CH1 INPUT

为 CH1 通道的垂直输入端子。在 X—Y 状态时则为 Y 轴输入端子。

(15) BAL

调整 CH1 通道的 DC 平衡。此机器在出厂时已调好,但会随周围温度发生变化, 在旋转 VOLTS/DIR 时,为防止扫描线上下移动,用螺丝刀等调整。

(16) POSITION

可用以调整屏幕上 CH2 通道波形的垂直位置。

(17) VOLTS/DIR

为 CH2 通道的垂直轴衰减旋钮,其作用如同 CH1 通道的 VOLTS/DIR 旋钮,在 X —Y 状态下则成为 X 轴的衰减旋钮。

(18) VARIABLE

为 CH2 通道垂直轴的衰减微调旋钮。其作用如同 CH1 通道的微调旋钮。在 X—Y 状态下则为 X 轴的衰减微调旋钮。

(19) AC-GND-DC

可用以选择 CH2 通道垂直输入信号的开关。其作用如同 CH1 通道的 AC-GND-DC 开关,在 X—Y 状态时则成为 X 轴的输入切换器。

(20) CH2 INPUT

为 CH2 通道垂直轴的输入端子, 在 X—Y 状态时则成为 X 轴的输入端子。

(21) BAL

是 CH2 通道的 DC 平衡调整旋钮。CH2 通道的调整方法与 CH1 通道相同,使用螺丝刀等工具来调整。

(22) VERT MODE

可用以选择垂直轴通道的开关, 方式如下

CH1:显示 CH1 通道的输入信号。

CH2:显示CH2通道的输入信号。

ALT:每次扫描交替显示 CH1 通道和 CH2 通道的输入信号。

CHOP: 与 CH1 通道及 CH2 通道输入信号的频率无关,而以 250kHz 在两通道间 切换显示。

ADD:显示 CH1 通道及 CH2 通道输入信号的合成波形 (CH1+CH2)。但在 CH2 设定为 INVERT 状态时,则显示 CH1 通道与 CH2 通道输入信号之差。

(23) CH2 INVERT

当按下此开关时,CH2 通道输入信号极性被反相。

(24) X - Y

当按下此开关时,则 VERT MODE 的设定变为无效,而将 CH1 通道变为 Y 轴, CH2 通道变为 X 轴的 X—Y 轴示波器。

(25) MODE

可用以选择 TRIGGER 的开关,方式如下:

AUTO: 由 TRIGGER 信号启动扫描, 若无 TRIGGER 信号时则显示扫描线。

NORM: 由 TRIGGER 信号启动扫描, 但与 AUTO 不同的是, 若无正确的 TRIGGER 信号则不显示扫描线。

FIX: 将同步 LEVEL 加以固定。此时同步与 TRIGGER LEVEL 无关。

TV-F: 将复合图象信号的垂直同步脉冲分离出来与 TRIGGER 电路结合。

TV-L: 将复合图象信号的水平同步脉冲分离出来与 TRIGGER 电路结合。

(26) SOURCE

用以选择 TRIGGER 信号来源的开关。

VERT: TRIGGER 信号源由 VERT MODE 加以选择。其方式如附表 1—1 所示:

VERT	TRIGGER 信号源	
CH1	CH1	
CH2	CH2	
ALT	由 CH1 及 CH2 交替作用	
СНОР	CH1	
ADD	CH1、CH2 的合成信号	

附表 1—1 TRIGGER 信号源

(27) SLOPE

用以选择触发扫描信号 SLOPE 极性的开关。未按下此开关时在 TRIGGER 信号的上升沿时被触发,按下此开关时在 TRIGGER 信号的下降沿时被触发。

(28) TRIGGER LEVEL

为调整 TRIGGER LEVEL 时使用的旋钮。可用以设定在 TRIGGER 信号波形 SLOPE 的那一点上被触发而开始进行扫描。

(29) EXT TRIG

为外部 TRIGGER 信号的输入端子。将 SOURCE 钮设定在 EXT 时,此端子即成为 TRIGGER 信号的输入端子。

(30) POSITION

可用以调整所显示波形水平位置的旋钮。在 X-Y 状态时则成为 X 轴的位置调整旋钮。

(31) SWEEP TIME/DIR

为扫描时间切换旋钮。可在 $0.2\,\mu$ s/div \sim 0.5s/div 之间以 1-2-5 档调整, 共有 20 种变化。当 VARIABLE 向右旋至 CAL 位置时则成为校正指示值。

(32) VARIABLE

为扫描时间的微调旋钮。可在 SWEEP TIME/DIR 之间各段作连续变化,向右旋至 CAL 位置时,可得到已被校正的值。

2、使用方法

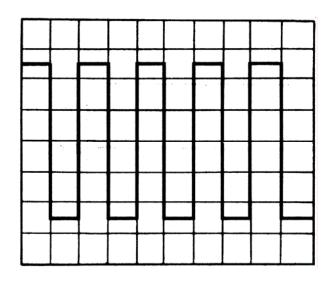
(1) 基本操作要点

①显示水平扫描基线:将示波器输入耦合开关(AC-GND-DC)置于地(GND),垂直工作开关(VERT MODE)置于交替(ALT),扫描方式开关(MODE)置于固定(FIX),扫描时间旋钮(SWEEP TIME/DIV)置于 0.5ms/DIV,此时在屏幕上应出现两条水平扫描基线。如果没有,可能是辉度太暗,或是垂直、水平位置不当,应加以适当调节。

②用本机校准信号检查:将 CH1 通道输入端由探头接至校准信号输出端(CAL),按附表 1—2 所示调节面板上的开关、旋钮,此时屏幕上应出现一个周期函数的方波,如附图 1—6 所示。若探头采用 1:1,则波形在垂直方向应占 5 格,波形一个周期在水平方向应占 2 格,此时说明示波器工作正常。

控制件名称	作用位置	控制件名称	作用位置	
亮度	中间	输入耦合方式	AC	
INTEN	十四	AC-GND-DC	AC	
聚焦	中间	扫描方式	FIX	
FOCUS	十四	SWEEP MODE	ГІХ	
位移 (三只)	中间	触发极性		
POSITION	Ţ [H]	SLOPE		
垂直工作方式	CH1	扫描时间	0.5ms	
VERT MODE	СП	SWEEP TIME/DIV	U.SIIIS	
电压灵敏度	0.2V	触发源	CH1	
VOLTS/DIV	0.2 v	SOURCE	СП	
微调 (三只)	顺时针到底			
VARIABLE	/ / / / / / / / / / / / / / / / / / /			

附表 1-2 用校准信号检查时,开关、旋钮的位置



附图 1-6 用校准信号检查

③观察被测信号:将被测信号接至 CH1 通道输入端,(若需同时观察两个被测信号,则分别接至 CH1 通道、CH2 通道的输入端),面板上开关、旋钮位置参照附表 1—2,且适当调节 VOLTS/DIV,SWEEP TIME/DIV 等旋钮,使在屏幕上显示稳定的被测信号波形。

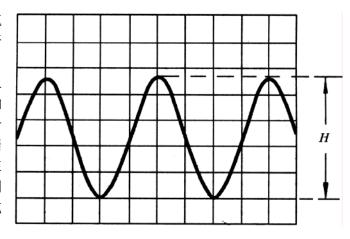
(2) 测量

①电压测量

在测量时应把垂直微调旋钮(VARIABLE)顺时针旋至校准位置(CAL 处),这样可以按 VOLTS/DIV 的指示值计算被测信号的电压大小。由于被测信号一般含有交流和直流两种分量,因此在测试时应根据下述方法操作:

a.交流电压的测量

当只测量被测信号的交流 分量时,应将Y轴的输入耦合开 关(AC-GND-DC)置AC位置, 调节VOLTS/DIV旋钮使屏幕上 显示的波形幅度适中,调节Y轴 的位移旋钮,使波形显示值便于 读取,如附图1—7所示。根据 VOLTS/DIV的指示值和波形在 垂直方向的高度H(DIV),被测 交流电压的峰—峰值可由下式 算出



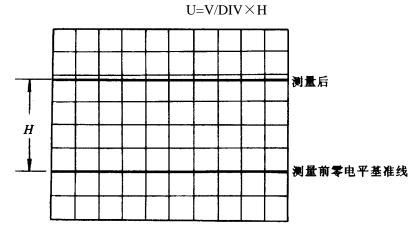
 $V_{pp}=V/DIV\times H$

附图 1-7 交流电压的测量

b.直流电压的测量

当需要测量信号的直流分量和含直流分量的电压时,应先将 Y 轴输入耦合方式开

关(AC-GND-DC)置 GND 位置,扫描方式开关(MODE)置于 FIX 位置,调节 Y 轴 位移旋钮使扫描基线在某一合适的位置上,此时扫描基线即为零电平基线,再将 Y 轴 输入耦合开关(AC-GND-DC)置于 DC 位置。参看附图 1—8,根据波形偏离零电平基准线的垂直距离 H (DIV) 及 VOLTS/DIV 的指示值,可以算出直流电压的数值。



附图 1-8 交流电压的测量

②时间测量

对信号的周期或信号任意两点间的时间参数进行测量时,首先水平微调旋钮(VARIABLE)必须顺时针旋至校准位置(CAL)。然后,调节有关旋钮,显示出稳定的波形,再根据信号的周期或需测量的两点间的水平距离 D(DIV),以及 SWEEP TIME/DIV 旋钮的指示值,由下式计算出时间:

$T=SWEEP TIME/DIV \times D$

a.周期的测量

参见附图 1—9,如波形完成一个周期,A、B两点间的水平距离 D为8(DIV),SWEEP TIME/DIV 设置在2ms/DIV,则周期为:

$T=2ms/DIV \times 8DIV=16ms$

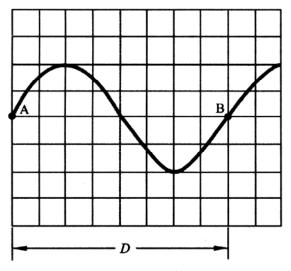
b.脉冲上升时间的测量

参见附图 1—10,如波形上升沿的 10% 处 (A点)至 90% 处 (B点)的水 平距离 D为 1.8 DIV, SWEEP TIME/DIV 置于 1μ s/DIV,那么可计算出上升时间为:

tr=1 μ s/DIV \times 1.8DIV=1 μ s

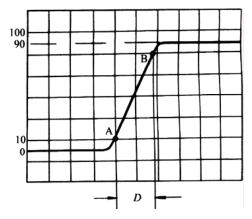
c.脉冲宽度的测量

参看附图 1—11,如波形上升沿50%处(A点)至下降沿50%处(B点)

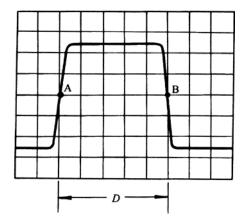


附图 1─9 周期的测量

间的水平距离 D 为 5 格,SWEEP TIME/DIV 开关置于 0.1ms/DIV,则脉冲宽度为: Tp=0.1ms/DIV×5DIV=0.5ms



附图 1-10 脉冲上升时间的测量



附图 1-11 脉冲宽度的测量

③频率测量

对于周期性信号的频率测量,可先测出该信号的周期 T,再根据公式:

$$f = \frac{1}{T}$$

计算出频率的数值。式中: f 为频率 (Hz), T 为周期 (S)。

例如,测出信号的周期为 16ms,那么频率为:

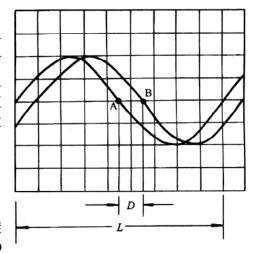
$$f = \frac{1}{T} = \frac{1}{16 \times 10^{-3}} = 62.5 Hz$$

④测量两个同频信号的相位差

采用双踪显示, 在屏幕上显示出两个信号 的波形。由于一个周期 360°, 因此, 根据信 号一个周期在水平方向上的长度 L (DIV),以 及两个信号波形上对应点(A、B)间的水平距 离 D (DIV),参看附图 1-12,由下式可计算 出两信号间的相位差:

$$\phi = \frac{360^{\circ}}{L} \times D$$

通常为读数方便起见, 可调节水平微调旋 钮(VARIABLE),使信号的一个周期占9 (DIV),那么每格表示的相角为 40°,相位差 附图 1—12 两同频率信号的相位差的测量



$$\phi = 40^{\circ} /DIV \times D$$

例如, 附图 1—12 中, 信号一个周期占 9 格, 两个信号对应点 A、B 间水平距离为 1格,则相位差为

$$\Phi = 40^{\circ} /DIV \times 1DIV = 40^{\circ}$$

3、使用注意事项

为:

为了安全、正确地使用示波器,必须注意以下几点:

- ①使用前应注意电网电压是否与仪器要求的电源电压一致。
- ②显示波形时,亮度不宜过亮,以延长示波管的寿命。若中途暂时不观测波形,应将亮度调低。
 - ③定量观测波形时,应尽量在屏幕的中心区域进行,以减小测量误差。
- ④被测信号电压(直流加交流的峰值)的数值不应超过示波器允许的最大输入电压。
 - ⑤调节各种开关、旋钮时,不要过分用力,以免损坏。
 - ⑥探头和示波器应配套使用,不能互换,否则可能导致误差或波形失真。

参考文献

- (1)王澄非主编. 电路与数字逻辑设计初步. 南京: 东南大学出版社, 1999
- (2)余孟尝主编. 数字电子技术基础简明教程. 北京: 高等教育出版社, 2001
- (3)梁德润等编. 数字电路与数字逻辑实验指导书. 南京. 2001