

[1](10pts)在本题中，你要评价两种 CPU 体系结构的性能差异，CISC 和 RISC，一般来说 CISC 比较复杂，因此可以用较少的指令完成相同的任务。然而由于指令复杂，一条 CISC 指令需要花费的时间比 RISC 多。假设一个任务，需要 P 条 CISC 指令或者 2P 条 RISC 指令，完成每条 CISC 指令花费 8T 纳秒(ns)时间，而完成每一条 RISC 指令花费 2T 纳秒时间，在这个假设下，哪一个指令集的什么性能指标更好？请详细解释（题中 P 和 T 都是参量）

(1)比较执行时间：

$$T(\text{CISC})=P*8T=8PT \quad \text{而} \quad T(\text{RISC})=2P*2T=4PT$$

所以 RISC 的等效指令时间更短

(2)比较 MIPS 指标

$$\text{MIPS}(\text{CISC})=P/(8T*10^6) \quad \text{而} \quad \text{MIPS}(\text{RISC})=2P/(2T*10^6)$$

所以 RISC 的指令执行速度更快

[2](10pts)有时候软件优化可以很大程度上提高计算机性能，假设一个 CPU 执行一条乘法指令需要 10ns,加法指令需要 1ns。那么请问执行下面这个计算需要 CPU 花费多少时间？

$$d=a \times b - a \times c \quad (2.1)$$

请问如何优化这个 CPU 系统使得能够减少公式(2.1)的执行时间。（可以发散思维考虑 CPU 优化和软件优化的各个方面）

(1) 执行时间： $T=10*2+1=21s$

(2) 如何优化:最直接的做法可以将 $d=a \times b - a \times c$ 化为 $d=a \times (b-c)$ ，这样 CPU 少执行一次乘法；或者我们可以通过优化 CPU 的乘法指令和加减法指令的执行时间来优化这个 CPU 系统

[3](10pts)根据以下表格比较两台机器 M1 和 M2 的性能程序在 M1 上的执行时间在 M2 上的执行时间 A2.0 秒 1.5 秒 B5.0 秒 4.0 秒程序在 M1 上 1 分钟内执行的指令数在 M2 上 1 分钟内执行的指令数 $A5 \times 10^6 \times 10^9 B1 \times 10^9 1.5 \times 10^9$

(1) 就程序 A 而言哪一台机器的速度快，其比另一台快多少倍？

(2) 就程序 B 而言哪一台机器的速度快，其比另一台快多少倍？

(3) 请比较两台机器在运行程序 A 时的 MIPS 指标分别为多少？

(4) 请比较两台机器在运行程序 B 时的 MIPS 指标分别为多少？

1) M2 更快, 快 $(2.0-1.5)/2.0=0.25$ 倍

2) M2 更快, 快 $(5.0-4.0)/5.0=0.2$ 倍

3) $MIPS(M1)=(5*10^9)/(60*10^6)=250/3$

$MIPS(M2)=(6*10^9)/(60*10^6)=100$

4) $MIPS(M1)=(1*10^9)/(60*10^6)=50/3$

$MIPS(M2)=(1.5*10^9)/(60*10^6)=25$

[4](10pts)如果在一台频率为 2.5GHz 的 CPU 上执行一个具有 7.5×10^9 条指令的程序 P 相应的 CPI 是 0.8

(a)那么我们期望的 CPU 执行时间为多少?

(b)如果完成程序 P 需要消耗 3 秒钟时间, 那么 P 占用的 CPU 时间的百分比为多少?

[4] (a) $T=(7.5*10^9)*0.8/(2.5*10^9)=2.4s$

(b) 百分比为 $2.4/3=80\%$

[5](10pts)假设已知一个 CPU 系统的有四种指令, 每一个指令的平均 CPI 指标和在程序的发生频率分别如下表所示:

指令平均 CPI 发生频率 ALU1.045%LOAD1.412%JUMP1.718%COND1.225%请计算该 CPU 系统的平均 CPI 指标。假设你计划对该 CPU 设计进行优化, 但是发现唯一能做的就是将 ALU 的 CPI 性能改善, 请问该系统的 CPI 性能指标最多能改善为多少?

[5] 平均 $CPI=1.0*45\%+1.4*12\%+1.7*18\%+1.2*25\%=1.224$ 改善: 求当 ALU 的 CPI 无限接近于 0 的时候的极限 CPU, 此时平均 $CPI=0.774$

[6](10pts)简要说明 RISC 与 CISC 处理器的主要区别

CISC: ①指令系统复杂，表现在指令数多，寻址方式多，指令格式多

②绝大多数指令需要多个时钟周期才能执行完成

③各种指令都可访问存储器

④采用微程序控制

⑤有专用寄存器

⑥难以用优化编译生成高效的目标代码程序

RISC: ①简化的指令系统，表现在指令数较少、基本寻址方式少、指令格式少、指令字长度一致

②以寄存器—寄存器方式工作

③以流水方式工作，从而可在一个时钟周期内执行完毕一条指令

④使用较多的通用寄存器以减少访存 - 不设置或少设置专用寄存器

⑤采用由阵列逻辑实现的组合电路控制器，不用或少用微程序

⑥采用优化编译技术，保证流水线畅通，对寄存器分配进行优化

[7](10pts)请简述冯·诺依曼体系结构的要点，及非冯·诺依曼计算机与冯·诺依曼体系结构的主要区别，并举一个非冯·诺依曼体系的例子？（提示：可以百度或者必应搜索一下例子。请详细写，乱写或者只写一句话的得零分）

冯·诺依曼体系结构的要点：①五大部件：运算器、控制器、存储器、输入设备、输出设备②运算与存储分离③指令和数据按同等地位事先存于存储器，可按地址寻访，连续自动执行④指令和数据用二进制表示，指令由操作码和地址码组成⑤以运算器为中心，控制器负责解释指令，运算器负责执行指令

非冯·诺依曼计算机与冯·诺依曼计算机的主要区别：冯·诺依曼计算机的地址与空间分开，非冯·诺依曼计算机的地址与空间不分开

非冯·诺依曼体系的例子：比如说哈佛架构：在哈佛架构，两个寄存器不需要有共同的特征。特别是，字宽、定时、实现技术和内存地址都可以不同。在一些系统中，指令可以存储在只读存储器（ROM）中，而数据存储器一般需要读写存储器（RAM等）。在一些系统中，指令存储器比数据存储器多，因此指令地址比数据地址更宽。哈佛架构的微处理器通常具有较高的执行效率。其程序指令和数据指令分开组织和储存的，执行时可以预先读取下一条指令。目前使用哈佛架构的中央处理器和微控制器有很多，除了上面提到的 Microchip 公司的 PIC 系列芯片，还有摩托罗拉公司的 MC68 系列、Zilog 公司的 Z8 系列、Atmel 公司的 AVR 系列和安谋公司的 ARM9、ARM10 和 ARM11。

[8](10pts)请完成课本第 89 页的第二大题选择题的所有题目，将答案写到答题纸上。

C A D C A C D A

[9](10pts)以下是一段类似 MIPS 指令集的机器指令代码，请将其翻译为二进制机器语言，并转为十六进制表达。

ADD r1, r2, r0 ORI r4, r5, 0x5678 LW r6, \$300 SW r3, \$640 其中指令的操作码如表 1 所示，r0 到 r6 分别表示可用的 7 个寄存器(Register)地址分别列在表 2 中。特别需要指出\$符号表示的是十六进制无符号整数的地址码，而 0x 符号表示就是一个十六进制直接数。

表 1

指令操作码 ADD00000000 ORI0011011 LW100011 SW101011

表 2

寄存器地址码 r000000r100001r200010r300011r400100r500101r600110

二进制码:

00001 00010 00000 001101

00100 00101 0101011001111000

100011 00110 001100000000

101011 00011 011001000000

十六进制: 00 0440 0D 0855678 23 06300 2B 03640

[10](10pts)请简述操作系统的作用，并简单解释一下操作系统是如何管理各种计算机的资源的。(请概括和总结，而不是简单的从某个网站或者书上抄一段话)

操作系统的作用:

② 操作系统是用户与计算机硬件之间的接口

② 操作系统为用户提供了虚拟机

③ 操作系统是计算机系统的资源管理者

操作系统对计算机资源的管理:

① 分工。独立管理复杂环境中的每个部件

② 合作。以任务为驱动，中心任务就是“让计算机或者说 CPU 执行存储在内存上的程序”，各部件合作完成该任务

③ 协同。当基本解决后，关键就是协同，“合作”和“同步”，“自动化”及“最优化”

