

SOC Design

한양대학교 공과대학 컴퓨터소프트웨어학부

최가온(학번: 2019009261)

Background

멀티플렉서(Multiplexer)란 다수의 값에서 특정 값을 선택하여 출력하는 모듈을 일컫는 용어이다. 이번 실습에서는 그것의 가장 간단한 형태인 2:1 multiplexer을 구현하였다. 이는 두 가지 입력(input) a, b와 셀렉터 s에 대해, s의 값에 따라 a나 b 중 한 개의 값을 출력값으로 하는 것을 의미한다. 세부적인 진리표(Truth Table)는 아래와 같다.

s	output
0	a
1	b

이를 구현하기 위해 크게 세 가지의 서로 다른 방식을 사용하였다. 1번째 방식은 “assign”문을 이용한 것이고, 두번째 방식은 always문을 이용한 것이다. always문의 경우 괄호 () 안에 있는 값이 변하면 자동적으로 output을 갱신하는 syntax이다. 마지막 방식은 가장 low-level의 성격을 띠다고 할 수 있는데, 게이트(gate) 레벨에서 2:1 멀티플렉서를 구현한 것이다.

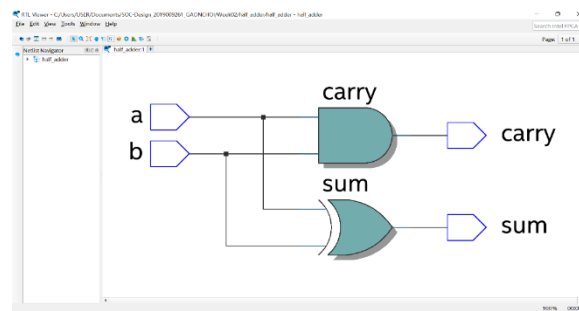
반가산기(half-adder)는 두 개의 binary digits를 입력으로 받아 덧셈을 하는 모듈이다. 반가산기 두 개가 OR 게이트로 모여 하나의 전가산기(full-adder)를 이루게 된다. 반가산기의 출력은 두 가지인데, 하나는 덧셈의 결과를 의미하는 sum이고 나머지 하나는 most significant의 수의 덧셈을 수행한 후 넘친 수를 의미한다. 이에 대한 진리표는 아래와 같다.

a	b	C(carry)	S(sum)
0	0	0	0
1	0	0	1
0	1	0	1
1	1	1	0

[Homework 1] Design a half adder

- Design a half-adder using 'assign' statement
- Synthesis and check schematic

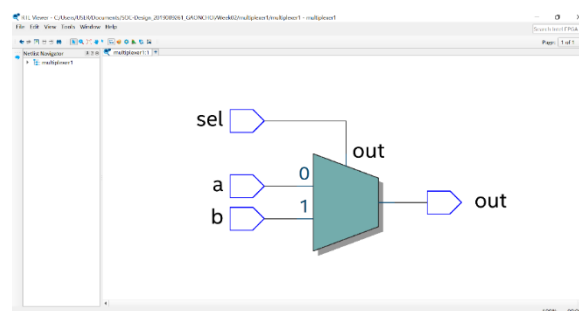
sol) https://github.com/Gaon-Choi/ITE4003/tree/main/Week02/half_adder



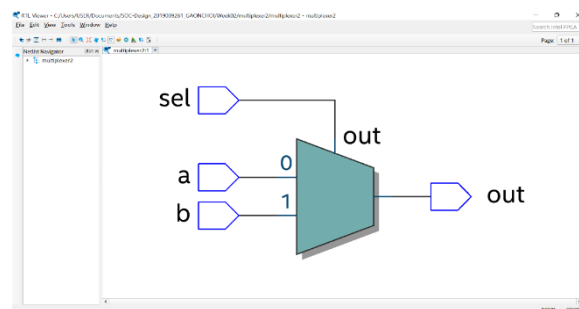
[Homework 2] Design multiplexers

- Implement the 3 different versions of multiplexers and compare their schematics

sol1) <https://github.com/Gaon-Choi/ITE4003/tree/main/Week02/multiplexer1>



sol2) <https://github.com/Gaon-Choi/ITE4003/tree/main/Week02/multiplexer2>



sol3) <https://github.com/Gaon-Choi/ITE4003/tree/main/Week02/multiplexer3>

