

序号: _____

学号: 16430121



常州大学

课程论文报告

课 程 名 称: 微机原理与接口技术

学 生 姓 名: 林锦雄

学 院: 信息数理学院 专 业 班 级: 计算机 162

校内指导教师: 潘操 专业技术职务: 副教授

8255 作为主机与外设的连接芯片，必须提供与主机相连的 3 个总线接口，即数据线、地址线、控制线接口。同时必须具有与外设连接的接口 A、B、C 口。由于 8255 可编程，所以必须具有逻辑控制部分，因而 8255 内部结构分为 3 个部分：与 CPU 连接部分、与外设连接部分、控制部分。

CPU 连接部分：8255 能并行传送 8 位数据，所以其数据线为 8 根 D0~D7。由于 8255 具有 3 个通道 A、B、C，所以只要两根地址线就能寻址 A、B、C 口及控制寄存器，故地址线为两根 A0~A1。此外 CPU 要对 8255 进行读、写与片选操作，所以控制线为片选、复位、读、写信号。各信号的引脚编号如下：

(1) 数据总线 DB：编号为 D0~D7，用于 8255 与 CPU 传送 8 位数据。

(2) 地址总线 AB：编号为 A0~A1，用于选择 A、B、C 口与控制寄存器。

(3) 控制总线 CB：片选信号、复位信号 RST、写信号、读信号。当 CPU 要对 8255 进行读、写操作时，必须先向 8255 发片选信号选中 8255 芯片，然后发读信号或写信号对 8255 进行读或写数据的操作。

与外设连接部分：8255 有 3 个通道 A、B、C 与外设连接，每个通道又有 8 根线与外设连接，所以 8255 可以用 24 根线与外设连接，若进行开关量控制，则 8255 可同时控制 24 路开关。各通道的引脚编号如下：

(1) A 口：编号为 PA0~PA7，用于 8255 向外设输入输出 8 位并行数据。

(2) B 口：编号为 PB0~PB7，用于 8255 向外设输入输出 8 位并行数据。

(3) C 口：编号为 PC0~PC7，用于 8255 向外设输入输出 8 位并行数据，当 8255 工作于应答 I/O 方式时，C 口用于应答信号的通信。

控制部分：8255 将 3 个通道分为两组，即 PA0~PA7 与 PC4~PC7 组成 A 组，PB0~PB7 与 PC0~PC3 组成 B 组。如图 7.5 所示，相应的控制器也分为 A 组控制器与 B 组控制器，各组控制器的作用如下：

(1) A 组控制器：控制 A 口与上 C 口的输入与输出。

(2) B 组控制器：控制 B 口与下 C 口的输入与输出。

用 8255A 作为输入输出设备，A 口输出，C 口高位作为输出，B 口作为键盘输入，C 口低位作为主持人控制输入。八路竞赛抢答器的硬件框图如图 2 所示。

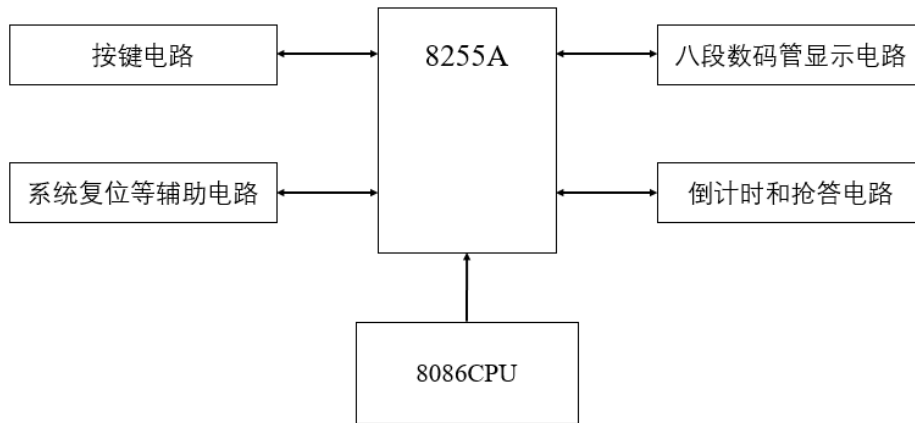


图 2 八路竞赛抢答器的硬件框图

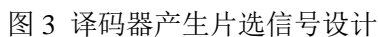
8253 芯片是可编程计数器/定时器。这种芯片外形引脚都是兼容性的。8253 内部有三个计数器，分别称为计数器 0、计数器 1 和计数器 2，他们的机构完全相同。

每个计数器的输入和输出都决定于设置在控制寄存器中的控制字，互相之间工作完全独立。每个计数器通过三个引脚和外部联系，一个为时钟输入端 CLK，一个为门控信号输入端 GATE，另一个为输出端 OUT。每个计数器内部有一个 8 位的控制寄存器，还有一个 16 位的计数初值寄存器 CR、一个计数执行部件 CE 和一个输出锁存器 OL。

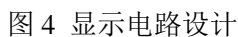
用 8253A 作为定时设备，由 0 计时器产生 1 秒为周期的方波，其中高电平 0.5 秒，用此 0.5 秒的高电平作为 1 计数器的门控制信号，控制 1 计数器的通断。1 计数器输出一定频率的脉冲，使扬声器发声。

处理器的选择，微型机具有体积小、重量轻、耗电少、价格低廉、可靠性高、结构灵活等特点，所以选择 8086 CPU。

通过译码器产生片选信号。如图 3 所示。



8255 芯片的 A 口分别与数码管的八个引脚相连。将 8255 芯片中需要显示的信息通过 A 口送入数码显示区, 由数码管的亮灭显示出来。如图 4 所示。



用异或门配合组成电路实现禁止多位选手抢答。如图 5 所示。

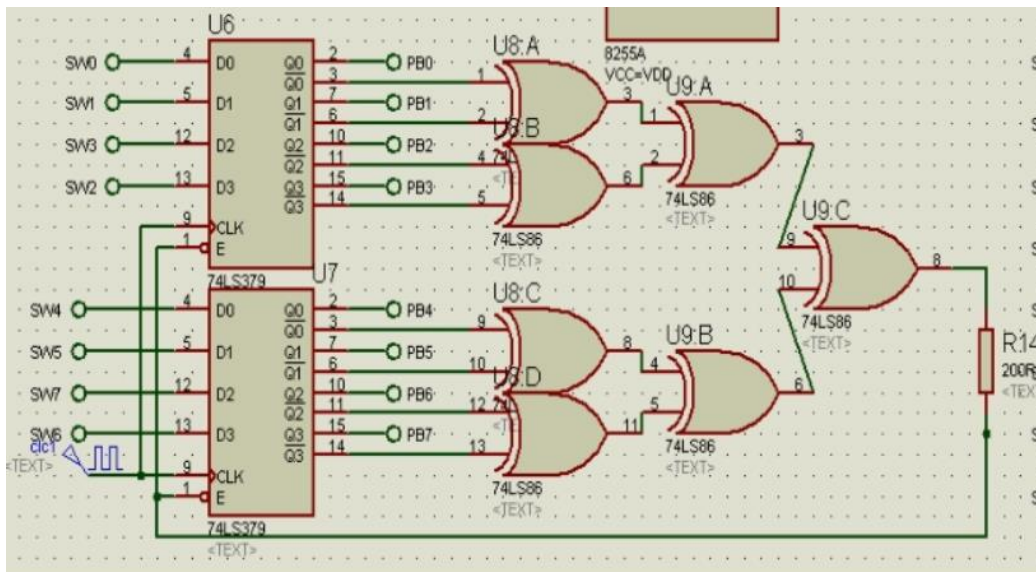


图 5 异或门控制抢答设计

芯片选择，8255 作为并行 I/O 接口，能满足 10 个输入按键的输入功能，声音系统的输出，和数码管的输出。并且 8255 的每个接口还有锁存和数据缓冲作用。所以选择 8255 芯片。

8255 芯片的 PB0 至 PB7 分别与 8 个拨码开关相连，将八位选手的抢答信号 (由拨码开关控制) 通过 B 口送入 8255 芯片。如图 6 所示。

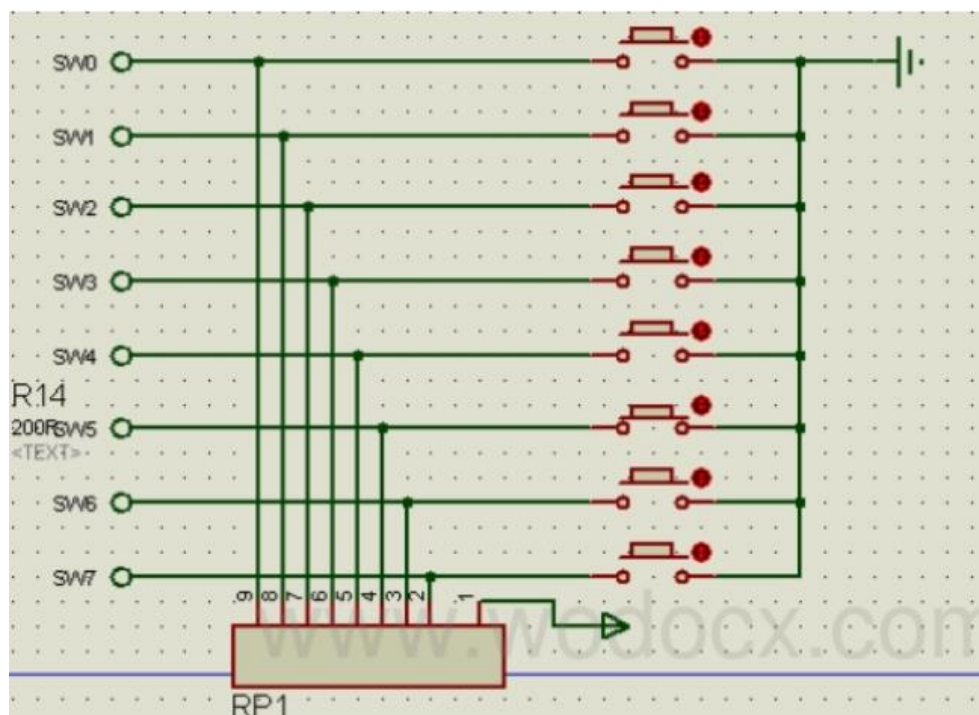


图 6 抢答电路设计

8255 芯片的 PC0 口对应开始按键,PC1 口对应复位按键。将抢答开始和结束的信号(由开始按键和复位按键控制)通过 C 口送入 8255 芯片。如图 7 所示。

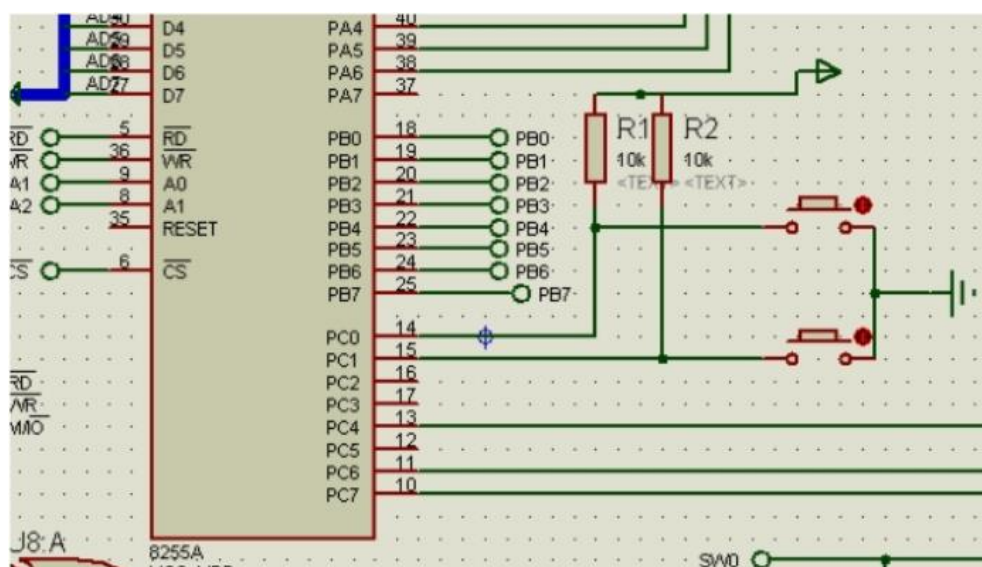


图 7 开始和复位电路设计

2.2 软件设计

软件的设计的重点在延时，显示倒计时和选手编号和按键抢搭、开始和清零的实现。延时采用嵌套循环的方式实现。主程序流程图如图 8 所示。

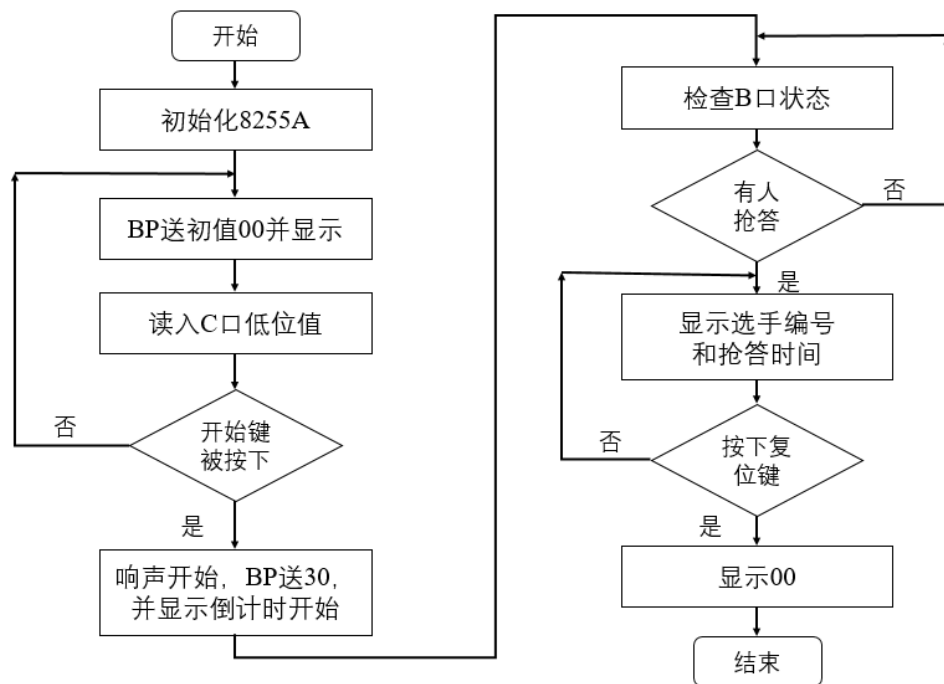


图 8 主程序流程图

基于显示模块设计的重点是由显示代码取得相应的段码，通过锁存器控制输出给相应的数码管显示。显示模块如图 9 所示。复位模块如图 10 所示。

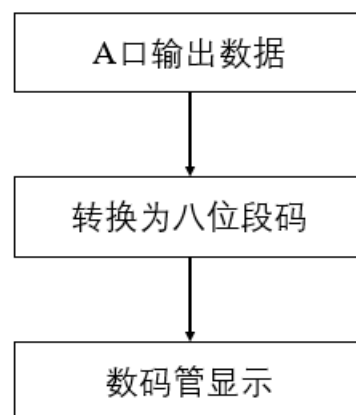


图 9 显示模块设计

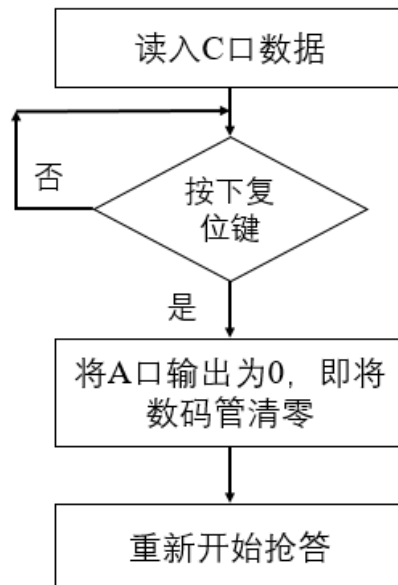


图 10
复位模块设计

3 设计效果

抢答器广泛地应用于知识竞赛等很多场合，本系统为一款基于 8086CPU 为核心设计的八路抢答器，可同时供八名选手或八个代表队进行抢答比赛。

这款抢答器能根据不同的选手抢答输入信号，经过 CPU 的控制处理将抢答信号送至 LED 数码管，通过数码管正确地显示选手的编号。抢答器具有锁存功能。即选手按下按钮后，锁存相应的编号，此时其他选手抢答均无效，真正实现优先抢答的选手具有优先答题的机会。优先抢答选手的编号一致保存到主持人按下重置按钮为之。当主持人按下重置按键时，系统重置还原，选手们开始进入下一轮抢答。

基于 8086 CPU 的八路竞赛抢答器的设计，让我掌握了汇编语言的基本编程方法，熟练了 protues 仿真软件等!通过这次课程设计使我懂得了理论与实际相结合是很重要的，只有理论知识是远远不够的，只有把所学的理论知识与实践结合起来，从理论中得出结论，才能真正为社会服务，从而提高自己的实际动手能力和独立思考的能力。

在设计之前，参考了许多相关的资料。在设计中又参考了以前讲过的四路抢答器的原理图，有了基本的思路。通过这次八路抢答器的设计，我发现了以往学习中的许多不足，也让我掌握了以往许多掌握的不太牢的知识，感觉学到了很多。两周的课程设计，留给我印象最深的是要设计一个成功的电路，必须要有耐性和坚持下去的毅力。

总之，这次在基于 8086 CPU 的八路竞赛抢答器的设计过程中我受益匪浅。

参 考 文 献

- [1]赵德安. 单片机原理与应用（第2版）[M]. 北京:机械工业出版社, 2015
- [2]周荷琴 冯焕清. 微型计算机原理与接口技术（第5版）[M]. 合肥:中国科学技术大学出版社, 2017
- [3]顾晖. 微机原理与接口技术：基于9096和Proteus仿真 [M]. 电子工业出版社, 2011
- [4]彭虎. 微机原理与接口技术（第2版）[M]. 电子工业出版社
- [5]周明德. 微型计算机系统原理及应用 [M]. 北京:清华大学出版社
- [6]戴梅萼 史嘉权. 微型计算机技术及应用 [M]. 北京：清华大学出版社