

Exámenes teóricos y prácticos de TLA

1 de marzo de 2020

Índice

1. Ejercicios teóricos	3
2. Ejercicios prácticos	7
2.1. Brazo mecánico	7
2.1.1. Requerimientos	7
2.1.2. Designaciones	7
2.1.3. Conocimiento de dominio	7
2.1.4. Especificación	7
2.2. Tanques	7
2.2.1. Requerimientos	7
2.2.2. Designaciones	9
2.2.3. Conocimiento de dominio	9
2.2.4. Especificación	9
2.3. Servidor web	9
2.3.1. Requerimientos	9
2.3.2. Designaciones	9
2.3.3. Conocimiento de dominio	9
2.3.4. Especificación	9
2.4. Protocolo CSMA/CD	9
2.4.1. Requerimientos	9
2.4.2. Designaciones	10
2.4.3. Conocimiento de dominio	10
2.4.4. Especificación	10
2.5. Recursos compartidos	10
2.5.1. Requerimientos	10

2.5.2.	Designaciones	11
2.5.3.	Conocimiento de dominio	11
2.5.4.	Especificación	11
2.6.	Electroencefalogramas	11
2.6.1.	Requerimientos	11
2.6.2.	Designaciones	12
2.6.3.	Conocimiento de dominio	12
2.6.4.	Especificación	13
2.7.	Sistema de memoria	14
2.7.1.	Requerimientos	14
2.7.2.	Designaciones	14
2.7.3.	Conocimiento de dominio	14
2.7.4.	Especificación	14
2.8.	Buffers	14
2.8.1.	Requerimientos	14
2.8.2.	Designaciones	15
2.8.3.	Conocimiento de dominio	15
2.8.4.	Especificación	15
2.9.	Caldera	15
2.9.1.	Requerimientos	15
2.9.2.	Designaciones	16
2.9.3.	Conocimiento de dominio	16
2.9.4.	Especificación	16
2.10.	Celular	16
2.10.1.	Requerimientos	16
2.10.2.	Designaciones	16
2.10.3.	Conocimiento de dominio	16
2.10.4.	Especificación	16
2.11.	Router	16
2.11.1.	Requerimientos	16
2.11.2.	Designaciones	17
2.11.3.	Conocimiento de dominio	17
2.11.4.	Especificación	18

1. Ejercicios teóricos

1. Explique y ejemplifique las condiciones bajo las cuales equidad débil no es equivalente a equidad fuerte.
2. Explique brevemente las ventajas de tener un lenguaje de especificación no tipado.

Solución A veces es necesario que una determinada variable pueda asumir valores de diferentes tipos. En un lenguaje tipado esto exige definir un nuevo tipo con múltiples constructores, lo cual conlleva que cada vez que se haga referencia a la variable deberá hacerse un análisis por casos. Esto torna la especificación mas larga y compleja.

3. Explique y justifique el significado de la fórmula final de una especificación TLA.
4. Explique y ejemplifique la forma de tener una cantidad ilimitada de instancias de un módulo en TLA+. Luego explique el significado formal de una expresión de la forma «... $H(i)!$ Action...» donde $H(i)$ es una instancia del módulo H y $Action$ es una de las acciones definidas en H .
5. Explique la contribución del concepto de máquina cerrada a la teoría de especificaciones de sistemas concurrentes.
6. Explique los conceptos de vitalidad, seguridad y equidad según se estudiaron en clase.
7. Describa formalmente con cierto detalle la semántica de una especificación TLA de la forma:

$$Init \wedge \Box [Op_1 \vee Op_2]_v \wedge WF_v (Op_1)$$

Solución

$$\begin{aligned}
& \langle s_0, s_1, \dots \rangle \llbracket Init \wedge \Box [Op_1 \vee Op_2]_v \wedge WF_v (Op_1) \rrbracket \\
& \equiv \langle s_0, s_1, \dots \rangle \llbracket Init \wedge \Box (Op_1 \vee Op_2 \vee v' = v) \wedge WF_v (Op_1) \rrbracket \\
& \equiv \wedge \langle s_0, s_1, \dots \rangle \llbracket Init \rrbracket \\
& \quad \wedge \langle s_0, s_1, \dots \rangle \llbracket \Box (Op_1 \vee Op_2 \vee v' = v) \rrbracket \\
& \quad \wedge \langle s_0, s_1, \dots \rangle \llbracket WF_v (Op_1) \rrbracket \\
& \equiv \wedge s_0 \llbracket Init \rrbracket \\
& \quad \wedge \forall i \in \mathbb{N} : s_i \llbracket Op_1 \vee Op_2 \vee v' = v \rrbracket s_{i+1} \\
& \quad \wedge \langle s_0, s_1, \dots \rangle \llbracket WF_v (Op_1) \rrbracket \\
& \equiv \wedge Init [\forall v \in Vars : v \leftarrow s_0(v)] \\
& \quad \wedge \forall i \in \mathbb{N} : s_i \llbracket Op_1 \rrbracket s_{i+1} \vee s_i \llbracket Op_2 \rrbracket s_{i+1} \vee s_i \llbracket v' = v \rrbracket s_{i+1} \\
& \quad \wedge \langle s_0, s_1, \dots \rangle \llbracket WF_v (Op_1) \rrbracket \\
& \equiv \wedge Init [\forall v \in Vars : v \leftarrow s_0(v)] \\
& \quad \wedge \forall i \in \mathbb{N} : \quad \vee \quad Op_1 [\forall v \in Vars : v \leftarrow s_i(v), v' \leftarrow s_{i+1}(v)] \\
& \quad \quad \vee \quad Op_2 [\forall v \in Vars : v \leftarrow s_i(v), v' \leftarrow s_{i+1}(v)] \\
& \quad \quad \vee \quad s_i(v) = s_{i+1}(v) \\
& \quad \wedge \langle s_0, s_1, \dots \rangle \llbracket WF_v (Op_1) \rrbracket
\end{aligned}$$

8. Respecto del lenguaje TLA escriba el significado formal de $\Box [A]_v$ con respecto a una ejecución e , donde A es una acción y v es una variable.

Solución

$$\forall i \in \mathbb{N} : A(e(i), e(i+1)) \vee e(i)(v) = e(i+1)(v)$$

9. Explique la razón por la cual Lamport sugiere escribir la vitalidad de un sistema con fórmulas de equidad.
10. Explique la incidencia del teorema de Alpern-Schneider en el lenguaje de especificación TLA.
11. Indique, justificando su respuesta, todos los conceptos teóricos importantes que utiliza Lamport en TLA+ para definir el lenguaje. Por ejemplo, el teorema de Alpern-Schneider.

estado Sea Var el conjunto de todos los nombres posibles de variables y Val el conjunto de todos los valores que estas pueden llegar a tomar, luego un estado es una función $s : Var \rightarrow Val$.

ejecución Secuencia infinita de estados.

propiedad Conjunto de todas las ejecuciones que la satisfacen.

sistema Conjunto de todas sus ejecuciones posibles.

seguridad Diremos que una propiedad P es de seguridad respecto del conjunto de estados E si y solo si para cualquier ejecución $e \in E^\infty$ ocurre:

$$e \notin P \iff \exists n \in \mathbb{N} : \forall t \in E^\infty : e_n \circ t \notin P$$

vitalidad Diremos que una propiedad P es de vitalidad respecto del conjunto de estados E si y solo si:

$$\forall e \in E^* : \exists t \in E^\infty : e \circ t \in P$$

equidad débil Sea T un predicado que depende de dos estados (transición) luego:

$$\begin{aligned} WF_v(T) &\triangleq \Diamond \Box (ENABLED \langle T \rangle_v) \Rightarrow \Box \Diamond \langle T \rangle_v (a) \\ &\equiv \Box (\Box ENABLED \langle T \rangle_v \Rightarrow \Diamond \langle T \rangle_v) (b) \\ &\equiv \Box \Diamond (\neg ENABLED \langle T \rangle_v) \vee \Box \Diamond \langle T \rangle_v (c) \end{aligned}$$

- a) Si en algún momento de una ejecución, T queda habilitada para siempre, entonces la transición T ocurre infinitas veces.
- b) Siempre se da el caso de que, si T esta habilitada por siempre, entonces la transición T eventualmente ocurrirá.
- c) O bien T esta infinitamente a menudo deshabilitada, o bien la transición T ocurre infinitas veces.

equidad fuerte Sea T un predicado que depende de dos estados (transición) luego:

$$\begin{aligned} SF_v(T) &\triangleq \Box \Diamond ENABLED \langle T \rangle_v \Rightarrow \Box \Diamond \langle T \rangle_v^{33} \\ &\equiv \Diamond \Box (\neg ENABLED \langle T \rangle_v) \vee \Box \Diamond \langle T \rangle_v^{32} \end{aligned}$$

- a) Si T esta infinitamente a menudo habilitada, entonces la transición T ocurre infinitas veces.

- b) O bien T esta eventualmente deshabilitada para siempre, o bien la transición T ocurre infinitas veces.

máquina cerrada COMPLETAR.

- Teorema de Alpern-Schneider: Toda propiedad es el resultado de una propiedad de seguridad con otra de vitalidad.
 - Teorema de Abadi-Lamport: Si las propiedades de vitalidad se escriben como propiedades de equidad, se obtienen máquinas cerradas.
12. Explique y ejemplifique la diferencia entre *EXTENDS* e *INSTANCE* en TLA+.
13. Defina formalmente el concepto de estado y explique por qué en TLA los estados son estados del universo y cuál es su utilidad en las especificaciones.

Solución Sea Var el conjunto de todos los nombres posibles de variables y Val el conjunto de todos los valores que estas pueden llegar a tomar, luego un estado es una función $s : Var \rightarrow Val$. Es decir, que si un sistema solo utiliza las variables x_1, \dots, x_n , un estado asigna valores no solo a dichos identificadores, sino también a cualquier otro; es por ello que decimos que los estados son estados del universo.

Definir el concepto de estado de esta forma surge de la necesidad de poder especificar un sistema como la composición de las especificaciones de sub-sistemas o componentes. Por ejemplo consideremos los sistemas M y N con estados iniciales $x = 0$ e $y = 0$ respectivamente y cuyas únicas transiciones son $x' = x + 1$ e $y' = y + 1$. Para el sistema que resulta de componer M y N , una ejecución posible esta dada por la siguiente sucesión de estados:

$$\begin{aligned} s_0 : Var \rightarrow Val / s_0(x) = 0 \wedge s_0(y) = 0 \wedge s_0(z) = 77 \wedge \dots \\ s_1 : Var \rightarrow Val / s_0(x) = 1 \wedge s_0(y) = 1 \wedge s_0(z) = "" \wedge \dots \\ \vdots \end{aligned}$$

Si hubiéramos restringido los estados solo a las variables intervinientes ($s : \{x\} \rightarrow Val$ para M y $s : \{y\} \rightarrow Val$ para N), entonces dicha ejecución no seria valida ni para M ni para N .

14. Enuncie la regla práctica que indica cuándo se debe usar equidad fuerte y no equidad débil.

2. Ejercicios prácticos

2.1. Brazo mecánico

2.1.1. Requerimientos

Un brazo mecánico controlado digitalmente demora T_{ir} unidades de tiempo en ir de un extremo a otro pero el sistema debe detenerlo porque de lo contrario se dañaría el motor. Si durante su movimiento un operario pulsa un botón el sistema debe interrumpir el movimiento; si se vuelve a pulsar se lo debe reanudar, pero si no se pulsa el botón por segunda vez pasadas T_{det} unidades de tiempo desde la detención se lo debe mover en sentido contrario por el mismo tiempo que se lo movió hasta la detención. Cuando el brazo llega a cualquiera de los extremos debe permanecer allí a lo sumo T_{ext} unidades de tiempo luego de lo cual debe regresar (esto mismo vale para el estado inicial del sistema).

2.1.2. Designaciones

2.1.3. Conocimiento de dominio

2.1.4. Especificación

2.2. Tanques

2.2.1. Requerimientos

Se trata básicamente de que dos tanques en la misma zona de combate actúen coordinadamente en la selección y destrucción de blancos fijos. Cada tanque cuenta con un cañón, un sensor para detección de blancos por temperatura y una computadora de abordó. El programa de abordó, que consta de dos módulos funcionales A y B , se encarga de seleccionar blancos en base a los datos proporcionados por el sensor y a la cooperación con la computadora del otro tanque.

El módulo A comunica al módulo B la posición del blanco a partir de los datos crudos provistos por el sensor; la posición es el identificador universal para un blanco en la zona de combate.

El módulo *B* se encarga de seleccionar los blancos en base a la posición y de mostrar a la tripulación los próximos blancos a destruir en el orden adecuado. La tripulación, leyendo estos datos, manejará el tanque y el cañón (es decir el sistema no conduce el tanque ni realiza los disparos).

Los dos tanques son jerárquicamente iguales; ninguno tiene prioridad sobre el otro para determinar la selección de blancos; ambos poseen una copia del módulo *B* en su sistema. En cada comunicación podrán determinar quién seleccionará un blanco en la zona conflictiva (ver la figura para mayores detalles).

La comunicación consta de dos mensajes. El iniciador de la comunicación le avisa al receptor que no puede encargarse del blanco en cuestión; el receptor puede aceptar el blanco o rechazarlo por tener más de *MAXTARGET* blancos seleccionados. Si el receptor acepta envía la respuesta correspondiente y luego lo ubica en su lista; si el receptor no acepta el blanco ambos lo reportan a la tripulación.

La funcionalidad se debe dividir en las siguientes acciones: recepción del blanco, clasificación del blanco (conflictivo o no), incorporación del blanco a la lista, actualización de la lista de blancos en pantalla, reporte de blanco no aceptado. La comunicación con el otro tanque es asíncrona.

Especifique en TLA+ el módulo funcional *B* del sistema que se describe arriba.



2.2.2. Designaciones

2.2.3. Conocimiento de dominio

2.2.4. Especificación

2.3. Servidor web

2.3.1. Requerimientos

Cuando un cliente web solicita un archivo HTML a un servidor web la comunicación es asíncrona, es decir: un navegador solicita un archivo HTML, se corta la conexión y finalmente el servidor se comunica con el cliente, cuando puede satisfacer el pedido, para enviarle el archivo solicitado o el error apropiado.

También es asíncrona la comunicación cuando el cliente se autentica ante servidor: se envían los datos, se corta la conexión, el servidor verifica los datos, si son correctos registra al cliente y retorna el error apropiado.

Los archivos HTML que almacena el servidor pueden estar restringidos a ciertos clientes. Si este es el caso, el cliente que solicita uno de estos archivos debe estar autenticado y debe ser uno de los clientes autorizados a ver el archivo.

Por el contrario, cuando un cliente web desea enviarle un archivo al servidor la comunicación es asíncrona, aunque el servidor puede atender varios pedidos a la vez.

Un servidor web puede atender hasta M clientes simultáneamente.

2.3.2. Designaciones

2.3.3. Conocimiento de dominio

2.3.4. Especificación

2.4. Protocolo CSMA/CD

2.4.1. Requerimientos

Para transmitir datos entre terminales de trabajo conectadas en red se debe hacer uso de algún protocolo. En algunas redes broadcast con un único bus la clave está en cómo asignar el uso de este cuando varias terminales compiten por él. Uno de los protocolos que resuelven esta cuestión es el *Carrier*

Sense, Multiple Access with Collision Detection, o simplemente CSMA/CD. Una breve descripción del funcionamiento de este protocolo es la siguiente.

Una terminal transmite al sistema (es decir a la implementación del protocolo) un mensaje que debe ser enviado por la red. El sistema, si el bus está disponible (esto es, no hay otra terminal transmitiendo), comienza a enviar su mensaje. Sin embargo, si detecta que el bus está ocupado, espera un tiempo aleatorio y vuelve a intentar transmitir el mensaje. Esto lo hará tantas veces como sea necesario hasta que pueda empezar a transmitir.

Aun tomando estas precauciones puede ocurrir que dos terminales usen el bus al mismo tiempo, lo que da lugar a una colisión. Cuando una colisión ocurre el bus comunica esta situación a todas las terminales. Esto implica que todas las terminales abortan inmediatamente las transmisiones y, nuevamente, esperan un tiempo aleatorio para empezar a transmitir de nuevo.

Los mensajes que colisionan se pierden. Una vez que el mensaje ha sido transmitido, la terminal que inició la transmisión es notificada.

Se supone que todos los mensajes (sin importar tamaño) demoran exactamente λ unidades de tiempo en ser transmitidos.

En resumen, en cada terminal corre una implementación del protocolo y todas las terminales comparten el bus. La interfaz que provee el bus consta de: determinar si el bus está libre o no, enviar un mensaje, comunicar que un mensaje se transmitió, comunicar a todas las terminales que hay colisión.

2.4.2. Designaciones

2.4.3. Conocimiento de dominio

2.4.4. Especificación

2.5. Recursos compartidos

2.5.1. Requerimientos

Varios procesos compiten por la utilización de un cierto recurso. Cada proceso, en el momento en que desea utilizar el recurso, pregunta al sistema si el recurso está libre o no. Si lo está el sistema lo reserva para ese proceso, le comunica esta decisión y luego el proceso puede ejecutar una de tres operaciones diferentes sobre el recurso.

Si no lo está, el sistema le comunica al proceso esta situación; el proceso espera una unidad de tiempo y vuelve a preguntar, si la respuesta es la misma,

espera dos unidades de tiempo y reitera la pregunta; esto se repite hasta que el recurso esté libre.

Si un proceso recibe el OK para utilizar el recurso pero pasan más de T unidades de tiempo sin que lo use, el sistema lo libera para que lo utilice otro proceso. Luego de que un proceso utiliza el recurso, no podrá volver a utilizarlo hasta que lo utilice otro proceso diferente, amén que el primer proceso sea el único en el sistema.

2.5.2. Designaciones

2.5.3. Conocimiento de dominio

2.5.4. Especificación

2.6. Electroencefalogramas

2.6.1. Requerimientos

Un sistema debe controlar un aparato para efectuar electroencefalogramas simples. El análisis consiste en estudiar el voltaje que tiene un conjunto de 10 electrodos que permiten conocer la actividad bioeléctrica cerebral (cada uno comunica un valor al sistema).

Es necesario tomar 5 muestras por segundo, espaciadas uniformemente. En cada una de las 5 muestras se lee el valor de los 10 electrodos. Notar que si el cerebro del paciente no presenta actividad en las cercanías de un electrodo, este no emitirá señal alguna. Por lo tanto, el sistema no puede esperar indefinidamente por la señal del electrodo.

Finalmente, el sistema debe enviar secuencialmente a una impresora el valor obtenido en cada electrodo (que haya retornado uno o nada en caso de que no se haya registrado ninguno).

Escriba las designaciones y modele en TLA el conocimiento de dominio y la especificación de los requerimientos que se enuncian arriba. Se premiará el uso correcto del carácter no tipado de TLA. Para las cuestiones temporales puede asumir la existencia de un temporizador como el que se mostró en clase.

2.6.2. Designaciones

2.6.3. Conocimiento de dominio

MODULE *DK_ELECTRODOS*

EXTENDS *Naturals*

VARIABLE *valores*

$DKETypeInv \triangleq valores \in [1..10 \rightarrow Nat \cup \{\text{"none"}\}]$

$DKEInit \triangleq valores = [1..10 \mapsto \text{"none"}]$

$DKENext(i) \triangleq valores' = [valores \text{ EXCEPT } !i] = CHOOSE x : x \in Nat \cup \{\text{"none"}\}$

$DKESpec \triangleq DKEInit \wedge \square [\exists i \in Nat : DKENext(i)]_{valores}$

THEOREM $DKESpec \Rightarrow \square DKETypeInv$

MODULE *DK_IMPRESORA*

EXTENDS *Naturals*

VARIABLES *imprimiendo, valor*

$IMPRESORATypeInv \triangleq valor \in Nat \wedge imprimiendo \in \{\text{"yes"}, \text{"no"}\}$

$IMPRESORAINit \triangleq imprimiendo = \text{"no"} \wedge valor \in Nat$

$Imprimir(x) \triangleq imprimiendo = \text{"no"} \wedge valor' = x \wedge imprimiendo' = \text{"yes"}$

$Detener \triangleq imprimiendo = \text{"yes"} \wedge imprimiendo' = \text{"no"}$

$IMPRESORANext \triangleq (\exists x \in Nat : Imprimir(x)) \vee Detener$

$IMPRESORASpec \triangleq IMPRESORAINit \wedge \square [IMPRESORANext]_{\langle imprimiendo, valor \rangle}$

THEOREM $IMPRESORASpec \Rightarrow \square IMPRESORATypeInv$

2.6.4. Especificación

MODULE *SISTEMA*

EXTENDS <i>TIMER</i>
VARIABLES <i>muestras, actual, estado</i>
<i>electrodos</i> \triangleq INSTANCE <i>DK_ELECTRODOS</i>
<i>impresora</i> \triangleq INSTANCE <i>DK_IMPRESORA</i>
<i>SISTEMA</i> TypeInv $\triangleq estado \in \{\text{"none"}, \text{"muestreando"}, \text{"imprimiendo"}\}$
$muestrasStart \triangleq \begin{aligned} &\wedge Timeout \wedge estado = \text{"none"} \\ &\wedge actual' = 0 \wedge estado' = \text{"muestreando"} \\ &\wedge UNCHANGED\ muestras \end{aligned}$
$siguienteMuestra \triangleq \begin{aligned} &\wedge estado = \text{"muestreando"} \\ &\wedge actual \neq 11 \\ &\wedge actual' = actual + 1 \\ &\wedge muestrear(actual) \\ &\wedge UNCHANGED\ estado \end{aligned}$
$muestrear(i) \triangleq muestras' = [muestras\ EXCEPT\ ![i] = electrodos.valores[i]]$
$muestrasNext \triangleq muestraStart \vee siguienteMuestra \vee impresorStart$
$impresorStart \triangleq \begin{aligned} &\wedge actual = 11 \wedge estado = \text{"muestreando"} \\ &\wedge actual' = 0 \wedge estado' = \text{"imprimiendo"} \\ &\wedge UNCHANGED\ muestras \end{aligned}$
$siguienteImpresion \triangleq \begin{aligned} &\wedge estado = \text{"imprimiendo"} \\ &\wedge actual \neq 11 \\ &\wedge actual' = actual + 1 \\ &\wedge impresora.Imprimir(muestras[actual]) \\ &\wedge UNCHANGED\ \langle muestras, estado \rangle \end{aligned}$
$impresorStop \triangleq estado = \begin{aligned} &\wedge \text{"imprimiendo"} \wedge actual = 11 \\ &\wedge estado' = \text{"none"} \wedge Start \\ &\wedge UNCHANGED\ \langle actual, muestras \rangle \end{aligned}$
$impresorNext \triangleq siguienteImpresion \vee impresorStop$
$Set\&\;Start \triangleq running = \text{"no"} \wedge limit' = ? \wedge time' = now \wedge running' = \text{"yes"}$
$SISTEMAInit \triangleq muestras = [1..10 \mapsto \text{"none"}] \wedge estado = \text{"none"} \wedge Set\&\;Start$
$SISTEMANext \triangleq muestrasNext \vee impresorNext$
$SISTEMASpec \triangleq \begin{aligned} &\wedge SISTEMAInit \\ &\wedge \Box [SISTEMANext]_{\langle muestras, actual, estado \rangle} \\ &\wedge WF_{\langle muestras, actual, estado \rangle} (SISTEMANext) \end{aligned}$
THEOREM $SISTEMASpec \Rightarrow \Box SISTEMATypeInv$

2.7. Sistema de memoria

2.7.1. Requerimientos

Un sistema de memoria consiste en cierta cantidad de procesadores que se comunican con la memoria física a través de cierta interfaz. Esta interfaz posee una operación por medio de la cual un procesador puede requerir a la memoria una lectura o escritura, y otra operación por medio de la cual la memoria envía cierto valor a un procesador. La interfaz está dada, no debe ser programada; se debe programar el funcionamiento de la memoria física.

Los procesadores pueden escribir un valor en una celda de memoria o solicitar el valor almacenado en una celda. Cada procesador efectúa un pedido a la vez y espera la respuesta de la memoria antes de hacer el siguiente pedido. La respuesta a un pedido de lectura es el valor almacenado en la celda solicitada y la respuesta a un pedido de escritura es un código especial que indica que la operación a concluido.

Claramente, ni la interfaz ni la memoria física pueden controlar cuándo un procesador hará una solicitud. Por lo tanto, se espera que el sistema esté preparado para recibir pedidos en cualquier momento y que utilice los períodos ociosos para completar las operaciones.

Se espera que todo pedido efectuado por algún procesador eventualmente reciba una respuesta proveniente de la memoria.

2.7.2. Designaciones

2.7.3. Conocimiento de dominio

2.7.4. Especificación

2.8. Buffers

2.8.1. Requerimientos

Un proceso, B , debe almacenar elementos en dos *buffers* de la misma capacidad finita y conocida, N . Por otro lado, existen procesos (llamados productores) que envían datos a B para que este los almacene en los *buffers*, y existen procesos (llamados consumidores) que le piden a B los datos que tiene almacenados (lo que hace que los *buffers* se vayan vaciando).

Cuando un consumidor quiere un dato que B tiene, el proceso le debe indicar el *buffer* del cual lo quiere; en cambio los productores no pueden

seleccionar el *buffer*.

Obviamente *B* no puede poner elementos en un *buffer* lleno y no puede sacar elementos de un *buffer* vacío. Lo que sí debe hacer *B* es balancear el uso de los *buffers*: cuando almacena datos lo debe hacer en el *buffer* más vacío y si un *buffer* se está vaciando más rápido que el otro, debe pasar elementos del último al primero.

2.8.2. Designaciones

2.8.3. Conocimiento de dominio

2.8.4. Especificación

2.9. Caldera

2.9.1. Requerimientos

Una caldera consiste en un tanque de agua y un quemador. El quemador calienta el agua y el agua caliente viaja por tuberías para calefaccionar un edificio. El tanque se llena con agua de la red pero fundamentalmente se retroalimenta con el agua que circula por las tuberías del edificio (es decir, el agua sale muy caliente del tanque, viaja por las tuberías, pierde calor en el trayecto y vuelve a ingresar al tanque). Un termómetro mide la temperatura del agua en el tanque y un barómetro la presión.

El quemador, las válvulas de entrada de agua de la red y las de entrada o salida de las cañerías pueden ser controladas digitalmente. El termómetro y el barómetro son sensores electrónicos activos.

El sistema debe controlar que la presión y la temperatura del agua en el tanque se mantengan dentro de ciertos parámetros. Cuando la temperatura sube (baja) se debe bajar (subir) el quemador; cuando la presión aumenta se debe liberar el agua a las cañerías, pero si disminuyese debe suministrar agua de la red.

Liste las designaciones y confeccione la tabla de control y visibilidad para los fenómenos de interés del problema anterior.

2.9.2. Designaciones

2.9.3. Conocimiento de dominio

2.9.4. Especificación

2.10. Celular

2.10.1. Requerimientos

Un celular consiste de una bocina que puede ser prendida o apagada, un display y un teclado numérico con dos botones de «cortar» y «enviar».

El celular se enciende luego de presionar el botón de «cortar» dos segundos. Mientras no se este realizando ninguna llamada se puede presionar números del teclado y estos aparecerán en el display. Si se presiona el botón de «enviar» se llama al numero marcado, si se presiona «cortar» se borra el display.

Dada una llamada entrante sonara la bocina intermitentemente de la siguiente forma: 1 segundo de sonido seguido de 1 sonido de silencio. Si se presiona el botón de «cortar» se podrá volver a marcar números, si se presiona «enviar» se entra en la llamada. No se modelaran las llamadas.

Por ultimo, si el numero de una llamada entrante se encuentra en la agenda se mostrara el nombre del mismo.

2.10.2. Designaciones

2.10.3. Conocimiento de dominio

2.10.4. Especificación

2.11. Router

2.11.1. Requerimientos

Un *router* posee N interfaces de red. El sistema operativo del *router* debe pasar los datos que llegan por una interfaz a otra, según la configuración del equipo (una tabla que indica los pares de interfaces (a, b) , tales que se deben comunicar los datos que llegan a a únicamente hacia b). Por cuestiones de eficiencia, los datos primero se copian en un *buffer*, único para todo el sistema, con capacidad para M datos. Si el *buffer* no tiene espacio el dato se pierde. No debe permitirse que se pierdan infinitos datos que llegan a través de una misma interfaz. Cada interfaz de red genera una interrupción cada vez que

recibe un dato; el *firmware* de la interfaz almacena el dato en cierta porción de la memoria del equipo destinada para esa interfaz.

Asuma que por cuestiones de eficiencia, el sistema debe primero recibir una interrupción y mas adelante ejecutar la operación (interna) asociada.

2.11.2. Designaciones

2.11.3. Conocimiento de dominio

MODULE *DK_INTERFAZ*

EXTENDS <i>Naturals</i> VARIABLES <i>memoria, router</i> CONSTANT <i>id, N</i> ASSUME $N \in \text{Nat} \wedge id \in 1..N$ $DKITypeInv \triangleq memoria \in \text{Nat}$
$DKIInit \triangleq memoria = 0$ $DKISend(x) \triangleq \begin{aligned} &\wedge router[id].status = \text{"free"} \\ &\wedge router' = [router \text{ EXCEPT } ! [id] = [value \mapsto x, status \mapsto \text{"sending"}]] \\ &\wedge \text{UNCHANGED } memoria \end{aligned}$ $DKIReceive \triangleq \begin{aligned} &\wedge router[id].status = \text{"receiving"} \\ &\wedge router' = [router \text{ EXCEPT } ! [id].status = \text{"free"}] \\ &\wedge memoria' = router[id].value \end{aligned}$ $DKINext \triangleq DKIReceive \vee \exists i \in \text{Nat} : DKISend(i)$ $DKISpec \triangleq DKIInit \wedge \square [DKINext]_{\langle memoria, router \rangle} \wedge WF_{\langle memoria, router \rangle} (DKINext)$
THEOREM $DKISpec \Rightarrow \square DKITypeInv$

2.11.4. Especificación

MODULE *ROUTER*

EXTENDS *NATURALS, SEQUENCES*

VARIABLES *interfaces, buffer, router*

CONSTANTS *N, M, table*

ASUME $N, M \in \text{Nat} \wedge \text{table} \in [\text{Nat} \rightarrow \text{Nat}]$

$\text{ROUTERTypeInv} \triangleq \text{buffer} \in \text{Seq}([val : \text{Nat}, dst : \text{Nat}])$

$\text{interfacesInit} \triangleq \text{interfaces} = [1..N \mapsto \text{INSTANCE } \text{DK_INTERFAZ}]$

$\text{bufferInit} \triangleq \text{buffer} = \langle \rangle$

$\text{routerInit} \triangleq \text{router} = [1..N \mapsto [value \mapsto 0, status \mapsto \text{"free"}]]$

$\text{Send}(i) \triangleq$
 $\wedge \text{router}[i].status = \text{"sending"}$
 $\wedge \text{Len}(\text{buffer}) < M$
 $\wedge \text{buffer}' = \text{Append}(\text{buffer}, [val \mapsto \text{router}[i].value, dst \mapsto \text{table}[i]])$
 $\wedge \text{router}' = [\text{router EXCEPT } ! [i].status = \text{"free"}]$
 $\wedge \text{UNCHANGED } \text{interfaces}$

$\text{Receive} \triangleq$
 $\wedge \text{Len}(\text{buffer}) \neq 0$
 $\wedge \text{router}[\text{Head}(\text{buffer}).dst].status = \text{"free"}$
 $\wedge \text{buffer}' = \text{Tail}(\text{buffer})$
 $\wedge \text{router}' = [\text{router EXCEPT } ! [\text{Head}(\text{buffer}).dst] = [status \mapsto \text{"receiving"}, value \mapsto \text{Head}(\text{buffer}).val]]$
 $\wedge \text{UNCHANGED } \text{interfaces}$

$\text{routerNext} \triangleq \text{Receive} \vee \exists i \in \text{Nat} : \text{Send}(i)$

$\text{ROUTERInit} \triangleq \text{interfacesInit} \wedge \text{bufferInit} \wedge \text{routerInit} \wedge \forall i \in 1..N : \text{interfaces}[i]! \text{DKIInit}$

$\text{ROUTERNext} \triangleq \text{routerNext} \vee \exists i \in 1..N : \text{interfaces}[i]! \text{DKINext}$

$\text{ROUTERSpec} \triangleq$
 $\wedge \text{ROUTERInit}$
 $\wedge \Box [\text{ROUTERNext}]_{\langle \text{interfaces}, \text{buffer}, \text{router} \rangle}$
 $\wedge \text{WF}_{\langle \text{interfaces}, \text{buffer}, \text{router} \rangle}(\text{ROUTERNext})$

THEOREM $\text{ROUTERSpec} \Rightarrow \Box \text{ROUTERTypeInv}$