习 题

6.1 分析图题6.1所示的时序电路。写出输出方程、驱动方程和状态方程，列出状态转换表或画出状态转换图，并说明电路的逻辑功能。



图题6.1

解答：（1）写出输出方程和驱动方程组。

输出方程：

驱动方程： 

1. 求出状态方程组。



1. 列出状态表，画出状态图

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| *CLK* | *X*=0 | | *X*=1 | |
| *Q*2 *Q*1 | Z | *Q*2 *Q*1 | Z |
| 0 | 0 0 | 0 | 0 0 | 0 |
| 1↑ | 0 1 | 0 | 1 1 | 1 |
| 2↑ | 1 0 | 0 | 1 0 | 0 |
| 3↑ | 1 1 | 1 | 0 1 | 0 |
| 4↑ | 0 0 | 0 | 0 0 | 0 |



结论：同步4进制加减计数器，Z为进/借位信号。

6.2 分析图题6.2所示时序逻辑电路。写出输出方程、驱动方程和状态方程，列出状态转换表或画出状态转换图，并说明电路的逻辑功能。



图题6.2

解答：（1）写出输出方程和驱动方程组。

输出方程：

驱动方程：

(2) 求出状态方程组。



1. 列出状态表，画出状态图

|  |  |  |
| --- | --- | --- |
| *CLK* | *Q*2 *Q*1 | Z |
| 0 | 0 0 | 0 |
| 1↑ | 0 1 | 0 |
| 2↑ | 1 0 | 1 |
| 3↑ | 0 0 | 0 |
| 0↑ | 1 1 | 1 |
| 1↑ | 1 0 | 1 |
| 2↑ | 0 0 | 0 |



结论：三进制计数器，Z为进位信号。

6.3 分析图题6.3所示的时序电路。写出驱动方程和状态方程，列出状态转换表或画出状态转换图，说明电路的逻辑功能并检查是否能够自启动。



图题6.3

  解答：（1）写出输出方程和驱动方程组。

输出方程：无

驱动方程：

(2) 求出状态方程组。



1. 列出状态表，画出状态图

|  |  |
| --- | --- |
| *CLK* | *Q*0 *Q*1 *Q*2 |
| 0 | 0 0 0 |
| 1↑ | 1 0 0 |
| 2↑ | 0 1 0 |
| 3↑ | 0 0 1 |
| 4↑ | 1 0 0 |



6.4 设三位计数器的状态*Q*0*Q*1*Q*2的波形如图题6.4所示，分析该计数器的进制。



图题6.4

解答：

|  |  |
| --- | --- |
| *CLK* | *Q*0 *Q*1 *Q*2 |
| 0 | 0 1 0 |
| 1 | 0 0 0 |
| 2 | 1 0 0 |
| 3 | 0 0 1 |
| 4 | 1 1 0 |
| 5 | 1 0 1 |
| 6 | 0 1 0 |
| 7 | 0 0 0 |
| 8 | 1 0 0 |

结论：6进制计数器

6.5 用D触发器及门电路设计同步3位二进制加法计数器，画出设计图，并检查能否自启动。

解答：（1）逻辑抽象，画出原始的状态图或列出状态表。

三位二进制加法计数器应该有8个状态，分别用S0、S1、S2、S3、S4、S5、S6和S7表示，用C表示进位进号。则在时钟脉冲作用下，八进制计数器的状态转换关系如图所示。



1. 状态化简，无等价状态。
2. 状态编码，*S*0=000，*S*1=001，*S*2=010，...*S*7=111



1. 求状态方程、驱动方程和输出方程。



1. **

因此：

1. **

因此：

1. **

因此：

1. 
2. 画出电路图。



6.6 用JK触发器和门电路设计同步十二进制计数器，并检查能否自启动。

解答：（1）逻辑抽象，画出原始的状态图或列出状态表。

12个状态分别用S0、S1、S2、S3、...... S10和S11表示，用C表示进位进号。



1. 状态化简，无等价状态。
2. 状态编码，*S*0=0000，*S*1=0001，*S*2=0010，...*S*11=1011
3. 求状态方程、驱动方程和输出方程。





1.  (b) 

 

 



(c)  (d) 

 

 





（5）检查能否自启动



可以自启动

（6）画出逻辑电路图



6.7 分析图题6.7所示的时序电路。写出驱动方程和状态方程，列出状态转换表或画出状态转换图，说明计数器的进制。



图题6.7

解答：（1）写出输出方程和驱动方程组。

输出方程：无输出方程

驱动方程：  

1. 求出状态方程组。



|  |  |
| --- | --- |
| *CLK* | *Q*0 *Q*1 *Q*2 |
| 0 | 0 0 0 |
| 1 | 1 1 0 |
| 2 | 1 1 1 |
| 3 | 0 1 1 |
| 4 | 1 0 1 |
| 5 | 0 0 0 |
| 6 | 1 1 0 |
| 7 | 1 1 1 |
| 8 | 0 1 1 |

结论：五进制计数器

6.8 分析图题6.8所示的时序电路。画出状态转换图，并说明计数器的进制。



图题6.8

解答：



结论：九进制计数器

6.9 分析图题6.9所示的时序电路。画出状态图，并说明计数器的进制。



图题6.9

解答：



结论：五进制计数器

6.10 分析图题6.10所示计数器的进制。



图题6.10

解答：同步60进制计数器

6.11 用复位法将74HC160改接为以下进制计数器。

（1）7进制； （2）24进制。

解答：

（1）74HC160具有异步复位功能，应在状态“0111”触发复位功能有效，因此改接图为



（2）74HC160为十进制计数器，应在状态“24”触发复位功能有效，因此改接图为



6.12 用置数法将74HC16l改接为以下进制计数器。

（1）7进制； （2）24进制。

解答：

（1）74HC161具有同步置数功能，采用置0法改接时，应在状态“0110”触发置数功能有效，并将*D*3*D*2*D*1*D*0设置为0000，因此改接图为



（2） 74HC161为16进制计数器。由于(24)10=(18)16，采用置0法改接时，应在状态“(17)16”触发置数功能有效，并将*D*3*D*2*D*1*D*0设置为0000，因此改接图为



6.13 用复位法将74HC162改接为以下进制计数器。

（1）7进制； （2）24进制。

解答：（1）74HC162具有同步复位功能，应在状态“0110”触发复位功能有效，因此改接图为



（2）74HC162为十进制计数器，应在状态“23”触发复位功能有效，因此改接图为



6.14 用置数法将74HC163改接为以下进制计数器。

（1）7进制； （2）24进制。

解答：（1）74HC163是具有同步置数功能的16进制计数器。采用置0法改接为7进制计数器时，应在状态“0110”时触发置数功能有效，因此改接图为



（2） 74HC163为16进制计数器。由于(24)10=(18)16，采用置0法改接时，应在状态“(17)16”触发置数功能有效，并将*D*3*D*2*D*1*D*0设置为0000，因此改接图为



6.15 用74HC194设计下列计数器。

（1）4位环形计数器；

（2）4位扭环形计数器。

解答：（1）应用右移功能时，改接图为



（2）应用右移功能时，改接图为



6.16 设计一个能够产生“0010110111”序列信号的序列信号发生器。 具体要求如下：

（1）基于计数器和8选一数据选择器设计；

（2）基于顺序脉冲发生器设计。

解答：序列信号长度为10

1. 计数器用10进制，状态输出分别为*Q*3 *Q*2 *Q*1 *Q*0 ,

|  |  |
| --- | --- |
| *Q*3 *Q*2 *Q*1 *Q*0 | *Y* |
| 0 0 0 0 | 0 |
| 0 0 0 1 | 0 |
| 0 0 1 0 | 1 |
| 0 0 1 1 | 0 |
| 0 1 0 0 | 1 |
| 0 1 0 1 | 1 |
| 0 1 1 0 | 0 |
| 0 1 1 1 | 1 |
| 1 0 0 0 | 1 |
| 1 0 0 1 | 1 |

*Y=Q*3*'Q*2*'Q*1*Q*0*'+Q*3*'Q*2*Q*1*'Q*0*'+Q*3*'Q*2*Q*1*'Q*0*+Q*3*'Q*2*Q*1*Q*0*+Q*3*Q*2*'Q*1*'Q*0*'+Q*3*Q*2*'Q*1*'Q*0

将*Q*2 *Q*1 *Q*0 看作地址，看*Q*3作数据

*Y=Q*3*'*•*m*2*+Q*3*'*•*m*4*+Q*3*'*•*m*5*+Q*3*'*•*m*7*+Q*3•*m*0*+Q*3•*m*1

=*Q*3•*m*0*+Q*3•*m*1*+Q*3*'*•*m*2*+Q*3*'*•*m*4*+Q*3*'*•*m*5*+Q*3*'*•*m*7

因此，取*D*0=*D*1=*Q*3，*D*3=*D*6=0，*D*2=*D*4=*D*5=*D*7=*Q*3*'*

所以，设计图为：



（2）



6.17 分析图题6.17所示的时序电路。画出在时钟脉冲*CLK*作用下，输出*Y*的波形图，并指出*Y*的序列长度。



图题6.17

解答：



序列长度为8。