习 题

7.1 某计算机的内存具有32条地址线和16条双向数据线，计算该计算机的最大存储容量。

解答：232×16

7.2 分析下列存储系统的各有多少个存储单元，多少条地址线和数据线。

（1）64K×1 （2）256K×4 （3）1M×1 （4）128K×8

解答：（1）64K×1，有64×1024个存储单元，有16条地址线，有1条数据线。

（2）256K×4，有256×1024个存储单元，有18条地址线，有4条数据线。

（3）1M×1，有1024×1024个存储单元，有20条地址线，有1条数据线。

（4）128K×8，有128×1024个存储单元，有17条地址线，有8条数据线。

7.3 设存储器的起始地址为0，指出下列存储系统的最高地址为多少？

（1）2K×1 （2）16K×4 （3）256K×32

解答：（1）2K×1，最高地址为2047（2×1024-1）

（2）16K×4，最高地址为16383（16×1024-1）

（3）256K×32，最高地址为262143（256×1024-1）

7.4 用1024×4位SRAM芯片2114扩展4096×8位的存储器系统，共需要多少片2114？画出接线图。已知2114的外部引脚如图题7.4所示，其中A9～A0为10位地址输入端、D3～D0为4位数据输入/输出端，*CE'*为片选端，*WE'*为读写控制信号。



图题7.4 2114引脚图

解答：



7.5 用16×4位ROM实现下列逻辑函数，画出存储矩阵的连线图。

（1）*Y*1=*ABCD+A'(B+C)*

（2）*Y*2=*A'B+AB'*

（3）*Y*3=*((A+B)(A'+C'))**'*

（4）*Y*4=*ABCD+(ABCD)'*

解答：

（1）*Y*1=*ABCD+A'(B+C)=ABCD+A'B+A'C*

*=m*15*+m*4*+m*5*+m*6*+m*7*+m*2*+m*3*+m*6*+m*7

=*m*2*+m*3*+m*4*+m*5*+m*6*+m*7*+m*15

（2）*Y*2=*A'B+AB'=m*4*+m*5*+m*6*+m*7*+m*8*+m*9*+m*10*+m*11

（3）*Y*3=*((A+B)(A'+C'))'=(A+B)'+(A'+C')'=A'B'+AC*

=*m*0*+m*1*+m*2*+m*3*+m*10*+m*11*+m*14*+m*15

1. *Y*4=*ABCD+(ABCD)'=*1



7.6 利用ROM构成的任意波形发生器如图题7.6所示，改变ROM的内容即可改变输出波形。当ROM的内容如表题7.6所示时，画出输出端电压随时钟脉冲*CLK*变化的波形。

表题7.6 ROM真值表

*CLK* *A*3  *A*2 *A*1  *A*0 *D*3 *D*2 *D*1 *D*0

0 0 0 0 0 0 1 0 0

1 0 0 0 1 0 1 0 1

2 0 0 1 0 0 1 1 0

3 0 0 1 1 0 1 1 1

4 0 1 0 0 1 0 0 0

5 0 1 0 1 0 1 1 1

6 0 1 1 0 0 1 1 0

7 0 1 1 1 0 1 0 1

8 1 0 0 0 0 1 0 0

9 1 0 0 1 0 0 1 1

10 1 0 1 0 0 0 1 0

11 1 0 1 1 0 0 0 1

12 1 1 0 0 0 0 0 0

13 1 1 0 1 0 0 0 1

14 1 1 1 0 0 0 1 0

15 1 1 1 1 0 0 1 1



图题7.6

解答：



7.7 用图题7.7所示的4片64×4位RAM和双2线-4线译码器74HC139设计256×4位的存储系统。



图题7.7

解答：



7.8\* 基于ROM设计数码管控制电路。在单个数码管上自动依次显示自然数序列（0~9）、奇数序列（1、3、5、7和9）、音乐符号序列（0~7）和偶数序列（0、2、4、6和8），然后依次循环显示。要求加电时先显示自然数序列，每个数码的显示时间均为1秒。画出设计图，并说明其工作原理。