## **UENF**

Universidade Estadual do Norte Fluminense Darcy Ribeiro

**Curso**: Ciência de Computação **Data**: 01/07/2023

Lista: 3 Período: 4°

Disciplina: Arquitetura de Computadores

Professor: Sanya Carvalho Turno: Diurno

Nome: Gabriel Viana de Almeida

## Lista 3

1 - E

2 - iLOAD N
iLOAD C
IF\_ICMPEQ L1 (if C == N)
INVOKERVIRTUAL soma
IADD
GOTO L2

L1: IRETURN 0

- 3 Sim, porque utiliza chamada recursiva até que o contador seja igual ao número de vezes da multiplicação
- 4 Seriam necessárias modificações no hardware e no conjunto de instruções para adicionar suporte ao algoritmo. Porém, seria ineficiente essa abordagem em comparação com outras técnicas de multiplicação mais avançadas e eficientes.
- 5 Aceitar programas de diversas linguagens de alto nível: C, Scala, Java, Elixir. Traduzir linguagem de alto nível para linguagem intermediária, além de fatores como: velocidade, custo, confiabilidade, facilidade de utilização e etc..
- 6 Ser compatíveis com tecnologias atuais e antigas, possuir hardware simples e com melhor tecnologia, facilidade de gerar código para ISA
- 7 O compilador é responsável por transformar a linguagem de alto nível para linguagem que a ISO entenda (Assembly)
- 8 **Kernel**: deve executar programas de aplicação e não permite que certas instruções sejam executadas.

**Modo usuário:** deve executar programas de aplicação e não permite que certas instruções sensíveis, como as que manipulam a cache diretamente, sejam executadas

10 - Registradores de uso geral: Armazenar resultados intermediários e locais Registradores específicos: fazem funções específicas tais como SP -> aponta para topo da pilha

Registradores de controle: gerenciam o fluxo de execução e estado do processador

- 11 A ISA reconhece no geral: arrays, ponteiros, strings, boolean, float,
- 12 O formato das instruções em uma arquitetura de computadores é determinado considerando critérios como tipos de operações suportadas, codificação de operandos, tamanho das instruções, eficiência e desempenho, e complexidade versus simplicidade. Esses critérios visam garantir o suporte adequado às operações, a eficiência na execução das instruções e a facilidade de implementação do hardware e desenvolvimento de compiladores. Eles podem ser maiores, menores ou iguais tamanho de uma palavra.
- 13 Os formatos de instrução mais comuns em arquiteturas de processadores são:
  - Formato de instrução de um único operando: Possui um campo para o operando e o código da operação. Exemplo: ADD R1, R2.
  - Formato de instrução de dois operandos: Contém dois campos para os operandos de origem e destino. Exemplo: MOV R1, R2.
  - Formato de instrução de três operandos: Possui três campos para os operandos de origem, destino e intermediário. Exemplo: ADD R1, R2, R3.
  - Formato de instrução de transferência de dados: Usado para transferir dados entre registradores e memória, com campos para os endereços de origem e/ou destino. Exemplo: LOAD R1, [R2]
- 14 Tamanho fixo são mais fáceis de implementar e manipular, mas podem ocupar mais espaços.

Tamanho variável são mais difíceis de decodificar, mas ocupa menos espaço

- 15 O formato das instruções em uma arquitetura de computadores é determinado considerando critérios como tipos de operações suportadas, codificação de operandos, tamanho das instruções, eficiência e desempenho, e complexidade versus simplicidade. Esses critérios visam garantir o suporte adequado às operações, a eficiência na execução das instruções e a facilidade de implementação do hardware e desenvolvimento de compiladores
- 16 Endereçamento imediato, direto, via registrador, via registrador indireto, indexado, base indexado

17 -

- Imediato: Valor é definido diretamente na instrução
- direto: O endereço do operando é fornecido diretamente na instrução
- indexado: É o nome dado ao endereçamento de memória que fornece um registrador mais um deslocamento constante.
- base indexado: O endereço é obtido pela soma de dois registradores e, às vezes, uma constante.
- registrador: É acessado por meio de um registrador

- indireto de registrador: O endereço é obtido do conteúdo da posição identificada pela instrução.
- 18 C
- 19 E
- 20 B
- 21 -
  - a) A B + C \* D
  - A/B + C/D
  - A + B \* C \* D / E
  - E.D/F+C-G
- 22 A
- 23 Registrador-memória; registrador-registrador; memória-memória, memória-registrador 24 LRU: O valor que foi utilizado pela última vez há mais tempo é removido. FIFO: O algoritmo FIFO segue uma abordagem de fila, em que o valor que entra primeiro é o primeiro a sair.