

# Appunti di Fondamenti di elettronica

Giacomo Simonetto

Primo semestre 2025-26

## **Sommario**

Appunti del corso di Fondamenti di elettronica della facoltà di Ingegneria Informatica dell'Università di Padova.

# Indice

<b>1</b>	<b>Condensatore MOS o CMOS</b>	<b>3</b>
1.1	Struttura e funzionamento . . . . .	3
1.2	CMOS con substrato di tipo p . . . . .	3
1.3	Analisi del p-CMOS in condizioni di svuotamento/inversione . . . . .	4
1.4	CMOS con substrato di tipo n e differenze rispetto al p-CMOS . . . . .	5
<b>2</b>	<b>Transistor MOSFET</b>	<b>6</b>
2.1	Struttura generale e classificazione dei MOSFET . . . . .	6
2.2	Struttura di un NMOSFET e vincoli sui potenziali . . . . .	7
2.3	Aree di lavoro di un NMOSFET . . . . .	8
2.4	Curve caratteristiche di corrente-tensione di un NMOSFET . . . . .	10
2.5	Modello a canale corto di un NMOSFET . . . . .	11
2.6	Struttura di un PMOSFET e vincoli sui potenziali . . . . .	12
2.7	Aree di lavoro di un PMOSFET . . . . .	13
2.8	Curve caratteristiche di corrente-tensione di un PMOSFET . . . . .	13
2.9	Modello a canale corto di un PMOSFET . . . . .	14
2.10	Simbologia e rappresentazione circuitale dei MOSFET . . . . .	15
2.11	Struttura reale del MOSFET . . . . .	15
2.12	Effetto Body e variazione della tensione di soglia . . . . .	16
2.13	Corrente di sottosoglia . . . . .	16
2.14	Capacità parassite dei MOSFET . . . . .	17

# 1 Condensatore MOS o CMOS

## 1.1 Struttura e funzionamento

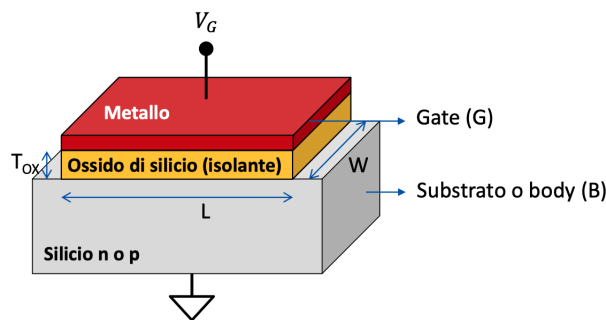
### Struttura base

Un condensatore MOS (Metal-Oxide-Semiconductor) è costituito da tre strati principali:

- un metallo (Metal) che funge da elettrodo superiore detto **gate** (G), generalmente in polisilicio;
- un ossido (Oxide) che funge da dielettrico o isolante, di solito in diossido di silicio,  $\text{SiO}_2$ ;
- un semiconduttore (Semiconductor) che funge da elettrodo inferiore detto **substrato o body** (B), generalmente in silicio drogato di tipo p o n.

### Funzionamento e proprietà

- Si identificano le dimensioni del dielettrico con  $L$  lunghezza,  $W$  larghezza e  $T_{ox}$  spessore.
- Si assume di collegare il substrato a massa (0 V) e applicare una tensione variabile al gate  $V_G$ .
- La capacità del condensatore MOS è data da:  $C_{ox} = \epsilon \frac{W \cdot L}{T_{ox}}$



## 1.2 CMOS con substrato di tipo p

### Tensione di gate negativa ( $V_G < 0$ )

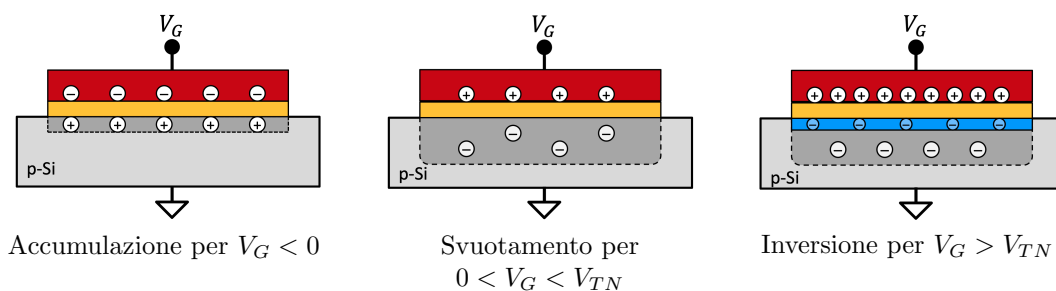
Se  $V_G < 0$ , il gate si carica negativamente, attirando le cariche positive (lacune) verso la superficie del semiconduttore, creando una **regione di accumulazione** di lacune vicino alla superficie.

### Tensione di gate inferiore alla tensione di soglia ( $0 < V_G < V_{TN}$ )

Se  $0 < V_G < V_{TN}$ , il gate si carica positivamente, creando una **regione di svuotamento** di lacune vicino alla superficie del semiconduttore, lasciando dietro di sé ioni negativi fissi (atomi droganti). Si forma così una zona di carica spaziale negativa, priva di portatori mobili.

### Tensione di gate superiore alla tensione di soglia ( $V_G > V_{TN}$ )

Se  $V_G > V_{TN}$ , il gate si carica ulteriormente positivamente, attirando elettroni verso la superficie del semiconduttore, creando una **regione di inversione** dove la concentrazione di elettroni supera quella delle lacune. Si forma così un canale conduttivo di tipo n. La dimensione della regione di svuotamento rimane quasi costante, dopo aver raggiunto il massimo per  $V_G = V_{TN}$ , mentre la concentrazione di elettroni nella regione di inversione aumenta con  $V_G$ .



### 1.3 Analisi del p-CMOS in condizioni di svuotamento/inversione

#### Densità di carica

Analizzando la densità di carica  $\rho(x)$ , il campo elettrico  $E(x)$  si ottengono le seguenti relazioni:

$$\rho(x) = \begin{cases} -qN_A & \text{per } -x_D < x < 0 \\ 0 & \text{altrimenti} \end{cases}$$

#### Campo elettrico

Dalla densità di carica si ricava il campo elettrico  $E(x)$  nella regione di svuotamento e nell'ossido, si noti che c'è una discontinuità del campo elettrico all'interfaccia semiconduttore-ossido dovuta alla differenza di permittività tra i due materiali, inoltre il campo elettrico nell'ossido è costante:

$$E(x) = \begin{cases} -qN_A(x + x_D)/\varepsilon_S & \text{per } -x_D < x < 0 \\ -qN_A x_D/\varepsilon_{OX} & \text{per } 0 < x < t_{OX} \\ 0 & \text{altrimenti} \end{cases} \quad \begin{aligned} E(0^-) &= -\frac{qN_A x_D}{\varepsilon_S} \\ E(0^+) &= -\frac{qN_A x_D}{\varepsilon_{OX}} \\ E_{OX} &= E(0) \frac{\varepsilon_S}{\varepsilon_{OX}} \end{aligned}$$

#### Potenziale elettrico

Da cui si ottiene il potenziale nel substrato  $V_B$  (potenziale di riferimento), il potenziale all'interfaccia (tra semiconduttore e ossido)  $V(0)$  e il potenziale al gate  $V_G$ :

$$V_B = V(-x_D) = 0 \quad V(0) = \frac{qN_A}{2\varepsilon_S} x_D^2 \quad V_G = V(t_{OX}) = \frac{qN_A}{2\varepsilon_S} x_D^2 + \frac{qN_A x_D}{\varepsilon_{OX}} t_{OX}$$

#### Concentrazioni dei portatori

Si ricavano le concentrazioni dei portatori nella regione neutra  $p_1$ ,  $n_1$ , lontano dall'interfaccia, e le concentrazioni all'interfaccia  $p_2$ ,  $n_2$ . All'interfaccia le concentrazioni variano esponenzialmente con  $V(0)$ :

$$\begin{aligned} p_1 &= N_A & p_2 &= p_1 e^{-\frac{V(0)}{V_T}} & \frac{n_2}{n_1} &= \frac{p_1}{p_2} = e^{\frac{v_2 - v_1}{V_T}} & \frac{v_2 - v_1}{V_T} &= \ln \frac{n_2}{n_1} = \ln \frac{p_1}{p_2} \\ n_1 &= n_i^2/N_A & n_2 &= n_1 e^{\frac{V(0)}{V_T}} \end{aligned}$$

#### Tensione di soglia

Si definisce la **tensione di soglia**  $V_{TN}$  come differenza di potenziale tra gate e substrato  $V_G - V_B$  (pari a  $V_G$ ) per cui la concentrazione di elettroni all'interfaccia è uguale al numero di lacune nella regione neutra, ovvero quando c'è inversione totale con  $n_2 = N_A$ :

$$V(0) = \frac{qN_A}{2\varepsilon_S} x_D^2 = 2V_T \ln \frac{N_A}{n_i}, \quad x_D = \sqrt{\frac{4\varepsilon_S V_T}{qN_A} \ln \frac{N_A}{n_i}} \rightarrow V_{TN} = 2V_T \ln \frac{N_A}{n_i} + \frac{t_{OX}}{\varepsilon_{OX}} \sqrt{4\varepsilon_S q N_A V_T \ln \frac{N_A}{n_i}}$$

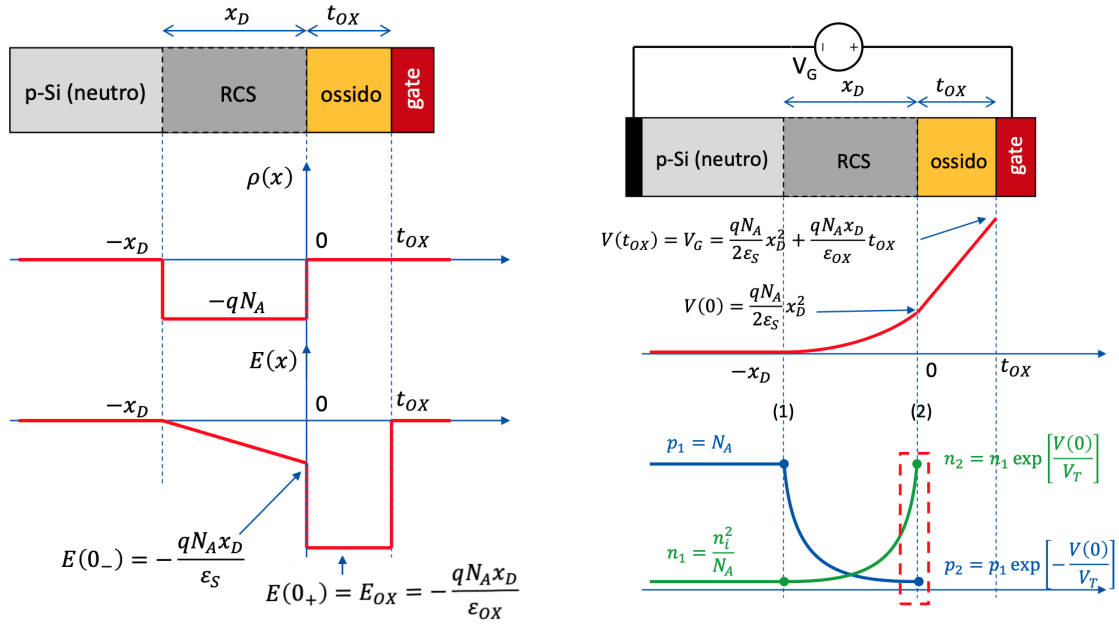
La tensione di soglia dipende, quindi, dallo spessore dell'ossido  $t_{OX}$ , dalla concentrazione di drogaggio del substrato  $N_A$  e dai materiali usati (tramite  $\varepsilon_{OX}$  e  $\varepsilon_S$ ).

#### Carica elettrica e capacità

La carica elettrica per unità di area immagazzinata nel condensatore MOS è data dalla somma degli ioni fissi nella regione di svuotamento e degli elettroni nella regione di inversione:

$$Q_{RCS} = C \cdot V_{TN} \quad Q_n = C \cdot (V_G - V_{TN}) \quad Q_{TOT} = Q_{RCS} + Q_n = Q \cdot V_G$$

## Rappresentazione grafica del comportamento del p-CMOS

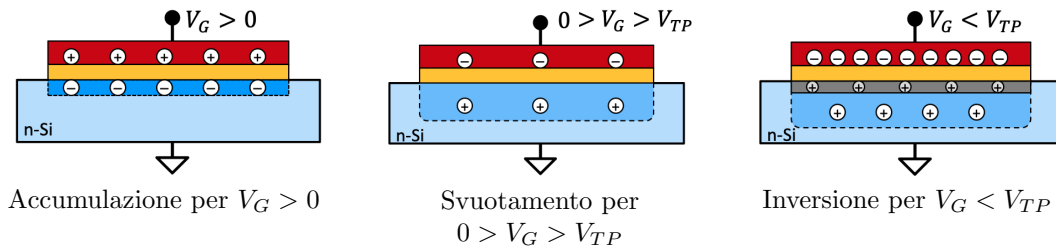


## 1.4 CMOS con substrato di tipo n e differenze rispetto al p-CMOS

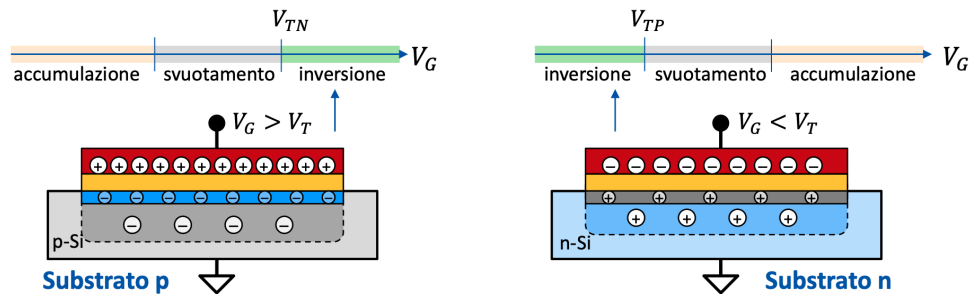
### Comportamento del CMOS con substrato di tipo p

Il funzionamento è analogo a quello del CMOS con substrato di tipo p, ma con le polarità invertite:

- per  $V_G > 0$ , si crea una regione di accumulazione di elettroni.
- per  $0 > V_G > V_{TP}$ , si crea una regione di svuotamento di elettroni.
- per  $V_G < V_{TP}$ , si crea una regione di inversione con un canale conduttivo di tipo p.



### Rappresentazione aree di lavoro dei CMOS di tipo p e n

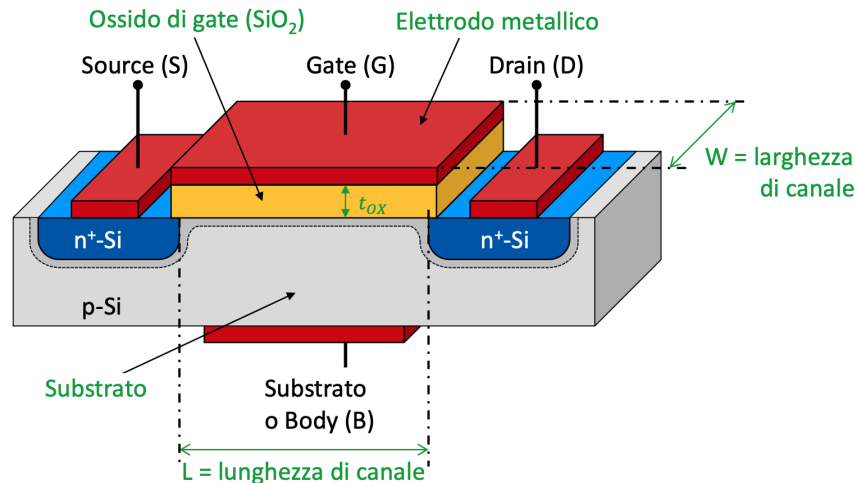


## 2 Transistor MOSFET

### 2.1 Struttura generale e classificazione dei MOSFET

#### Introduzione

Un transistor MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) è un dispositivo a quattro terminali che sfrutta un condensatore MOS per controllare il flusso di corrente tra due terminali detti **source** (S) e **drain** (D) tramite un potenziale applicato ad un terzo terminale detto **gate** (G). Il quarto terminale è il substrato o **body** (B) e viene generalmente collegato al source o ad un potenziale di riferimento (massa o  $V_{DD}$ ). Di seguito una rappresentazione schematica di un NMOSFET:



#### Struttura fisica

A livello fisico, un MOSFET è costituito da un condensatore MOS con gate e substrato affiancato da due regioni pesantemente drogate di tipo opposto al substrato, dette source e drain, che fungono da terminali di ingresso e uscita. Il dielettrico del condensatore MOS è generalmente in diossido di silicio ( $\text{SiO}_2$ ).

Ad ogni terminale è associato un potenziale elettrico e per ogni coppia di terminali si definisce la tensione e la corrente tra i due nodi:

- $V_G$ : potenziale del gate
- $V_S$ : potenziale del source
- $V_D$ : potenziale del drain
- $V_B$ : potenziale del substrato
- $V_{XY} = V_X - V_Y$ : tensione tra i nodi X e Y  
es.  $V_{GS} = V_G - V_S$  tensione tra gate e source
- $I_{XY}$ : corrente che entra nel nodo X e esce dal nodo Y  
es.  $I_{DS}$  corrente che entra nel drain e esce dal source

Si definiscono inoltre le dimensioni fisiche del MOSFET:

- $L$ : lunghezza del canale tra source e drain
- $W$ : larghezza del canale tra source e drain
- $t_{OX}$ : spessore dell'ossido isolante tra gate e substrato

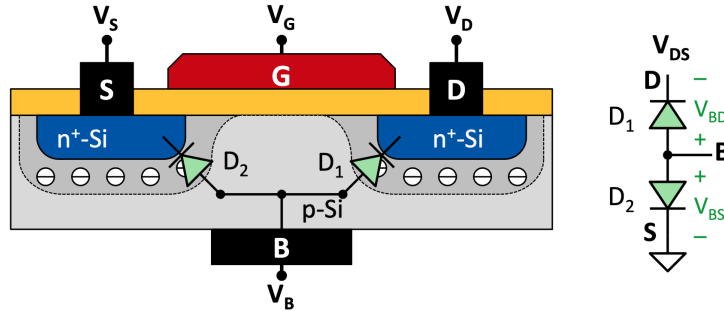
#### Classificazione

In base al tipo di canale (e di conseguenza in base al tipo del substrato), i MOSFET si classificano in:

- **NMOSFET** o **MOSFET a canale n**:  
substrato di tipo p, source e drain di tipo  $n^+$ , canale di tipo n con gli elettroni come portatori principali, il substrato p collegato al potenziale minore del circuito (massa o al source) e il source ha potenziale minore del drain
- **PMOSFET** o **MOSFET a canale p**:  
substrato di tipo n, source e drain di tipo  $p^+$ , canale di tipo p con le lacune come portatori principali, il substrato n collegato al potenziale maggiore del circuito ( $V_{DD}$  o al source) e il source ha potenziale maggiore del drain

## 2.2 Struttura di un NMOSFET e vincoli sui potenziali

Si assume per convenzione che il terminale di source ha potenziale minore di quello di drain:  $V_S < V_D$  e, di conseguenza, che la corrente scorra dal drain al source:  $I_{DS} > 0$ .



### Condizioni all'equilibrio (nessuna tensione applicata)

In assenza di tensioni, tutti i potenziali sono nulli e non c'è corrente tra i terminali. In particolare si hanno due giunzioni pn in equilibrio tra il substrato p e le regioni  $n^+$  del source e del drain. Siccome le regioni  $n^+$  sono pesantemente drogate, la regione di svuotamento si estende quasi totalmente nel substrato p.

### Vincoli di polarizzazione dei diodi e potenziale di substrato

I due diodi con catodi collegati ai nodi source e drain e con anodo in comune nel substrato, devono rimanere in interdizione per il corretto funzionamento del MOSFET, si ottengono le seguenti condizioni:

- $V_{BS} \leq 0 \rightarrow V_S \geq V_B$  (diodo source-substrato in interdizione)
- $V_{BD} \leq 0 \rightarrow V_D \geq V_B$  (diodo drain-substrato in interdizione)

Si ottiene che il substrato  $V_B$  deve essere il nodo a potenziale più basso  $V_D \geq V_S \geq V_B$ . Si solito si collega il substrato al potenziale minore dell'intero circuito (massa)  $V_B = 0$  oppure al source  $V_B = V_S$ .

*NOTA:* Non è possibile collegare il substrato al drain perché si violerebbe la condizione di interdizione del diodo source-substrato in quanto  $V_S < V_D$  e quindi  $V_{BS} = V_B - V_S = V_D - V_S > 0$ .

### Potenziale e tensioni di gate

Il potenziale di gate  $V_G$  controlla la tensione tra le armature del condensatore MOS che si forma tra il gate e il substrato e di conseguenza identifica l'area di lavoro del PMOSFET. La tensione tra le due armature è variabile lungo la lunghezza del canale ed è compresa tra le tensioni di gate-source e gate-drain ai margini del canale:

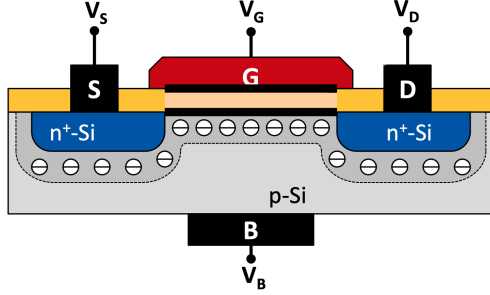
- in prossimità del source  $V_{C,source} = V_{GS} = V_G - V_S$
- in prossimità del drain  $V_{C,drain} = V_{GD} = V_G - V_D$

*NOTA:* siccome  $V_D \geq V_S$ , si ha  $V_{GS} \geq V_{GD}$

## 2.3 Aree di lavoro di un NMOSFET

### NMOSFET spento o in interdizione per $V_{GS} < V_{TN}$

La tensione tra le armature del condensatore MOS è inferiore alla tensione di soglia  $V_{TN}$  sia in prossimità del source ( $V_{GS} < V_{TN}$ ) che in prossimità del drain ( $V_{GD} < V_{GS} < V_{TN}$ ). Il condensatore, quindi, è in regime di svuotamento ed è presente nel substrato, in prossimità dell'ossido, un'area di svuotamento (senza portatori di carica) che separa source e drain. Non essendoci cariche libere per condurre corrente tra drain e source, si ha corrente nulla  $I_{DS} = 0$  e il transistor è spento o in interdizione.



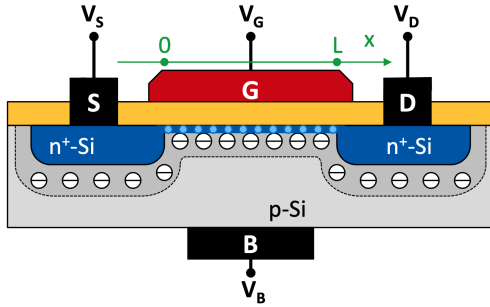
$$V_{GS} < V_{TN} \quad \text{source in interdizione}$$

$$V_{GD} < V_{GS} < V_{TN} \quad \text{drain in interdizione}$$

$$I_{DS} = 0$$

### NMOSFET in conduzione lineare (o triodo) per $V_{DS} < V_{GS} - V_{TN}$

La tensione delle armature del condensatore MOS è superiore alla tensione di soglia  $V_{TN}$  sia in prossimità del drain ( $V_{GD} > V_{TN}$ ) che in prossimità del source ( $V_{GS} > V_{GD} > V_{TN}$ ). Il condensatore si trova in regime di inversione e si forma un canale conduttivo di tipo n (di elettroni) che congiunge source e drain. Gli elettroni che costituiscono il canale si muovono liberamente dal source al drain, permettendo il passaggio di corrente  $I_{DS} > 0$  dal drain al source. Il transistor si comporta come una resistenza non lineare (dipendente da  $V_{GS}$ ) tra drain e source.



$$V_{GD} > V_{TN} \quad \text{drain in conduzione}$$

$$V_{GS} = V_{GD} + V_{DS}$$

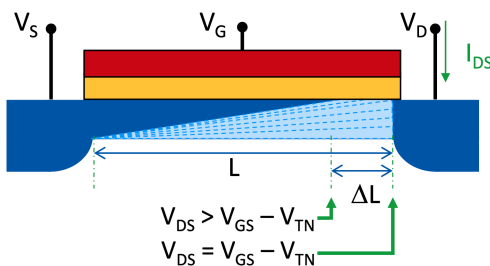
$$V_{GS} > V_{TN} + V_{DS} \quad \text{source in conduzione}$$

$$I_{DS} = k_n V_{DS} \left( V_{GS} - V_{TN} - \frac{V_{DS}}{2} \right)$$

$$k_n = k'_n \cdot Z_n \quad k'_n = \mu_n \epsilon / T_{OX} \quad Z_n = L/W$$

### NMOSFET in saturazione per pinchoff per $V_{DS} > V_{GS} - V_{TN}$

La tensione delle armature del condensatore MOS è superiore alla tensione di soglia  $V_{TN}$  in prossimità del source ( $V_{GS} > V_{TN}$ ), ma inferiore alla tensione di soglia in prossimità del drain ( $V_{GD} < V_{TN}$ ). Il condensatore si trova in regime misto: inversione in prossimità del source e svuotamento in prossimità del drain e si forma un canale conduttivo di tipo n che congiunge solo parzialmente source e drain. Nonostante ciò i portatori riescono a fluire lo stesso nella RCS spinti dal campo elettrico tra source e drain. In questo modo si ha ugualmente il passaggio di una corrente  $I_{DS} \neq 0$  costante rispetto a  $V_{DS}$  (a meno della modulazione di lunghezza di canale).



$$V_{GS} > V_{TN} \quad \text{source in conduzione}$$

$$V_{GD} < V_{TN} \quad \text{drain in interdizione}$$

$$V_{GD} < V_{TN} \rightarrow V_{GS} - V_{DS} < V_{TN} \\ \rightarrow V_{DS} > V_{GS} - V_{TN}$$

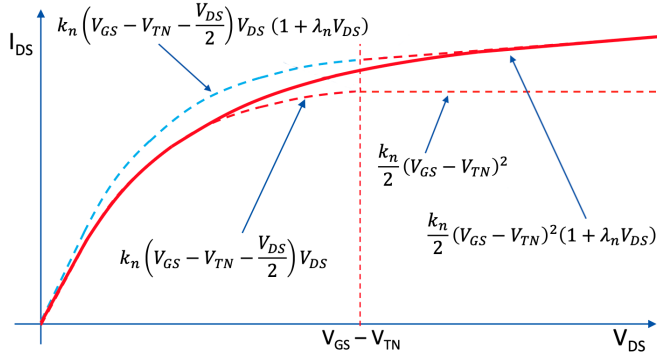
$$I_{DS} = \frac{k_n}{2} (V_{GS} - V_{TN})^2$$

$$k_n = k'_n \cdot Z_n \quad k'_n = \mu_n \epsilon / T_{OX} \quad Z_n = L/W$$



## Modulazione di lunghezza di canale con NMOSFET in saturazione per pinchoff

Quando il MOSFET entra in saturazione per pinchoff, la regione di strozzamento si sposta verso il source, riducendo la lunghezza  $L$  del canale conduttivo. Questo fenomeno, chiamato modulazione di lunghezza di canale, provoca un lieve aumento della corrente  $I_{DS}$  con l'aumentare di  $V_{DS}$  anche in saturazione. Si può modellare questo effetto aggiungendo alla corrente in saturazione un termine correttivo che dipende dal coefficiente di modulazione di lunghezza  $\lambda$  determinato dalle caratteristiche fisiche del MOSFET:



$$I_{DS} = \frac{k_n}{2} (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS})$$

$$\lambda V_{DS} = \frac{\Delta L}{L}$$

Analizzando la continuità della corrente tra la regione lineare e la regione di saturazione con modulazione di lunghezza di canale si osserva che matematicamente c'è una discontinuità che in natura non esiste. Per ovviare a questo problema si utilizza la correzione di lunghezza di canale anche nella regione lineare (tratteggio blu nella figura superiore):

$$I_{DS,lin} = k_n V_{DS} \left( V_{GS} - V_{TN} - \frac{V_{DS}}{2} \right) (1 + \lambda V_{DS}) \quad \text{per } V_{DS} \ll V_{GS} - V_{TN}$$

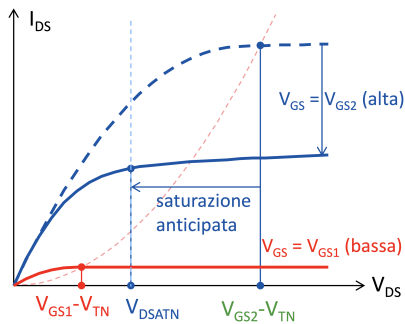
$$I_{DS,sat} = \frac{k_n}{2} (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS}) \quad \text{per } V_{DS} \gg V_{GS} - V_{TN}$$

## NMOSFET in saturazione di velocità per $V_{DS} > V_{DSATN}$

I portatori di carica (in questo caso elettroni) si muovono nel canale spinti dal campo elettrico  $E = V_{DS}/L$  con velocità  $v_n = \mu_n E = \mu_n V_{DS}/L$ . La velocità è, quindi, proporzionale a  $V_{DS}$ . Tale velocità raggiunge un valore massimo costante detto velocità di saturazione  $v_{sat,n} = 8 \cdot 10^6 \text{ cm/s}$  per un certo campo elettrico critico  $E_{crit,n}$  e una certa tensione critica  $V_{DS,sat,n}$ :

$$E_{crit,n} = \frac{v_{sat,n}}{\mu_n} = 1.3 \frac{\text{V}}{\mu\text{m}} \quad V_{DSATN} = E_{crit,n} \cdot L = \frac{v_{sat,n}}{\mu_n} L$$

Per  $V_{DS} > V_{DSATN}$ , si osserva che la velocità degli elettroni e di conseguenza anche la corrente  $I_{DS}$  rimangono costanti. Si ha un fenomeno di saturazione anticipato, detto saturazione di velocità, quando ci si aspetterebbe che il MOSFET lavori in regime di conduzione lineare.



La corrente di saturazione di velocità, tenendo conto anche della modulazione di lunghezza di canale, è data da:

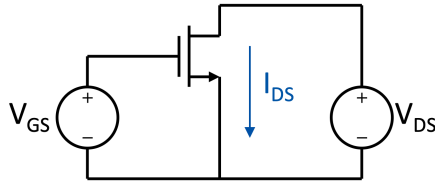
$$I_{DS,sat,n} = W C_{ox} v_{sat,n} (V_{GS} - V_{TN})$$

$$= k_n V_{DSATN} \left( V_{GS} - V_{TN} - \frac{V_{DSATN}}{2} \right) (1 + \lambda V_{DS})$$

## 2.4 Curve caratteristiche di corrente-tensione di un NMOSFET

La corrente  $I_{DS}$  dipende da due tensioni indipendenti  $V_{GS}$  e  $V_{DS}$ . Si identificano due curve caratteristiche:

- **caratteristica di uscita** con  $I_{DS}$  in funzione di  $V_{DS}$  per valori costanti di  $V_{GS}$
- **caratteristica di trasferimento** o **transcaratteristica** con  $I_{DS}$  in funzione di  $V_{GS}$  per valori costanti di  $V_{DS}$

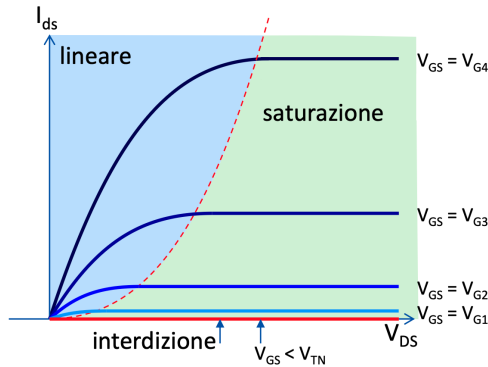


Per analizzare la curve caratteristiche si collega il mosfet ad un circuito di test con due generatori di tensione  $V_{GS}$  e  $V_{DS}$  e si misura la corrente  $I_{DS}$  che scorre tra drain e source. Per la caratteristica di uscita si mantiene  $V_{GS}$  costante e si varia  $V_{DS}$ , mentre per la transcaratteristica si mantiene  $V_{DS}$  costante e si varia  $V_{GS}$ .

### Caratteristica di uscita $I_{DS} - V_{DS}$

Le tre aree di funzionamento del NMOSFET si riflettono nella caratteristica di uscita  $I_{DS} - V_{DS}$ :

- **interdizione** per  $V_{GS} < V_{TN}$ : linea orizzontale coincidente con l'asse delle ascisse
- **conduzione lineare** per  $V_{DS} < V_{GS} - V_{TN}$ : a sinistra della linea di saturazione
- **saturazione per pinchoff** per  $V_{DS} > V_{GS} - V_{TN}$ : a destra della linea di saturazione
- **curva di saturazione**: separa la regione di funzionamento lineare e quella di saturazione, è costituita dai punti  $(V_{DS}, I_{DS})$  che soddisfano l'equazione:



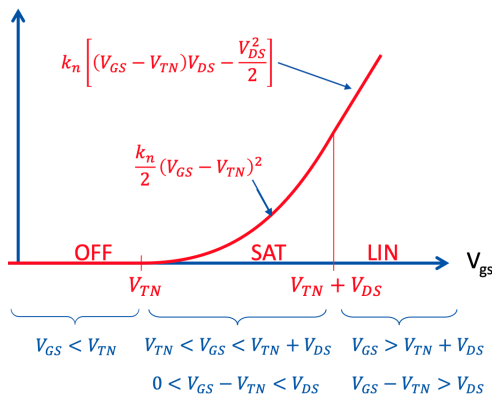
$$I_{DS,sat} = \frac{k_n}{2} V_{DS}^2 \quad \text{con} \quad V_{DS} = V_{GS} - V_{TN}$$

- aumentando  $V_{DS}$ , il transistor passa da regime lineare a regime di saturazione per pinchoff
- aumentando  $V_{GS}$  ( $V_{G4} > V_{G3} > V_{G2} > V_{G1} > V_{TN}$ ) la corrente  $I_{DS}$  aumenta

### Transcaratteristica $I_{DS} - V_{GS}$

Le tre aree di funzionamento del NMOSFET si riflettono nella caratteristica di uscita  $I_{DS} - V_{GS}$ :

- **interdizione** per  $V_{GS} < V_{TN}$ : linea orizzontale coincidente con l'asse delle ascisse
- **saturazione per pinchoff** per  $V_{TN} < V_{GS} < V_{DS} + V_{TN}$  crescita quadratica
- **conduttione lineare** per  $V_{DS} + V_{TN} < V_{GS}$  crescita lineare



- aumentando  $V_{GS}$ , il transistor passa da regime di interdizione a regime di saturazione per pinchoff e successivamente a regime lineare
- aumentando  $V_{DS}$  il confine tra regime di saturazione e regime lineare si sposta verso destra, inoltre aumenta la pendenza della retta in regime lineare

## 2.5 Modello a canale corto di un NMOSFET

### Equazione generale per $I_{DS}$

Il modello a canale corto tiene conto di tutti i fenomeni fisici che avvengono in un MOSFET reale, tra cui la modulazione di lunghezza di canale e la saturazione di velocità. Tutte le aree di funzionamento del NMOSFET si possono descrivere con un'unica equazione per la corrente  $I_{DS}$ :

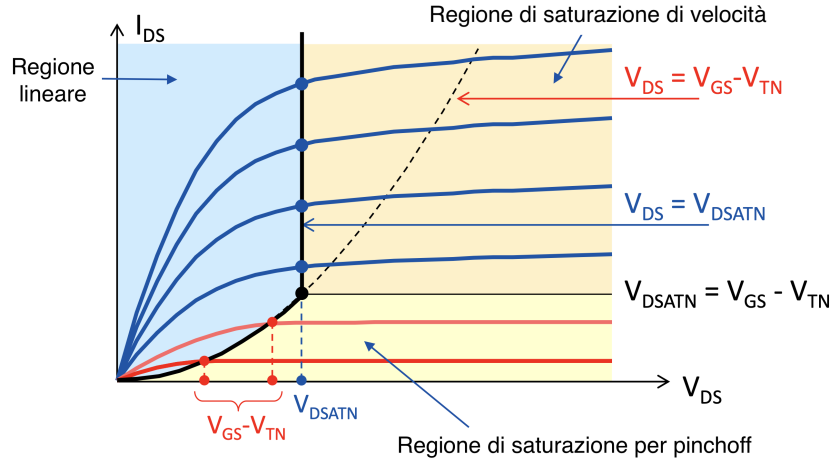
- per  $V_{GS} < V_{TN}$  mosfet in interdizione e  $I_{DS} = 0$
- per  $V_{GS} > V_{TN}$  mosfet in conduzione con  $I_{DS}$  che dipende da  $V_{MIN}$ :

$$I_{DS} = k'_n Z_n V_{MIN} \left( V_{GS} - V_{TN} - \frac{V_{MIN}}{2} \right) (1 + \lambda_n V_{DS}) \quad k'_n = \frac{\mu_n \varepsilon}{T_{OX}} \quad Z_n = \frac{L}{W}$$

$$V_{MIN} = \min \left\{ \begin{array}{ll} V_{DS} & \text{regime lineare} \\ V_{GS} - V_{TN} & \text{saturazione per pinchoff} \\ V_{DSATN} & \text{saturazione per velocità} \end{array} \right\}$$

### Caratteristica di uscita del modello a canale corto

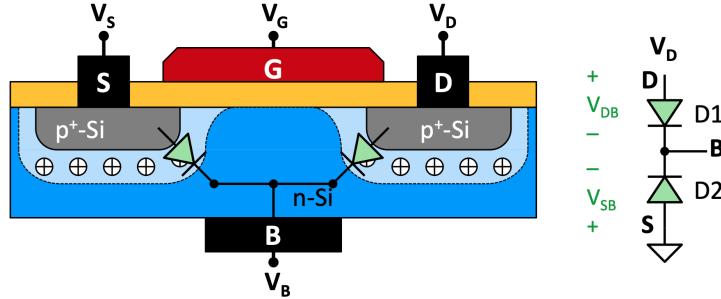
Includendo anche gli effetti della saturazione di velocità, la caratteristica di uscita complessiva del modello a canale corto del NMOSFET risulta come segue:



- la regione di conduzione lineare e la regione di saturazione per pinchoff sono separate dalla curva di saturazione per pinchoff data dalla parabola  $I_{DS} = k_n/2 \cdot V_{DS}^2$  con  $V_{DS} = V_{GS} - V_{TN}$
- la regione di conduzione lineare e la regione di saturazione per velocità sono separate dalla linea verticale  $V_{DS} = V_{DSATN}$
- la regione di saturazione per pinchoff e la regione di saturazione per velocità sono separate dalla linea orizzontale  $I_{DS} = k_n/2 \cdot V_{DS}^2$  con  $V_{DS} = V_{DSATN}$

## 2.6 Struttura di un PMOSFET e vincoli sui potenziali

Il funzionamento di un MOSFET a canale p (PMOSFET) con substrato di tipo n è analogo a quello del NMOSFET, ma con le polarità invertite. Tutte le tensioni, infatti, sono negative. Si assume per convenzione che il terminale di source ha potenziale maggiore di quello di drain ( $V_S > V_D$ ) e, di conseguenza, che la corrente scorre dal source al drain rimanendo sempre positiva ( $I_{DS} > 0$ ).



### Condizioni all'equilibrio

In analogia al NMOSFET, all'equilibrio le due giunzioni pn tra substrato n e le regioni  $p^+$  del source e del drain sono in equilibrio e la regione di svuotamento si estende quasi totalmente nel substrato n.

### Vincoli di polarizzazione dei diodi e potenziale di substrato

I due diodi con anodi collegati ai nodi source e drain e con catodo in comune nel substrato, devono rimanere in interdizione per il corretto funzionamento del MOSFET, si ottengono le seguenti condizioni:

- $V_{BS} \geq 0 \rightarrow V_S \leq V_B$  (diodo source-substrato in interdizione)
- $V_{BD} \geq 0 \rightarrow V_D \leq V_B$  (diodo drain-substrato in interdizione)

Si ottiene che il substrato  $V_B$  deve essere il nodo a potenziale più alto  $V_D \leq V_S \leq V_B$ . Di solito si collega il substrato al potenziale maggiore dell'intero circuito (alimentazione)  $V_B = V_{DD}$  oppure al source  $V_B = V_S$ .

*NOTA:* Non è possibile collegare il substrato al drain perché si violerebbe la condizione di interdizione del diodo source-substrato in quanto  $V_S > V_D$  e quindi  $V_{BS} = V_B - V_S = V_D - V_S < 0$ .

### Potenziale e tensioni di gate

Analogamente al NMOSFET, il potenziale di gate  $V_G$  controlla l'area di lavoro del PMOSFET. La tensione tra le due armature è variabile lungo la lunghezza del canale ed è compresa tra le tensioni di gate-source e gate-drain ai margini del canale:

- in prossimità del source  $V_{C,source} = V_{GS} = V_G - V_S$
- in prossimità del drain  $V_{C,drain} = V_{GD} = V_G - V_D$

*NOTA:* siccome  $0 > V_S \geq V_D$ , si ha  $V_{GS} \leq V_{GD}$  (oppure  $|V_{GS}| \geq |V_{GD}|$ )

## 2.7 Aree di lavoro di un PMOSFET

Le aree di lavoro del PMOSFET sono analoghe a quelle del NMOSFET, ma con le polarità invertite:

- **PMOSFET spento o in interdizione** per  $0 > V_{GS} > V_{TP}$ :  
il condensatore è in regime di svuotamento e non c'è corrente tra drain e source  $I_{DS} = 0$
- **PMOSFET in conduzione lineare** per  $V_{DS} > V_{GS} - V_{TP} \Leftrightarrow 0 > V_{TP} > V_{GD} > V_{GS}$ :  
si ha una corrente  $I_{DS}$  tra source e drain data dal movimento delle lacune nel canale di tipo p

$$I_{DS} = k_p V_{DS} \left( V_{GS} - V_{TP} - \frac{V_{DS}}{2} \right) \quad k_p = k'_p \cdot Z_p \quad k'_p = \mu_p \varepsilon / T_{OX} \quad Z_p = L/W$$

- **PMOSFET in saturazione per pinchoff** per  $V_{DS} < V_{GS} - V_{TP} \Leftrightarrow 0 > V_{GD} > V_{TP} > V_{GS}$ :  
il condensatore è in regime misto e si ha una corrente  $I_{DS}$  costante rispetto a  $V_{DS}$ :

$$I_{DS} = \frac{k_p}{2} (V_{GS} - V_{TP})^2$$

- **Modulazione di lunghezza di canale:**  
Analogia a quella dell'NMOSFET, applicando il fattore correttivo si ottiene:

$$I_{DS} = \frac{k_p}{2} (V_{GS} - V_{TP})^2 (1 + \lambda_p V_{DS}) \quad \text{con } V_{DS} < 0, \lambda_p < 0$$

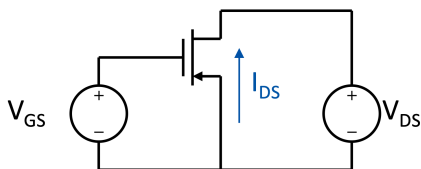
- **PMOSFET in saturazione di velocità** per  $V_{DS} < V_{DSATP}$ :  
Analogo a quello dell' NMOSFET, si ha una corrente  $I_{DS}$  costante rispetto a  $V_{DS}$ :

$$I_{DS} = k_p V_{DSATP} \left( V_{GS} - V_{TP} - \frac{V_{DSATP}}{2} \right) (1 + \lambda_p V_{DS}) \quad \text{con } V_{DSATP} < 0$$

(alcuni valori tipici per PMOSFET:  $\mu_p = 200 \text{ cm}^2/\text{Vs}$   $v_{sat,p} \approx 4 \cdot 10^6 \text{ cm/s}$   $E_C \approx 2 \text{ V/cm}$ )

## 2.8 Curve caratteristiche di corrente-tensione di un PMOSFET

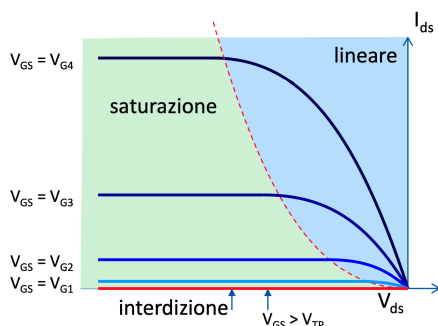
Allo stesso modo dell'NMOSFET, si definiscono le curve caratteristiche di un PMOSFET, studiate attraverso un circuito simile:



- **caratteristica di uscita** con  $I_{DS}$  in funzione di  $V_{DS}$  per valori costanti di  $V_{GS}$
- **caratteristica di trasferimento o transcaratteristica** con  $I_{DS}$  in funzione di  $V_{GS}$  per valori costanti di  $V_{DS}$

### Caratteristica di uscita $I_{DS} - V_{DS}$

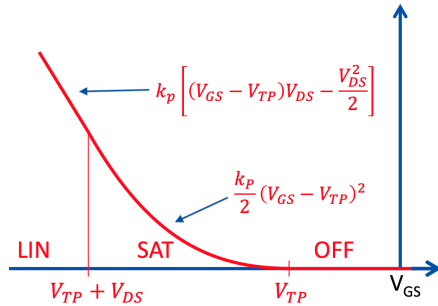
Rispetto al NMOSFET, la caratteristica di uscita  $I_{DS} - V_{DS}$  del PMOSFET è speculare rispetto all'asse delle ordinate, mantenendo invariate le forme delle curve e il posizionamento delle aree di funzionamento:



- **interdizione** per  $V_{GS} > 0$ : linea orizzontale coincidente con l'asse delle ascisse
- **conduzione lineare** per  $V_{DS} > V_{GS} - V_{TP}$ : a destra della linea di saturazione
- **saturazione per pinchoff** per  $V_{DS} < V_{GS} - V_{TP}$ : a sinistra della linea di saturazione
- **curva di saturazione**: separa la regione di funzionamento lineare e quella di saturazione, è costituita dai punti in cui  $V_{DS} = V_{GS} - V_{TP}$

## Transcaratteristica $I_{DS} - V_{GS}$

Rispetto al NMOSFET, la transcaratteristica  $I_{DS} - V_{GS}$  del PMOSFET è speculare rispetto all'asse delle ordinate, mantenendo invariate le forme delle curve e il posizionamento delle aree di funzionamento:



- **interdizione** per  $V_{GS} > V_{TP}$ : linea orizzontale coincidente con l'asse delle ascisse
- **saturazione per pinchoff** per  $V_{DS} + V_{TP} < V_{GS} < V_{TP}$ : crescita quadratica
- **conduzione lineare** per  $V_{GS} < V_{DS} + V_{TP}$ : crescita lineare

## 2.9 Modello a canale corto di un PMOSFET

### Equazione generale per $I_{DS}$

Anche per il PMOSFET si può utilizzare un'unica equazione per la corrente  $I_{DS}$  che tiene conto di tutti i fenomeni fisici:

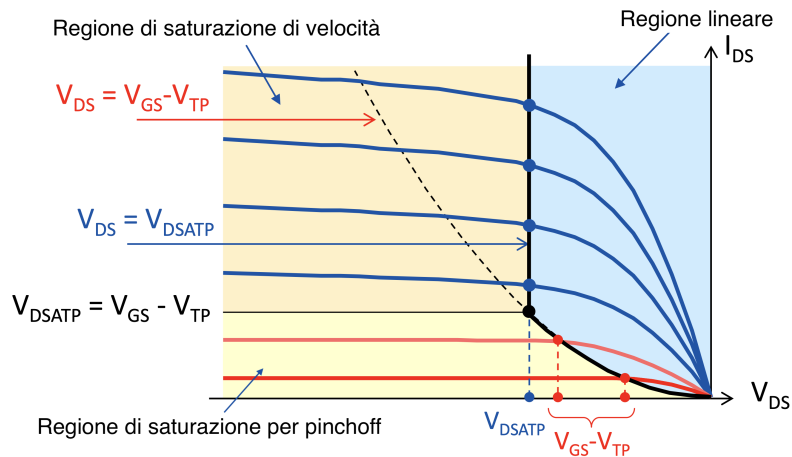
- per  $V_{GS} > V_{TP}$  mosfet in interdizione e  $I_{DS} = 0$
- per  $V_{GS} < V_{TP}$  mosfet in conduzione con  $I_{DS}$  che dipende da  $V_{MAX}$ :

$$I_{DS} = k'_p Z_p V_{MAX} \left( V_{GS} - V_{TP} - \frac{V_{MAX}}{2} \right) (1 + \lambda_p V_{DS}) \quad k'_p = \frac{\mu_p \varepsilon}{T_{OX}} \quad Z_p = \frac{L}{W}$$

$$V_{MAX} = \max \left\{ \begin{array}{ll} V_{DS} & \text{regime lineare} \\ V_{GS} - V_{TP} & \text{saturazione per pinchoff} \\ V_{DSATP} & \text{saturazione per velocità} \end{array} \right\}$$

### Caratteristica di uscita del modello a canale corto

La caratteristica di uscita complessiva del modello a canale corto del PMOSFET risulta come segue:

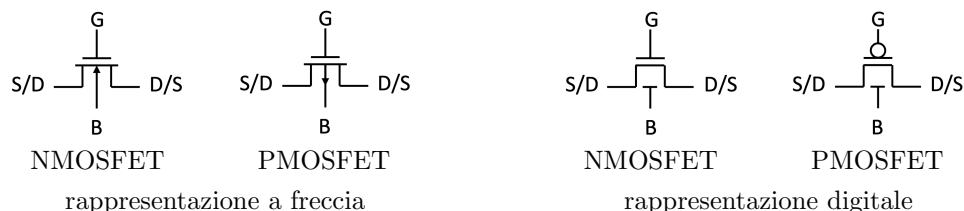


- la regione di conduzione lineare e la regione di saturazione per pinchoff sono separate dalla curva di saturazione per pinchoff data dalla parabola  $I_{DS} = k_p/2 \cdot V_{DS}^2$  con  $V_{DS} = V_{GS} - V_{TP}$
- la regione di conduzione lineare e la regione di saturazione per velocità sono separate dalla linea verticale  $V_{DS} = V_{DSATP}$
- la regione di saturazione per pinchoff e la regione di saturazione per velocità sono separate dalla linea orizzontale  $I_{DS} = k_p/2 \cdot V_{DS}^2$  con  $V_{DS} = V_{DSATP}$

## 2.10 Simbologia e rappresentazione circuitale dei MOSFET

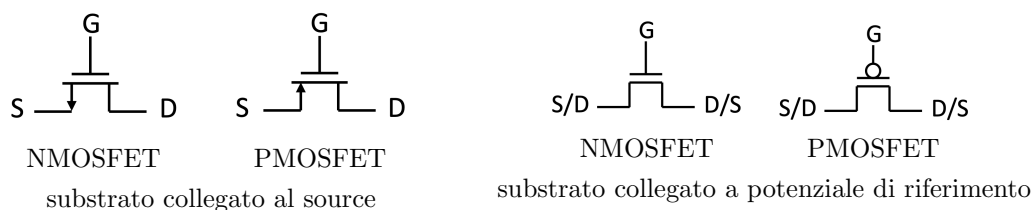
### Simbologia a 4 terminali - con substrato

Nelle simbologie a 4 terminali non è possibile identificare univocamente il drain e il source in quanto sono perfettamente identici. Nelle rappresentazioni a freccia, la freccia sul terminale del substrato indica il tipo di MOSFET ed è concorde con il flusso di corrente nel diodo formato tra substrato e source/drain.



### Simbologia a 3 terminali - senza substrato

Nelle simbologie a 3 terminali, il substrato viene omissso in quanto collegato al source o ad un potenziale di riferimento. Quando il substrato è collegato al source, il terminale source è identificato con la freccia concorde al flusso di corrente tra source e drain. Quando il substrato è collegato ad un potenziale di riferimento, il terminale source non è identificabile univocamente in quanto non ci sono frecce.

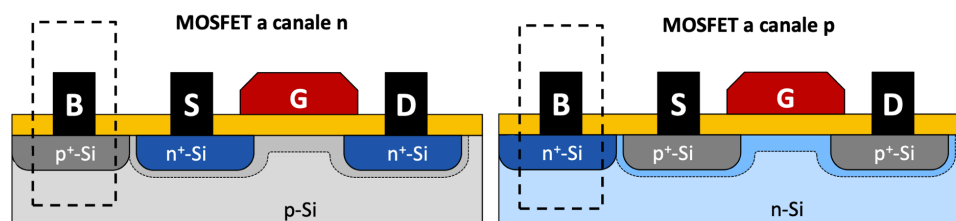


## 2.11 Struttura reale del MOSFET

Per ottimizzare le prestazioni, lo spazio e il processo produttivo vengono apportate alcune modifiche al nodo di substrato (B):

- al posto di trovarsi sotto, il substrato viene realizzato sulla parte superiore del transistor a lato del source o del drain per facilitare il processo di fabbricazione
- in prossimità dell'elettrodo, il substrato viene ulteriormente drogato dello stesso tipo del substrato ( $p^+$  in NMOSFET o  $n^+$  in PMOSFET) per ridurre la resistenza di contatto

Di seguito sono riportate le illustrazioni delle strutture reali di un NMOSFET e di un PMOSFET:



## 2.12 Effetto Body e variazione della tensione di soglia

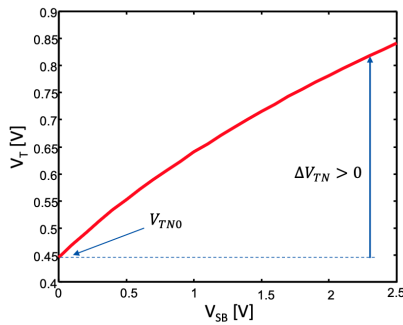
Quando il substrato non è collegato al source, ma ad un potenziale di riferimento (massa o alimentazione), la tensione tra substrato e source  $V_{BS}$  può essere diversa da zero. Questa tensione fa variare la tensione di soglia del MOSFET secondo le relazioni (in base al tipo di MOSFET):

$$V_{TN} = V_{TN0} + \gamma_n \left( \sqrt{V_{SB} + 2\phi_n} - \sqrt{2\phi_n} \right) \quad \gamma_n = \frac{\sqrt{2qN_D\epsilon_{Si}}}{C_{OX}} \quad \phi_n = \frac{k_B T}{q} \ln \left( \frac{N_A}{n_i} \right)$$

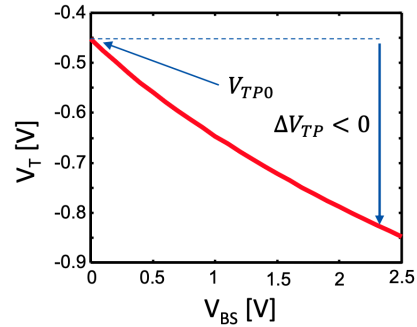
$$V_{TP} = V_{TP0} - \gamma_p \left( \sqrt{V_{SB} + 2\phi_p} - \sqrt{2\phi_p} \right) \quad \gamma_p = \frac{\sqrt{2qN_A\epsilon_{Si}}}{C_{OX}} \quad \phi_p = \frac{k_B T}{q} \ln \left( \frac{N_D}{n_i} \right)$$

- $V_{TN0}$  e  $V_{TP0}$ : tensione di soglia per  $V_{SB} = 0$
- $\gamma$  e  $\phi$ : parametri legati al drogaggio e allo spessore dell'ossido
- $C_{OX}$ : capacità per unità di area dell'ossido

Rappresentando graficamente la variazione della tensione di soglia in funzione di  $V_{SB}$ , si ottiene:



Variazione di  $V_{TN}$  per NMOSFET



Variazione di  $V_{TP}$  per PMOSFET

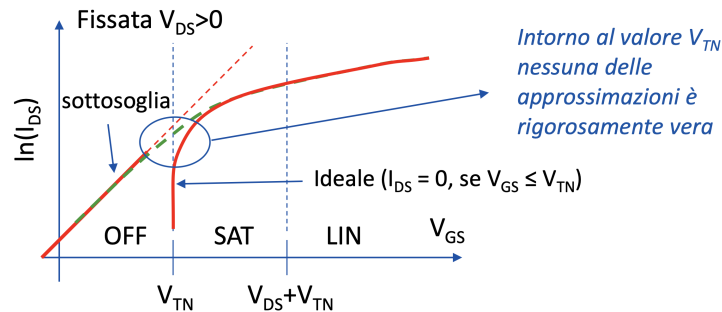
## 2.13 Corrente di sottosoglia

La corrente di sottosoglia è una piccola corrente che scorre tra drain e source anche quando il MOSFET è in interdizione ( $V_{GS} < V_T$ ). Questa corrente è molto debole e vale:

$$I_{DS} = I_{0n} e^{\frac{V_{GS} - V_{TN}}{nV_T}} \left( 1 - e^{-\frac{V_{DS}}{nV_T}} \right) \quad \text{per NMOSFET}$$

$$I_{DS} = I_{0p} e^{-\frac{V_{GS} - V_{TP}}{nV_T}} \left( 1 - e^{\frac{V_{DS}}{nV_T}} \right) \quad \text{per PMOSFET}$$

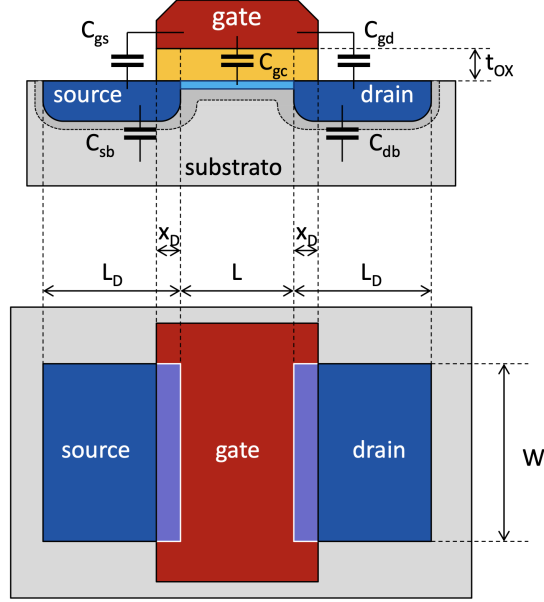
Analizzando la transcaratteristica per un NMOSFET si osserva che la corrente di sottosoglia decresce esponenzialmente per  $V_{GS} < V_{TN}$  (siccome le ordinate sono in scala logaritmica, la curva appare lineare):





## 2.14 Capacità parassite dei MOSFET

Avendo numerose giunzioni pn che si vengono a formare, i MOSFET presentano delle capacità parassite che influenzano il loro funzionamento alle alte frequenze, come evidenziato in figura. Le capacità parassite sono indipendenti dal tipo di MOSFET (NMOSFET o PMOSFET), per cui le conclusioni ottenute valgono sia per un NMOSFET che per un PMOSFET.



Le capacità parassite per ogni coppia di terminali sono:

- $C_{sb}$ : capacità source-substrato  $C_{sb} \approx C_{j0} \cdot L_D \cdot W$
- $C_{db}$ : capacità drain-substrato  $C_{db} \approx C_{j0} \cdot L_D \cdot W$
- $C_{gs}$ : capacità gate-source  $C_{gs} \approx C_{gs0} \cdot W$
- $C_{gd}$ : capacità gate-drain  $C_{gd} \approx C_{gd0} \cdot W$
- $C_{gc}$ : capacità gate-substrato (del condensatore MOS)  $C_{gc} = C_{OX} \cdot L \cdot W$

Le capacità parassite complessive di ogni nodo rispetto al substrato sono:

$$\begin{aligned}
 C_{source} &= C_{sb} + C_{gs} = (C_{j0}L_D + C_{gs0}) \cdot W = C_{s0} \cdot W && \text{con } C_{s0} = C_{j0}L_D + C_{gs0} \\
 C_{drain} &= C_{db} + C_{gd} = (C_{j0}L_D + C_{gd0}) \cdot W = C_{d0} \cdot W && \text{con } C_{d0} = C_{j0}L_D + C_{gd0} \\
 C_{gate} &= C_{gs} + C_{gd} + C_{gc} = (C_{gs0} + C_{gd0} + C_{OX}L) \cdot W \approx C_{g0} \cdot WL && \text{per } C_{gs} + C_{gd} \ll C_{OX}L
 \end{aligned}$$