

DENEY 6.1: VERİ SEÇİCİLER İLE TASARIM

1 Amaç

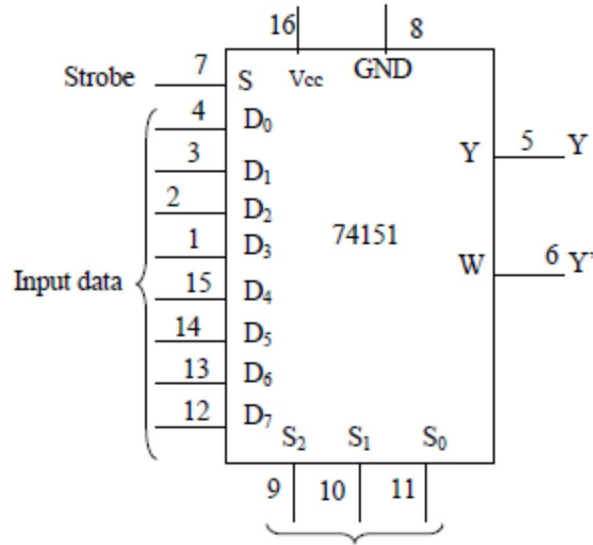
Mantıksal devre tasarımı ve veri seçiciler (çoklayıcı, multiplexer veya mux) ile gerçekleştirilmesi. Aynı giriş değerlerinden çoklu çıkış veren mantıksal devre uygulaması için kodlayıcı (decoder/demux) kullanımı.

2 Kullanılan Malzemeler

7404 Altılı DEĞİL (NOT) kapısı (1 tane)
7408 Dörtlü 2-giriş VE (AND) kapısı (1 tane)
74151 8x1 Veri Seçici (Çoğullayıcı/Multiplexer) (1 tane)
74153 İkili 4x1 Veri Seçici (Çoğullayıcı/Multiplexer) (2 tane)
7448 BCD 7 Bölmeli Gösterge Dönüştürücü

3 Teori

74151, 8x1 veri seçicidir (mux). Şematik gösterimi Şekil 3.1'de gösterilmiştir. Seçici girişler s_2, s_1 ve s_0 belli girişleri seçer ve çıkışa iletir.



Şekil 3.1 74151 Tümleşik Devresi 8x1 Veri Seçici

Strobe kontrolü S, bir izin girişi veya etkinleştirme gibi çalışır. Eğer S= 1 olursa, 74151 devre dışı kalır ve çıkış Y = 0 olur. Eğer S= 0 olursa, 74151 etkinleşir ve veri seçici olarak işlev görür. Seçici girişlerine göre, 74151 in çıkış fonksiyonu Tablo 3-1'de gösterilmiştir.

Tablo 3-1 74151 in çıkış fonksiyonu

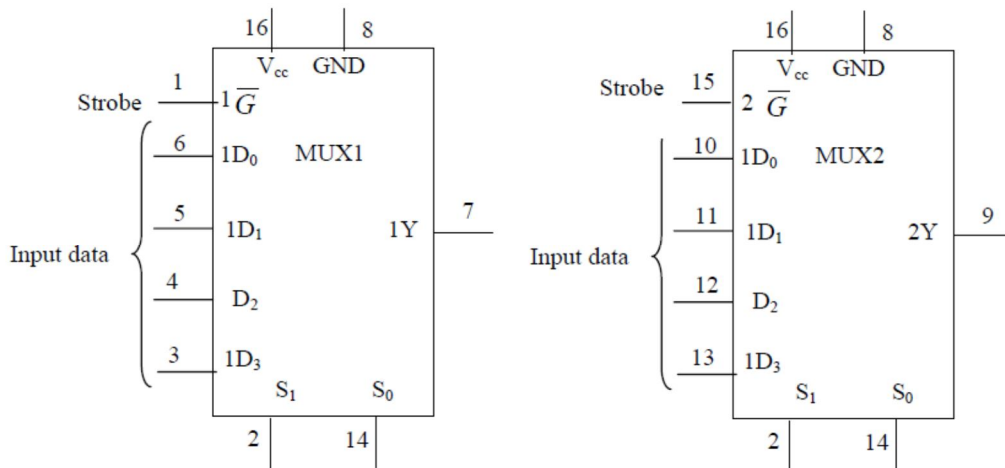
Strobe	Select Lines			Output
S	S ₂	S ₁	S ₀	Y
1	X	X	X	0
0	0	0	0	D0
0	0	0	1	D1
0	0	1	0	D2
0	0	1	1	D3
0	1	0	0	D4
0	1	0	1	D5
0	1	1	0	D6
0	1	1	1	D7

74153, 4x1 veri seçicidir. Şematik gösterimi Şekil 3.2'de gösterilmiştir. Seçici hatlar s1 ve s0 belli girişleri seçer ve çıkışa (Y) iletir.

Tablo 3-2 74153 in çıkış fonksiyonu

Multiplexer 1			
Strobe	Select lines		Output
1G	S ₁	S ₀	1Y
1	X	X	0
0	0	0	1D ₀
0	0	1	1D ₁
0	1	0	1D ₂
0	1	1	1D ₃

Multiplexer 2			
Strobe	Select lines		Output
2G	S ₁	S ₀	2Y
1	X	X	0
0	0	0	2D ₀
0	0	1	2D ₁
0	1	0	2D ₂
0	1	1	2D ₃



Şekil 3.2 74153, 4x1 veri seçici

Her Strobe, ilişkin olduğu veri seçici için izin girişi gibi çalışır.

Seici giriře gre, 74153 in ıkıř fonksiyonu Tablo 3-2'de gsterilmiřtir. Bir 74153 tmleřik devresinin iinde iki veri seicinin bulunduđuna ve birbirinden bađımsız alıřtıđına dikkat edilmelidir.

4 Deney

4.1 Dođrulama (Parity) reteci

74151 veri seici kullanarak, 4 bitlik bir kod iin bir dođrulama biti oluřturarak, kodun karřı tarafa dođru iletilip iletilmediđinin anlařılmasını sađlayan rete tasarlanacaktır.

Tek Dođrulama yaklařımına gre (Odd Parity) gre **Hata! Bařvuru kaynađı bulunamadı.**'deki dođruluk tablosunun ıkıř stununu doldurun.

İpucu: A,B,C giriřleri, 74151 in giriřlerini semeye uygundur.

4.2 Tasarım: Oy Sayıcı

Bir komite, bir bařkan (C), bir bařkan yardımcısı (S) ve bir yeden (M) oluřmaktadır. Komite kuralları řu řekilde belirlenmiřtir: yenin (M) oyu 2 oy, Bařkan Yardımcısının oyu 3 oy, Bařkanın oyu ise 5 oy olarak sayılacaktır.

Tm yelerde; "EVET" oyu verdiklerinde kapalı (1); "HAYIR" oyu verdiklerinde aık (0) konumda bulunacak anahtarlar bulunmaktadır.

Her durum iin toplam oyu gsteren devre tasarlanması gerekmektedir. 7 paralı grnt nitesi ve istenen sayıyı gstermek iin kod zc kullanınız.

Tm yelerin 'HAYIR' oyu verdikleri durum iin 7 blgeli gsterge boř gzkmelidir. Yani hibir LED yanmamalıdır. (BCD - 7 blmeli gsterge src tmleřik devresinin (7448 v eya 7447) veri sayfasına bakarak bilgi elde edebilirsiniz.)

Tm yelerin "EVET" kullandıđı durum iin 7 blmeli gsterge 0 gstermelidir. Diđer durumlarda "EVET" sayısına eřit ondalık sayıyı gstermelidir. Deney seti zerinde bulunan 7 blmeli gsterge giriři iin, yelerin anahtarlarından BCD sayıya dnřtren mantıksal devre tasarlayınız. Bunun iin drt veri seici ieren iki adet 74153 nitesi kullanın.

n alıřma iin tasarladıđınız devreyi, dođruluk tablosunu kađıda yazarak deneye getiriniz. Tasarımınızı iki adet 74153 ve bir adet kod zc 7448 kullanarak gerekleyin.