

Тематични области за въпроси и задачи за изпита по  
ПК Януари 2024

**1. Въпросите на изпита ще бъдат свързани със**

- a. Материали и информацията предадена на лекциите
- b. Материала и информацията обсъдена и упражняване по време на упражненията
- c. Материала и информацията свързана с курсовата задача

**2. Възможни специфични теми за въпроси – това е списък на темите от които ще има задачи, въпроси тип Multiple choice, задачи за кодиране и/или описание. Описанието ще бъде в рамките на няколко изречения, отговор на конкретен въпрос.**

**1. Бройни системи**

- a. Примерна Задача:
  - i. Конвертирай десетично число в двоични
  - ii. Конвертирай така полученото двоично число в допълнителен код

**2. Логически функции**

- a. Примерна задача1:
  - i. от таблица на истинност да се напише уравнението на логическата функция.
  - ii. Да се минимизира ако е възможно – приложение на теоремите на де Морган и булевите закони
  - iii. Да се напише верилог кода
- b. Примерна задача 2: За дадена логическа функция, да се попълни таблицата на истинност – за всяка една входна комбинация каква е стойността на изхода на функцията

**3. Комбинационна логика**

- a. Примерни въпроси – какво е комбинационна логика?
- b. Как работи комбинационната логика
- c. Въпроси свързани с определени характеристики на комбинационната логика
- d. За какво се използва комбинационна логика

**4. Синхронна логика**

- a. Примерни въпроси – какво е Синхронна логика?
- b. Как работи Синхронна логика
- c. Въпроси свързани с определени характеристики на Синхронна логика
- d. За какво се използва синхронна логика
- e. Разлика между синхронна и комбинационна логика

**5. Описание на логическите елементи на езика Верилог (някои от тях)**

- a. Напишете верилог модел на логически елемент AND
- b. Напишете верилог модел на логически елемент OR

- c. Напишете верилог модел на логически елемент XOR
  - d. Напишете верилог модел на логически елемент NAND
  - e. Напишете верилог модел на логически елемент NOR
  - f. Напишете верилог модел на логически елемент XNOR
  - g. Напишете верилог модел на логически елемент INV
  - h. Напишете верилог модел на логически елемент MUX
  - i. Напишете верилог модел на логически елемент LATCH
  - j. Напишете верилог модел на логически елемент FlipFlop
6. Описание на логическите модули на езика Верилог (някои от тях)
- a. Half adder
  - b. Full Adder
  - c. Decoder
  - d. Coder
  - e. Мултиплексор
7. Описание на дадена схема на езика Верилог
- a. Да се опише на Верилог дадена диаграма на цифрова схема
8. Описание на синхронни модули
- a. Напишете верилог модел на синхронен брояч
  - b. Напишете верилог модел на асинхронна памет
  - c. Напишете верилог модел на синхронна памет
9. ФИФО
- a. ФИФО – как работи, за какво се използва
  - b. СТЕК – как работи за какво се използва
10. Крайни Автомати (Finite State Machine (FSM))
- a. Moore FSM
    - i. Описание на атрибутите
    - ii. Как работи
  - b. Mealy FSM
    - i. Описание на атрибутите
    - ii. Как работи
  - c. Сравнение на двете
  - d. Използване на Крайни Автомати
11. Регистров Файл (РФ)– отбележете всичко което е вярно
- a. Какво е РФ?
  - b. как работи, за какво се използва?
12. Въпроси за развитие и описание – въпроси от следния характер, може да се различават от долните но ще са от такъв характер
- a. По какъв начин пайплайните помагат да се повиши продуктивността на системата при решаване сложни изчислителна задача изискваща различни обработки в някаква последователност?
  - b. При извършване на изчисления използвайки пайплайни, в пайплайна може да има различна инструкция в различна фаза на изпълнение. Резултата от изчисленията ще бъде наличен в последната стъпка на пайплайна, като в

предишните стъпки вече има други инструкции. По какъв начин си осигуряваме да имаме коректния адрес на който трябва да запишем резултата в последната стъпка на пайплайна.

- c. Какво трябва да направим ако когато четем операнд при влизане на нова инструкция в пайплайна, вече имаме предходна инструкция в пайплайна която е променила този операнд и той има нова стойност която все още не се е записала в регистровия файл?
- d. Довършете диаграмата за Data Forwarding на операнда (тука трябва да има недовършена диаграма на Data Forwarding)

От такова естество ще бъдат въпросите, неща обсъждани в лекции, упражнения и в рамките на курсовата работа. Въпросите може да не са точно тези които са описани тука но ще бъдат от същия характер/тематика.

#### **Материали и литература за подготовка**

1. Лекциите качени на Moodle
2. Темите от домашните работи качени на Moodle
3. Ръководство за упражнения по ASLS на Валентин Моллов
4. Учебник по Цифрова Схемотехника на Георги Михов 2008, но може и друг
5. John Hennessy & David Paterson "Computer Architecture: A Quantitative Approach"
6. John Hennessy & David Paterson "Computer Organization and Design: The Hardware / Software Interface"