

7. Übungsblatt

Lösen Sie die folgenden Aufgaben:

- i) Aktualisieren Sie Ihre Projektkopie mit `git`. Überarbeiten Sie gegebenenfalls Ihren Kontrollpfad und implementieren Sie fehlende Teile wie besprochen nach.
- ii) Implementieren Sie das Modul „PCLogic“ und testen Sie es mit der Testbench `pclogic_tb.vhd`.

Besprechung und Abnahme in der KW2 am 13. Januar 2020.

Optionale Zusatzübung: Sie haben ein FPGA-Board erhalten. In dieser Aufgabe geht es darum ein einfaches Laufflicht zu entwickeln.

Implementieren Sie einen Moore-Automaten, der ein Laufflicht auf den 16 LEDs des Boards implementiert (das angezeigte Muster kann von Ihnen beliebig gewählt werden). Verwenden Sie zwei Schiebeschalter um die Geschwindigkeit des Laufflichts zu regulieren.

Constraints für die Beschreibung des 100Mhz Taktes (das Board hat ein 100Mhz Quarz)

```
create_clock -period 10.000 -name clk100Mhz -waveform {0.000 5.000} [get_ports clk100Mhz]
```

Constraints für ein Nexys4 DDR¹ (Takt, LEDs (teilweise) und Schiebeschalter)

```
set_property CFGBVS Vcco [current_design]
```

```
set_property CONFIG_VOLTAGE 3.3 [current_design]
```

```
set_property PACKAGE_PIN E3 [get_ports clk100Mhz]
```

```
set_property IOSTANDARD LVCMOS33 [get_ports clk100Mhz]
```

```
set_property PACKAGE_PIN H17 [get_ports {leds[0]}]
```

```
set_property IOSTANDARD LVCMOS33 [get_ports {leds[0]}]
```

```
set_property SLEW FAST [get_ports {leds[0]}]
```

```
set_property PACKAGE_PIN K15 [get_ports {leds[1]}]
```

```
set_property IOSTANDARD LVCMOS33 [get_ports {leds[1]}]
```

```
set_property SLEW FAST [get_ports {leds[1]}]
```

```
set_property PACKAGE_PIN J13 [get_ports {leds[2]}]
```

```
set_property IOSTANDARD LVCMOS33 [get_ports {leds[2]}]
```

```
set_property SLEW FAST [get_ports {leds[2]}]
```

```
set_property PACKAGE_PIN N14 [get_ports {leds[3]}]
```

```
set_property IOSTANDARD LVCMOS33 [get_ports {leds[3]}]
```

¹ siehe <https://reference.digilentinc.com/reference/programmable-logic/nexys-a7/reference-manual> und https://reference.digilentinc.com/_media/reference/programmable-logic/nexys-a7/nexys-a7-sch.pdf

```
set_property SLEW FAST [get_ports {leds[3]}]
```

```
set_property PACKAGE_PIN R18 [get_ports {leds[4]}]
```

```
set_property IOSTANDARD LVCMOS33 [get_ports {leds[4]}]
```

```
set_property SLEW FAST [get_ports {leds[4]}]
```

```
set_property PACKAGE_PIN J15 [get_ports {sSwitches[0]}]
```

```
set_property IOSTANDARD LVCMOS33 [get_ports {sSwitches[0]}]
```

```
set_property PACKAGE_PIN L16 [get_ports {sSwitches[1]}]
```

```
set_property IOSTANDARD LVCMOS33 [get_ports {sSwitches[1]}]
```