

Transferencia de datos

Camilo Antonio Fernández Velásquez - 20182005052

Universidad Distrital Francisco José de Caldas

Ingeniería Electrónica

Bogotá

2023

1. Resumen

En la siguiente guía se explica de manera completa el procedimiento para desplazar un mensaje en un display de 14 segmentos utilizando flip-flops JK de dos maneras, la primera a partir de la tabla de transiciones de un Flip-flop JK y la segunda utilizando el Flip-flop JK como divisor de frecuencia que a la vez es un contador ascendente.

2. Marco teórico

2.1. Registros de desplazamiento

Los registros de desplazamiento son circuitos secuenciales formados por biestables o flip-flops generalmente de tipo D conectados en serie y una circuitería adicional que controlará la manera de cargar y acceder a los datos que se almacenan.

En los de desplazamiento se transfiere información de un flip-flop hacia el adyacente, dentro del mismo registro o a la entrada o salida del mismo.

La capacidad de almacenamiento de un registro es el número total de bits que puede contener.

2.2. Flip-Flop

El flip flop es el nombre común que se le da a los dispositivos de dos estados (biestables), que sirven como memoria básica para las operaciones de lógica secuencial. Los Flip-flops son ampliamente usados para el almacenamiento y transferencia de datos digitales y se usan normalmente en unidades llamadas «registros», para el almacenamiento de datos numéricos binarios.

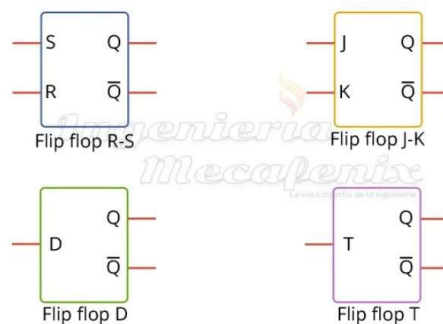


Figura 1: Diferentes tipos de flip-flops.

2.3. Flip-flop JK

El flip-flop J-K se comporta como el flip-flop R-S a excepción de que resuelve el problema de tener una salida indeterminada cuando las entradas se encuentran activas a la vez. La entrada J es la equivalente a la entrada S de un flip-flop R-S y la entrada K, al equivalente a la entrada R. En este dispositivo cuando las dos entradas se colocan a nivel alto la salida cambia al estado opuesto al que se encontraba. A este modo de funcionamiento se le denomina modo de basculación. La tabla de transición muestra las características de un flip-flop J-K disparado por flanco ascendente.

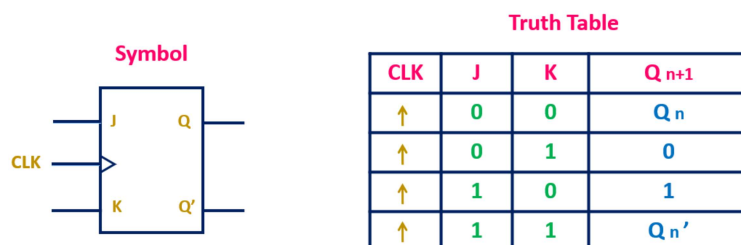


Figura 2: Flip-flop JK

Tabla de verdad			Tabla de transiciones			
J	K	Q	J	K	Q_{previa}	Q
0	0	Q_{previa}	0	x	0	0
0	1	0	1	x	0	1
1	0	1	x	1	1	0
1	1	Q_{previa}'	x	0	1	1

Figura 3: Tabla de verdad y transición de estados Flip-flop JK

A continuación se ilustra el funcionamiento del flip-flop J-K disparado por flanco ascendente y su símbolo lógico.

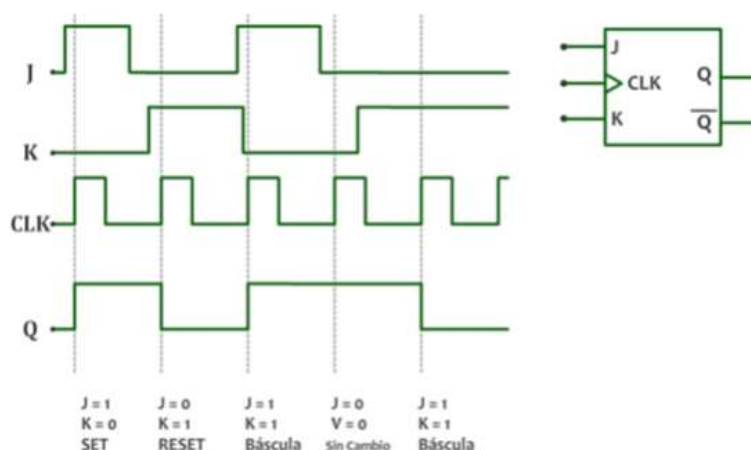


Figura 4: Funcionamiento del Flip-flop JK

2.4. Contador binario

Un contador binario se puede construir con flip-flops J-K tomando la salida de una celda como la entrada de clock del siguiente. Las entradas J y K de cada flip-flop se conectan a 1 (alta), para producir una conmutación con cada ciclo del clock de entrada. Por cada dos conmutaciones de la primera celda, se produce

una conmutación en la segunda celda, y así sucesivamente hasta la cuarta celda. Esto produce un número binario igual al número de ciclos de la señal de clock en la entrada. Este dispositivo se denomina a veces contador de "propagación". El mismo dispositivo es útil como divisor de frecuencia.

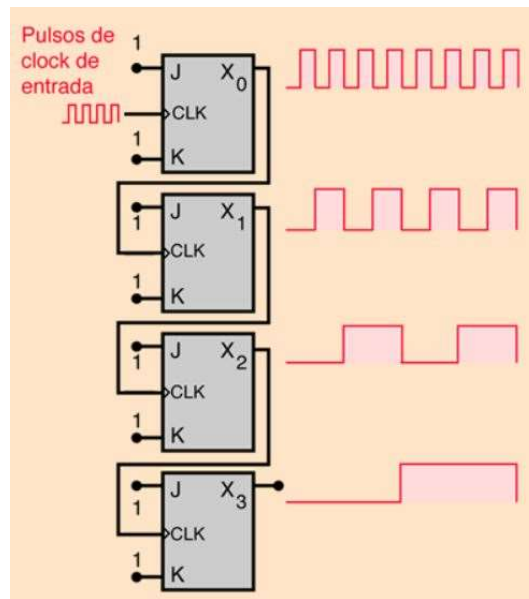


Figura 5: Funcionamiento del contador binario

3. Desarrollo

3.1. Primer método

Primero se identifica el número de entradas y el número de letras a desplazar en el display:

C A M I L O F E R
1 2 3 4 5 6 7 8 9

En este caso no se repite ningún carácter, por lo que:

$$N_{\text{Letras}} = 9 \text{ pvv}$$

$$2^4 = 16 \text{ pvv}$$

Donde pvv son los posibles valores de verdad, en este caso se requiere de 4 entradas de 1 bit (se utilizan 4 Flip-flops JK). Teniendo en cuenta lo anterior la tabla de verdad correspondiente utilizando la tabla de transiciones del flip-flop JK es:

	A	B	C	D	JA	KA	JB	KB	JC	KC	JD	KD
C	0	0	0	0	0	x	0	x	0	x	1	x
A	0	0	0	1	0	x	0	x	1	x	x	1
M	0	0	1	0	0	x	0	x	x	0	1	x
I	0	0	1	1	0	x	x	1	x	1	x	1
L	0	1	0	0	0	x	x	x	0	x	1	x
O	0	1	0	1	0	x	x	x	1	x	x	1
F	0	1	1	0	0	x	x	x	x	0	1	x
E	0	1	1	1	1	x	x	x	x	1	x	1
R	1	0	0	0	x	1	1	0	0	x	0	x

Cuadro 1: Tabla de verdad con Flip-flops JK

Con la tabla de verdad es posible hallar cada una de las ecuaciones para las entradas KA, JA, KB, JB, KC, JC, JD y KD, esto se hace a partir del uso de mapas de Karnaugh.

Para JA:

Por mintérminos se sabe que:

$$JA = [7]$$

		<i>CD</i>			
		00	01	11	10
<i>AB</i>	00	0	0	0	0
	01	0	0	1	0
	11	X	X	X	X
	10	X	X	X	X

Se obtiene la siguiente ecuación:

$$JA = B \cdot C \cdot D$$

Para KA:

Por mintérminos se sabe que:

$$KA = [8]$$

		<i>CD</i>			
		00	01	11	10
<i>AB</i>	00	X	X	X	X
	01	X	X	X	X
	11	X	X	X	X
	10	1	X	X	X

Se obtiene la siguiente ecuación:

$$KA = 1$$

Para JB:

Por mintérminos se sabe que:

$$JB = [3]$$

		<i>CD</i>			
		00	01	11	10
<i>AB</i>	00	0	0	1	0
	01	X	X	X	X
	11	X	X	X	X
	10	0	X	X	X

Se obtiene la siguiente ecuación:

$$JB = C \cdot D$$

Para KB:

Por mintérminos se sabe que:

$$KB = [7]$$

		<i>CD</i>			
		00	01	11	10
<i>AB</i>	00	X	X	X	X
	01	0	0	1	0
	11	X	X	X	X
	10	X	X	X	X

Se obtiene la siguiente ecuación:

$$KB = C \cdot D$$

Para JC:

Por mintérminos se sabe que:

$$JC = [1, 5]$$

		CD			
		00	01	11	10
AB	00	0	1	X	X
	01	0	1	X	X
	11	X	X	X	X
	10	0	X	X	X

Se obtiene la siguiente ecuación:

$$JC = \overline{C} \cdot D$$

Para KC:

Por mintérminos se sabe que:

$$KC = [3, 7]$$

		CD			
		00	01	11	10
AB	00	X	X	1	0
	01	X	X	1	0
	11	X	X	X	X
	10	X	X	X	X

Se obtiene la siguiente ecuación:

$$KC = C \cdot D$$

Para JD:

Por mintérminos se sabe que:

$$JD = [0, 2, 4, 6]$$

		CD			
		00	01	11	10
AB	00	1	X	X	1
	01	1	X	X	1
	11	X	X	X	X
	10	0	X	X	X

Se obtiene la siguiente ecuación:

$$JD = \overline{A}$$

Para KD:

Por minterminos se sabe que:

$$KD = [1, 3, 5, 7]$$

		CD			
		00	01	11	10
AB	00	X	1	1	X
	01	X	1	1	X
	11	X	X	X	X
	10	X	X	X	X

Se obtiene la siguiente ecuación:

$$KD = 1$$

Ahora se realiza el montaje circuital de cada salida en el software de simulación Proteus, en este caso al ser sencillas las ecuaciones se ponen las compuertas lógicas directamente con los Flip-flops JK:

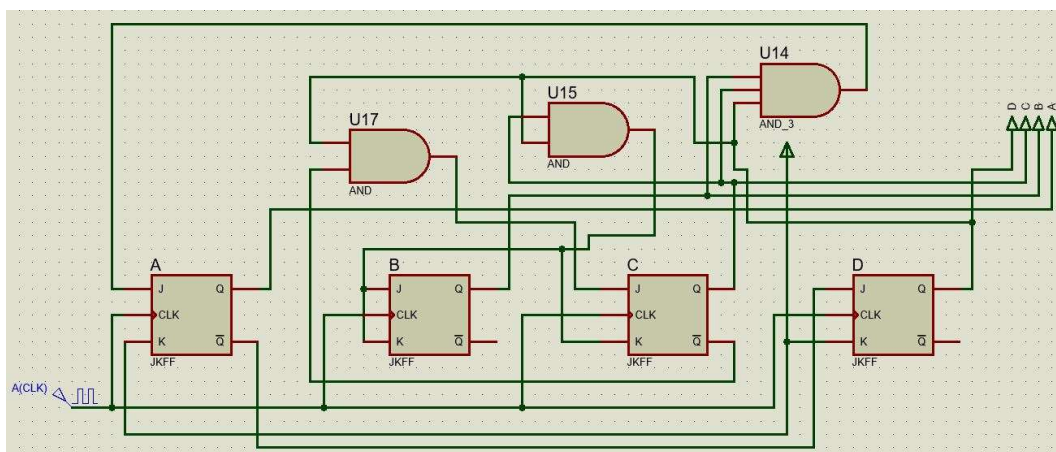


Figura 6: Diagrama circuital de transferencia de datos en Flip-flops JK.

Ahora para poder visualizar la secuencia de letras se utiliza el decodificador previamente realizado en la anterior guía (decodificador a display 14 segmentos).

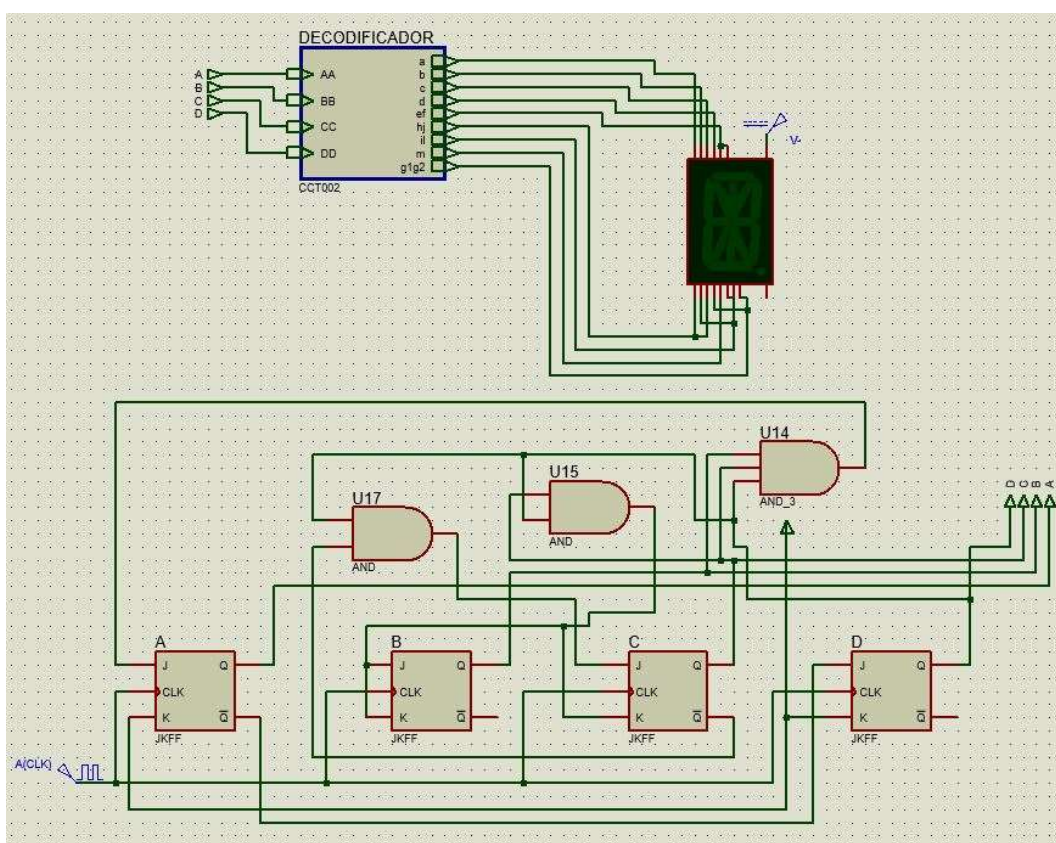


Figura 7: Diagrama circuital de transferencia de datos en Flip-flops JK con decodificador de display 14 segmentos.

3.2. Segundo método

Teniendo en cuenta el funcionamiento del contador binario, lo único que se necesita es realizar un circuito combinacional el cual reinicie la secuencia cuando llegue a 9, ya que la secuencia contiene 9 símbolos.

En este caso se utiliza un flip flop JK con entradas negadas en CLK y reset, luego para reiniciar la secuencia reset debe estar en cero. Teniendo en cuenta todo lo anterior se tiene la siguiente tabla de verdad:

	A	B	C	D	R
C	0	0	0	0	1
A	0	0	0	1	1
M	0	0	1	0	1
I	0	0	1	1	1
L	0	1	0	0	1
O	0	1	0	1	1
F	0	1	1	0	1
E	0	1	1	1	1
R	1	0	0	0	1
	1	0	0	1	0

Cuadro 2: Tabla de verdad para usar maxtérminos

En este caso lo que más conviene es utilizar un ecuación de maxtérminos ya que solo hay una salida en cero:

$$R = \bar{A} + B + C + \bar{D}$$

Ahora se realiza el montaje circuital del contador binario con el circuito combinacional en el software de simulación Proteus, en este caso al ser sencilla la ecuación se pone la compuerta lógica OR directamente con los Flip-flops JK:

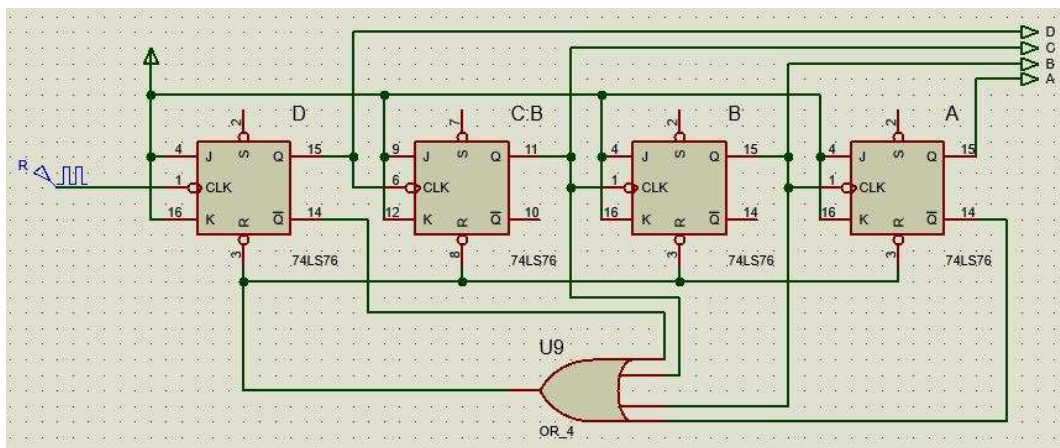


Figura 8: Diagrama circuital de contador binario con Flip-flops JK.

Ahora para poder visualizar la secuencia de letras se utiliza el decodificador previamente realizado en la anterior guía (decodificador a display 14 segmentos).

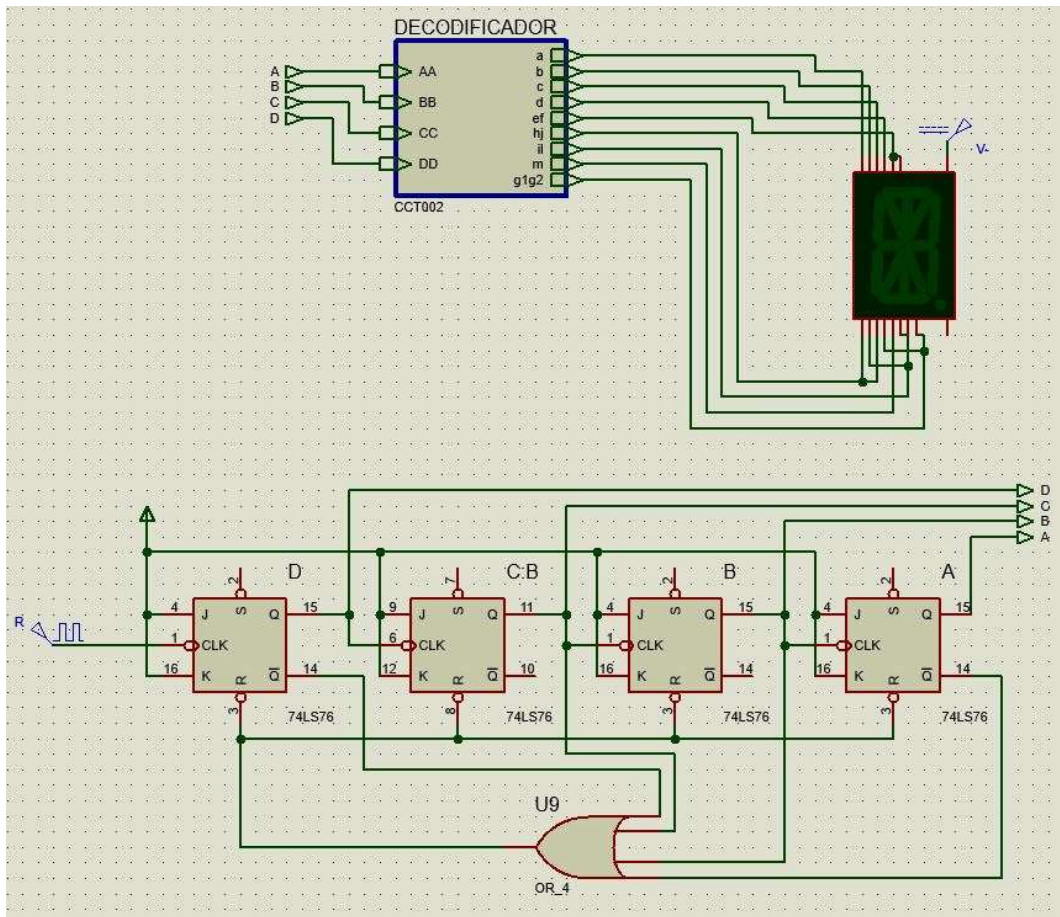


Figura 9: Diagrama circuital de contador binario con decodificador de display 14 segmentos.

Referencias

- [1] <http://circuitossecuenciales.weebly.com/flip-flop-j-k.html>
- [2] <https://www.ingmecafenix.com/electronica/componentes/flipflop/>
- [3] <https://personales.unican.es/manzanom/planantiguo/edigitali/REGG4.pdf>