

基于 DDS 技术的高速等效采样示波器设计

刘瑞华¹, 何明², 乔龙飞², 许朋², 雷莉²

(1. 河南省濮阳供电公司, 河南 濮阳 457000; 2. 武汉大学电子信息学院, 湖北 武汉 430079)

摘要: 为了更好地实现对高频周期信号的采样, 设计了基于 DDS 技术高速等效采样的数字示波器, 以不大于 1 MHz 的实时采样率实现了最高 2.5 GHz 的等效采样率。系统电路以 CycloneIII FPGA 芯片为核心, 结合外围器件, 完成了测量频率范围 10 Hz ~ 15 MHz, 输入信号范围 2 mV ~ 16 V, 水平显示分辨率 25 点/div, 垂直灵敏度包括 2 V/div、2 mV/div 共 10 档可调, 实时采样与等效采样相结合的数字存储示波器。本设计电路结构简单, 以低速 AD 实现了高速信号的采集, 实现方案新颖。

关键词: 等效采样; 直接数字频率合成; 数字存储示波器

中图分类号: TN 709

文献标志码: A

文章编号: 1006-7167(2011)09-0058-05

Design of High-Speed Sampling Oscilloscope Based on DDS

LIU Rui-hua¹, HE Ming², QIAO Long-fei², XU Peng², LEI Li²

(1. Power Company of Puyang, Puyang 457000, China;

2. Electronic and Information School, Wuhan University, Wuhan 430079, China)

Abstract: In order to achieve the sampling of high-frequency signal, this system, based on the DDS technology, to designed a high-speed equivalent sampling digital oscilloscope, realizing 2.5 GHz equivalent sampling with less than 1 MHz. This circuit uses the CycloneIII FPGA chip as the core and combines the peripheral devices together to complete a real-time and equivalent sampling digital storage oscilloscope, which can measure the signal ranging from 10 Hz to 15 MHz, 2 mV to 16 V, and include the horizontal display of 25 points/div, 10 adjustable vertical sensitivity profile. This simple system is very novel and enable the low-speed AD to sample the high-frequency signal.

Key words: equivalent sampling; DDS; digital storage oscilloscope

0 引言

数字示波器是电子各个行业必不可少的测量工具。随着电子技术的不断更新发展, 系统电路的工作频率也不断地提升, 这对示波器的带宽以及采样率的要求也逐渐提高。数字示波器要实现高速的数据采集功能, 一般选用的高速 AD 都十分昂贵, 这样会使示波器的成本大大地提高。利用等效采样原理, 可以实现低速 AD 采集高速的周期信号, 有效地减少制作成本。

常用的等效采样方法有随机等效采样和顺序等效采样^[1], 目前国内数字存储示波器市场上的等效采样所用的方法大多是双斜积分电路^[2], 即通过延长触发

点与下一个采样时钟间的时间间隔, 然后通过排序恢复信号波形。但由于双斜积分是依靠电容的充放电来实现, 是非线性的, 以致测量不准确。另外一种常用的方案是利用步进延时芯片, 通过每次触发后延时一段程控延迟时间进行顺序采样, 但是这种方案每次采样都需要写一次延时控制字, 且必须配合硬件触发电路, 不能达到很高的等效采样率。

本系统设计采用 ADI 公司的 DDS 集成芯片 AD9851 产生的正弦信号经过滤波以及内部的比较后作为 AD 采样时钟, 基于 DDS 技术能产生非常小的步进延时, 从而得到非常高的等效采样率。因此可以做到以低速的 AD 实现很高的等效采样率, 解决了高速信号采集的问题, 成功地设计了高速等效采样与实时采样技术相结合^[3]的示波器。

收稿日期: 2010-04-21

作者简介: 刘瑞华(1971-), 男, 河南濮阳人, 工程师, 主要从事电力电子研究方向。Tel.: 13628663409

1 系统设计方案

1.1 系统原理框图

如图1所示,本系统示波器^[4]主要分为外围模拟电路部分和 FPGA 内部数字电路部分。外围模拟电路

包括前级信号程控放大模块、比较器模块、A/D 采样模块,DDS 信号产生模块和 320 × 240 液晶显示模块。FPGA 数字电路部分包括一个单片机 CPU、等精度测频模块、触发信号控制模块、采样信号存储模块,采样频率控制模块和显示控制模块。

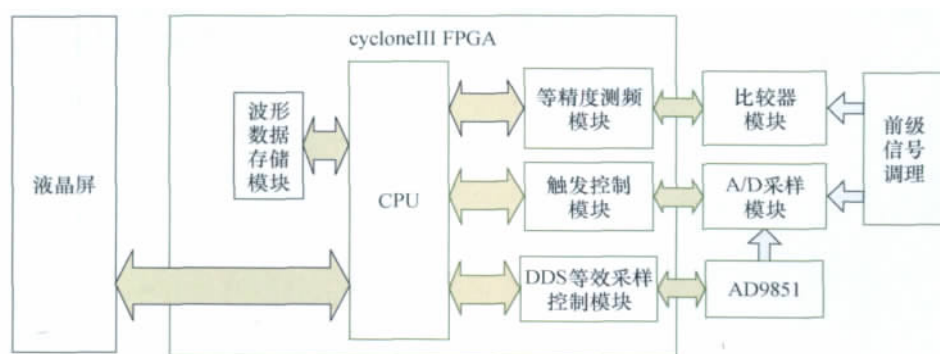


图1 系统设计原理框图

1.2 系统理论分析

1.2.1 基于 DDS 技术的等效采样分析与计算

对于周期信号而言,每个周期中不同相位的点会重复出现,只要保证能精确地得到周期信号两个以上不同相位的值,同时知道信号的频率,就能还原出真实的原始信号^[5]。本设计先由测频模块得到周期信号的频率值 f ,其周期 $T = 1/f$,取采样时间间隔为 $T_s = nT$

+ Δt ,就可以采到周期信号中时间间隔为 Δt 的点,而当 n 取较大值,采样率 $f_s = 1/T_s = 1/(nT + \Delta t)$ 可以为较低的容易实现的频率,等效采样率 $f_{eq} d_s = 1/\Delta t$,因此只要保证可以根据信号频率 f 得到足够小的精确的 Δt ,就可以得到相应精度的等效采样率。其原理图如图2所示。

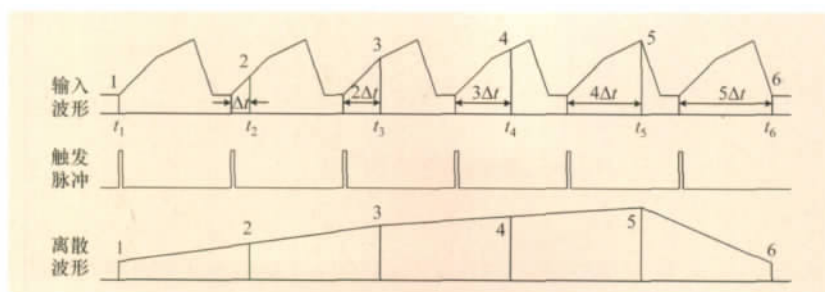


图2 等效采样原理图

为了得到足够精确地 Δt ,本设计方案基于 DDS 技术,采用 ADI 公司的 DDS 集成芯片 AD9851 来提供采样频率,AD9851 采用外部 25 MHz 晶振 6 倍频至 150 MHz,软件程序采用 32 位频率控制字,其输出信号频率为

$$f_o = f_{clk} / 2^N \cdot M \quad (1)$$

式中: f_{clk} 为系统时钟,这里为 150 MHz; N 为频率控制字的位数 32; M 为频率控制字。由公式可知,最小频率步进 $\Delta f_o = f_{clk} / 2^N = 0.0349$ Hz。

即时间步进为

$$\Delta t = 1/f - 1/(f + \Delta f_o) = \Delta f_o / f^2 \quad (2)$$

故最终等效采样率:

$$f_{eq} = 1/\Delta t = f^2 / \Delta f_o = 28.65f^2 \quad (3)$$

由式(3)可知,基于 DDS 技术的等效采样率与采样频率的平方成正比,因此,即使采样率很低的 AD 芯

片也可以做到非常高的等效采样,这种方案比一般使用延时芯片作为等效采样延迟所做到的采样率要高得多,并且更加容易实现。

1.2.2 垂直灵敏度分析^[6]

输入信号峰-峰值 U_{pp} 为 2 mV ~ 16 V,而 A/D 采样范围是固定的,需要设计不同的垂直分辨率对不同幅度的信号进行处理和显示。显示屏垂直方向有 8 div, 25 个像素点/div,共 200 个点,垂直分辨率为 8 bits,信号满幅输入共得到 $2^8 = 256$ 点。如果分辨率为 N V/div,满幅输入峰-峰值为 $8N$ V,转化为 A/D 采样输入范围 ± 2 V,前级放大倍数最大为 $4/(8N) = 1/(2N)$,可以得到最佳的分辨率。因为采到 256 个点,显示 200 个点,获得的数据要乘以 $200/256 = 0.78$ 的系数才能保证信号满幅输入时满幅显示。最终获得的数据再经过软件校正电路增益带来的误差后最终由

液晶显示。本系统示波器垂直灵敏度包含范围广泛: 2、1、0.5、0.2、0.1、50、20、10、5、2 mV/div 共 10 个档位。

1.2.3 水平灵敏度分析

水平分辨率同扫描速度相关,水平方向有 10 div, 25 个点/div, 共有 250 个点, 设水品扫描率为 T/div , 那么相邻两点对应的的时间即采样周期 $T_s = T/25$, 对应的采样频率 $F_s = 1/T_s = 25/T$, 本系统包括 50、25、10、5、2.5、1 ms/div、500、250、100、50、25、10、5、2.5、1 $\mu\text{s}/\text{div}$ 、500、250、100、50、25、10 ns/div 共 21 个档位。即最终本系统设计的数字示波器对应的最高等效采样为 2.5 GHz。

2 硬件电路设计

2.1 前级程控放大模块

系统前级(见图3)通过程序控制继电器以及程控

增益芯片来实现示波器的垂直灵敏度的调节。该模块由 TI 公司的运放芯片 OPA657、THS3001、THS7001 和 OPA699 组成最小 0.2 倍、最高 200 倍的增益可变的放大电路。其中, OPA657 是 FET 型高速运放, 具有低噪、极低的偏置电流和偏置电压, 对小信号放大效果非常好, 性噪比可以达到 50 dB, 但大信号放大时由于摆率不足而导致信号的严重失真。^[7] THS3001 是高速电流反馈型运放, 可由 $\pm 15\text{ V}$ 供电, 摆率为 $6.5\text{ kV}/\mu\text{s}$, 十分适合大信号的处理, 但对于小信号放大噪声效果不够好, 因此电路第一级利用 OPA657 与 THS3001 的切换, 可以互相弥补各自的不足, 实现宽带信号的处理。^[8] THS7001 是程控放大器, 可由程控实现增益在 $-22 \sim 20\text{ dB}$ 范围(最小 6 dB 步进调节)。^[9] OPA699 是输出电压可钳位的高速运放, 将最终输出给 AD 采样的信号控制在峰-峰值 8 V 内, 防止过大电压进入 AD 而损坏芯片。

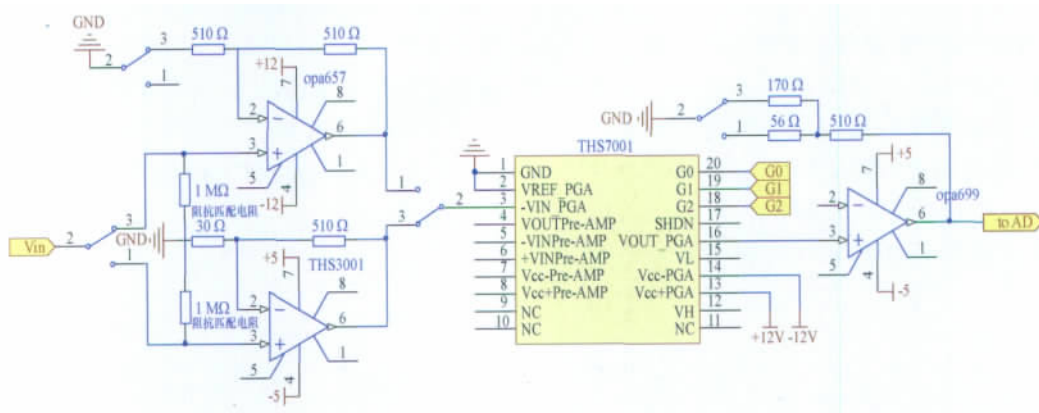


图3 程控放大模块

2.2 比较器电路模块

系统的测频模块(见图4)是由低频比较器 LM311 和高速比较器 TL3116 分别组成^[10], 比较器输入前级先进行 11 倍放大, 保证比较输入信号幅度可以超过比较器的滞回电压, 确保比较输出的方波稳定。由于一般的比较器芯片难以保证对高低频都做到较高的精

度,^[11] 本设计将信号分为 2 类, 10 Hz ~ 100 kHz 的低频信号比较由具有很好的低频特性 LM311 进行处理, 100 kHz 频率以上的信号比较则由高速比较器 TL3116 来处理。由于上 MHz 的信号比较出来的方波对系统前级电路具有较大的高频干扰, 可以将输出的方波进行 16 分频后再输入给 FPGA 进行测频。

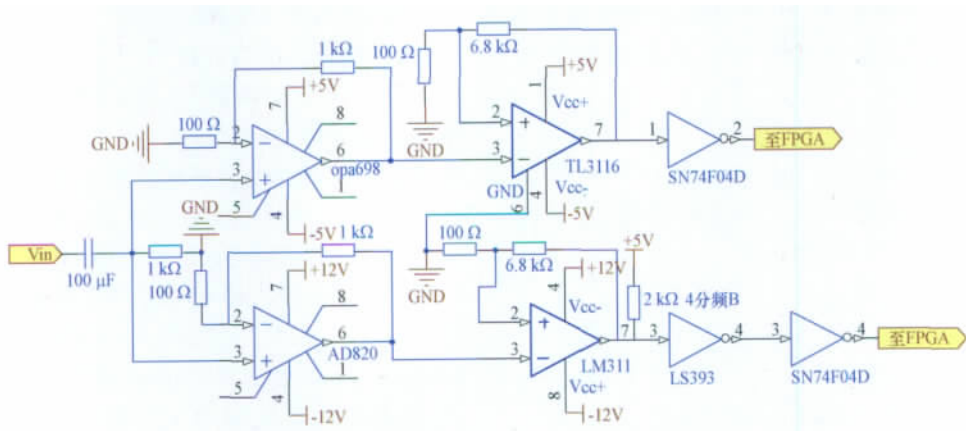


图4 比较器模块外围电路图

2.3 DDS 采样频率产生模块

本系统的 DDS 采样频率产生模块(如图 5 所示)由 ADI 公司的 AD9851 直接数字频率合成芯片及外围电路组成^[12],该芯片工作时钟可以达到 180 MHz,由

外部 25 MHz 晶振提供以及内部 6 倍频所得。软件程序控制 AD9851 产生正弦信号并经过 RC 滤波器后,返回芯片内部比较器,最终得到标准方波信号给 AD 作为采样频率。

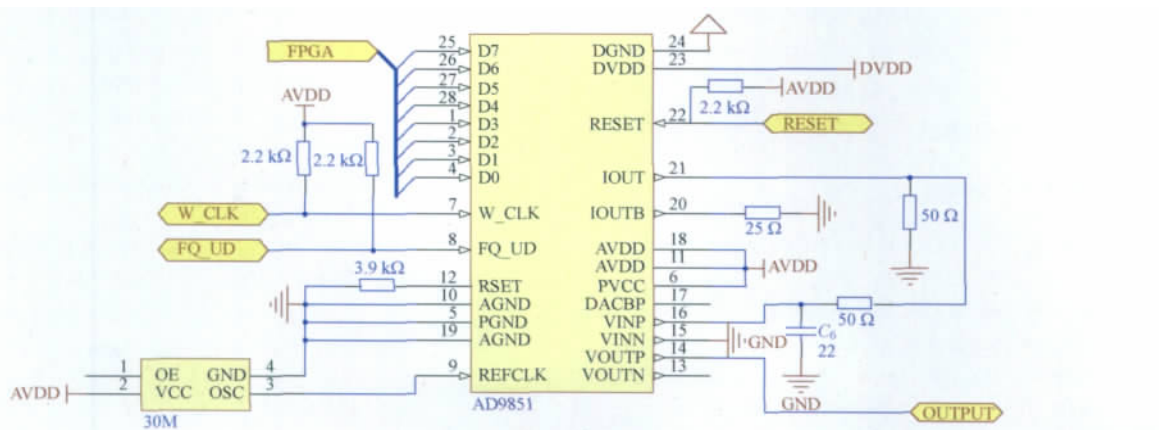


图 5 DDS 采样频率产生模块

3 软件设计

本系统设计是在^[13]Quartus 以及 NiosII Eclipse 环境下完成软件的编写,采用了 Altera 公司的 NiosII 软核处理器作为程序执行核心。其程序流程如图 6 所示,系统上电后等待示波器界面初始化,由数字编码器旋钮来控制垂直灵敏度、水平灵敏度、触发电平的调节。数字编码器旋转时会产生 2 个不同相位的边沿信号,软件可根据此判断出用户所想要切换的方向。示波器初始化完毕后程序等待用户的控制,并根据其操作显示相应的档位的波形及相关的数据。其中峰值测量、均值测量、频率测量的数据处理均在 Verilog^[14]编写的高速硬件模块中并行进行,需要时再通过 I/O 端口读取,节省了大量的计算时间。此外,本设计附加的存储功能可供存储 5 次不同的信号数据,并可断电保

持,在需要时由用户随时调出。AUTO 功能方便用户快速地给输入信号找到适合的档位。示波器的触发方式采用软件触发^[15],避免了外部干扰信号对触发电平的影响,使示波器触发功能更为完善。

4 系统性能测试

4.1 示波器频率幅度测试

输入不同的频率与幅度信号,示波器测量数据如表 1 所示。

表 1 频率幅度测试数据

频率	实测频率	误差 / %	幅度 / V	实测幅度 / V	误差 / %
10 Hz	10.000 147 Hz	0.00147	8	8.080	1
10 kHz	10.000 001 kHz	0.00 001	4	4.040	1
100 kHz	100.00 002 kHz	0.00 002	2	2.010	0.5
1 MHz	999.99 960 kHz	0.00 004	0.4	0.396	1
10 MHz	9.9 999 998 MHz	0.00 002	0.1	0.099	1
15 MHz	15.000 003 MHz	0.00 002	0.08	0.076	5

4.2 等效采样失真度测试

等效采样得到的信号能否准确恢复原信号是衡量等效采样成功与否的标准。本系统设计的基于 DDS 的等效采样方案,可以基本无失真地恢复高频信号。实验测试证明,15 MHz、100 mV 输入信号,在示波器显示屏失真度小于 1%,信号幅频二次谐波分量小于 40 dB。

5 结 语

本系统设计是基于 DDS 技术的高速等效采样示波器,利用 DDS 芯片产生 2 个频率相差非常低的方波,从而获得很小的相位差作为等效采样的时钟信号,

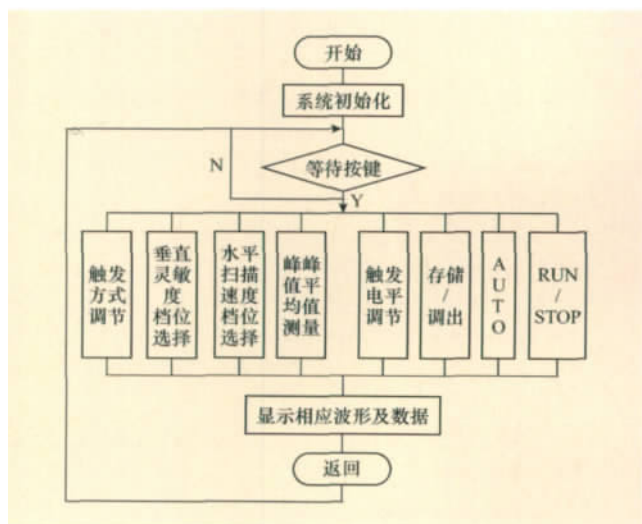


图 6 系统软件设计流程图

再通过低速的 AD 芯片就可以采样高速的周期信号。实验结果证明,本设计的数字存储示波器能以不大于 1 MHz 采样率的低速 AD 采样信号的频率范围为 10 Hz ~ 15 MHz,且信号失真度非常低,基本可以无失真地还原信号。从理论上分析,实际本系统方案能做到的等效采样不仅仅只是做到 2.5 GHz,只要 DDS 芯片能产生的最小步进足够小,就可以采样非常高频率的信号,这对高频的周期信号采集具有很好的实用性。

参考文献(References):

- [1] 金星,黄伟. 基于 FPGA 的随机等效采样模块设计[J]. 电测与仪表, 2009(6): 17-20.
- [2] 赖树明,任赋,余成,等. 数字存储示波器等效采样的研究[J]. 计算机测量与控制, 2010, 18(5): 1217-1220.
- [3] 刘宪力,特日格乐,张清,等. 基于等效和实时采样的数字示波器设计[J]. 电子设计工程, 2009, 17(6): 69-71.
- [4] Shu-Yu JIANG, Chan-Wei HUANG, Yu-Lung LO. *et al.* Vernier caliper and equivalent-signal sampling for built-in jitter measurement system[J]. IEICE Transactions on Fundamentals of Electronics,

Communications & Computer Sciences, 2009, E92-A(2): 12-14.

- [5] 高素芳,徐大诚. 一种基于等效采样技术的高速数据采集系统[J]. 化工自动化及仪表, 2009(2): 72-74.
- [6] 郭献宏. 数字示波器垂直精度性能分析. [J]. 测试技术卷, 2004(8): 8-10.
- [7] TI 公司. THS3001 Data Sheet [EB/OL]. <http://ti.com.cn>.
- [8] TI 公司. THS7001 Data Sheet [EB/OL]. <http://ti.com.cn>.
- [9] TI 公司. OPA699 Data Sheet [EB/OL]. <http://ti.com.cn>.
- [10] 黄根春,陈小桥. 电子设计教程[M]. 北京: 电子工业出版社, 2008.
- [11] 黄根春,周丽青,张望先. 全国大学生电子设计竞赛教程[M]. 北京: 电子工业出版社, 2011.
- [12] 沙文,陈诚,葛立峰. 基于单片机控制 AD9851 的信号源研究[J]. 微处理机, 2010, 31(1): 116-121.
- [13] 陈忠平,高金定,高见芳. 基于 Quartus II 的 FPGA/CPLD 设计与实践[M]. 北京: 电子工业出版社, 2010.
- [14] 刘睿强,童贞理,尹洪剑. Verilog HDL 数字系统设计及实践[M]. 北京: 电子工业出版社, 2011.
- [15] 李毅,师奕兵,王厚军,等. 数字存储示波器触发电路的数字化技术研究[J]. 仪器仪表学报, 2004(3): 385-387.

(上接第 57 页)

很大,达到 500 mA,而 MSP430 单片机的允许电流为几十毫安。因此为了单片机的安全,必须使用双电源供电。一路直接给步进电机的驱动电路供电,另一路则给其他芯片和单片机供电。并且单片机的输出信号与驱动电路进行光耦隔离,保护 MSP430 不受干扰。

(2) 超声波探测障碍物时,由于发射头 T 与接收头 R 相隔很近,相互之间容易造成干扰,因此最好在 T 和 R 之间用东西隔离。接收电路尤其重要,否则在测试系统时容易引起系统死机或误动作。

(3) 在利用霍尔元件测量路程与速度时,由于霍尔元件对磁片的反应距离很近,因此霍尔元件必须紧靠前轮内测,保证每经过一个磁片时输出电平都会发生变化。否则测得的距离和速度会有很大的误差。

6 结 语

该探测系统集总了智能和精确定位的功能,而且还能实时的探测某些未知量,并对相应的状况作出定义的一些反应。为了更好地实现人机的相互交流,更大的发挥探测系统的价值与功能,我们还可以在该探测系统的基础上加上信息反馈与远程控制的功能,将探测系统探测到的系统实时的发送回接收站,并且可以根据情况对探测系统进行相应的控制,实现人机交互的模式。

参考文献(References):

- [1] 唐任远. 特种电机原理及应用[M]. 2 版. 北京: 机械工业出版社, 2010: 66-76.
- [2] [美]丹尼斯·拉克拉,迈克尔·欧文斯. 机器人设计与制作[M]. 宗光华,张慧慧译. 北京: 科学出版社, 2004: 15-32.
- [3] [日]坂本正文. 步进电机应用技术[M]. 王自强译. 北京: 科学出版社, 2010(5): 35-42.
- [4] 黄坚,郭中醒. 使用计算机计算手册[M]. 上海: 上海科学技术出版社, 2010: 22-26.
- [5] 陈艾. 敏感材料与传感器[M]. 北京: 化学工业出版社, 2004: 98-103.
- [6] 沈建华,杨艳琴,翟晓曙. MSP430 系列 16 位超低功耗单片机原理与应用[M]. 北京: 清华大学出版社, 2004: 132-138.
- [7] 董尚斌. 电子线路(I) [M]. 北京: 清华大学出版社, 2006: 298-303.
- [8] 黄根春,陈小桥,张望先. 电子设计教程[M]. 北京: 电子工业出版社, 2007: 111-113.
- [9] 李联. MOS 运算放大器-原理、设计与应用[M]. 上海: 复旦大学出版社, 1987.
- [10] 孙铁,段宁远. 运算放大器的闭环参数测试[J]. 半导体技术, 2002, 27(9): 60-64.
- [11] 孙雁. 一种动态开关电容运算放大器共模负反馈电路[J]. 第一版. 电路与系统学报, 2004, 9(2): 55-58.
- [12] 邓星钟. 机电传动控制[M]. 3 版. 武汉: 华中科技大学出版社, 2001.
- [13] 罗振东,廖光裕. 计算机图示学原理与方法[M]. 上海: 上海复旦大学出版社, 1993.