

# 基于单片机和FPGA的低频数字相位测量仪研究

郭贝贝 全战营

(河南机电高等专科学校 河南新乡 453002)

**摘要:**本文设计了一种基于单片机和FPGA的低频数字相位测量仪。系统采用等精度的测量方法可以较精确的测量出两个相同频率信号的相位差。系统中的FPGA部分进行数据采集,单片机部分对数据进行处理,并在数码管上显示待测信号的相位差。与传统相位测量仪相比,本系统有处理速度快、稳定性高、性价比高等优点。

**关键词:**单片机 FPGA 低频相位差设计

**中图分类号:**TP216

**文献标识码:**A

**文章编号:**1007-9416(2012)06-0105-02

相位是交流信号的重要参数之一,相位差的测量是电子和电力测量中经常遇到的问题,如何获得准确的相位差已经越来越重要。例如在电力系统中,当电网合闸时,要求两电网信号的相位必须相同,如果信号相位不同,就会在电网中产生很大的冲击电流,造成严重事故。因此,相位测量在信号提取、检测、处理等方面有重要的应

用意义。随着数字电子技术在实际生产应用中的发展,由数字逻辑电路组成的控制系统已经逐渐成为现代测量、检测技术中的主要方法。本文介绍了一种基于单片机和FPGA的低频数字相位测量仪,该设计具有测量精度高、反应速度快、稳定性好、读数方便等明显特点。<sup>[1]</sup>

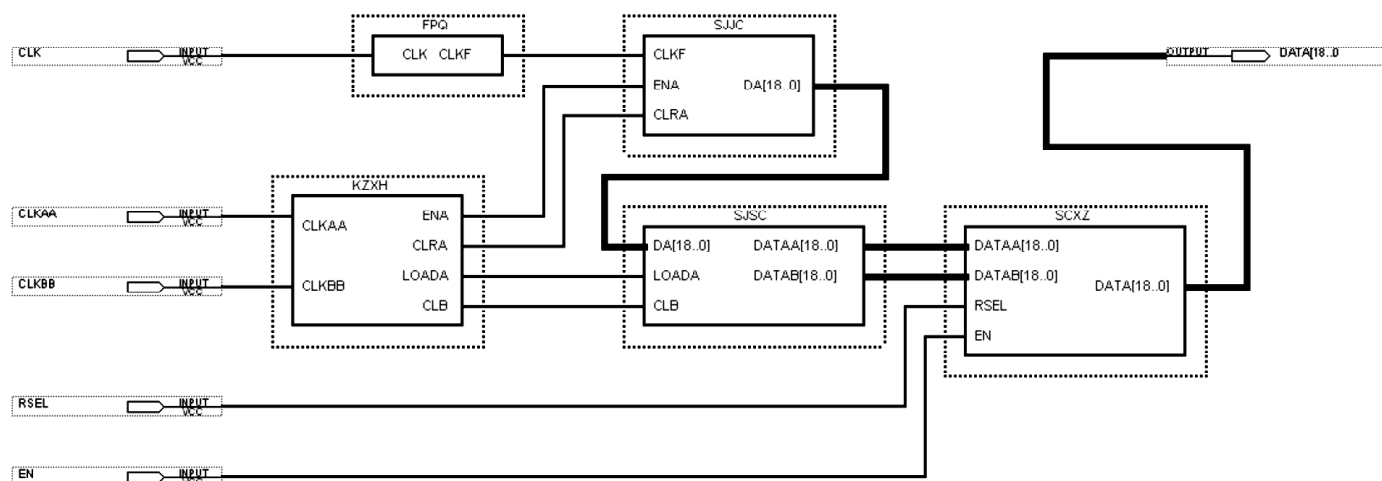


图1 FPGA数据采集电路系统框图

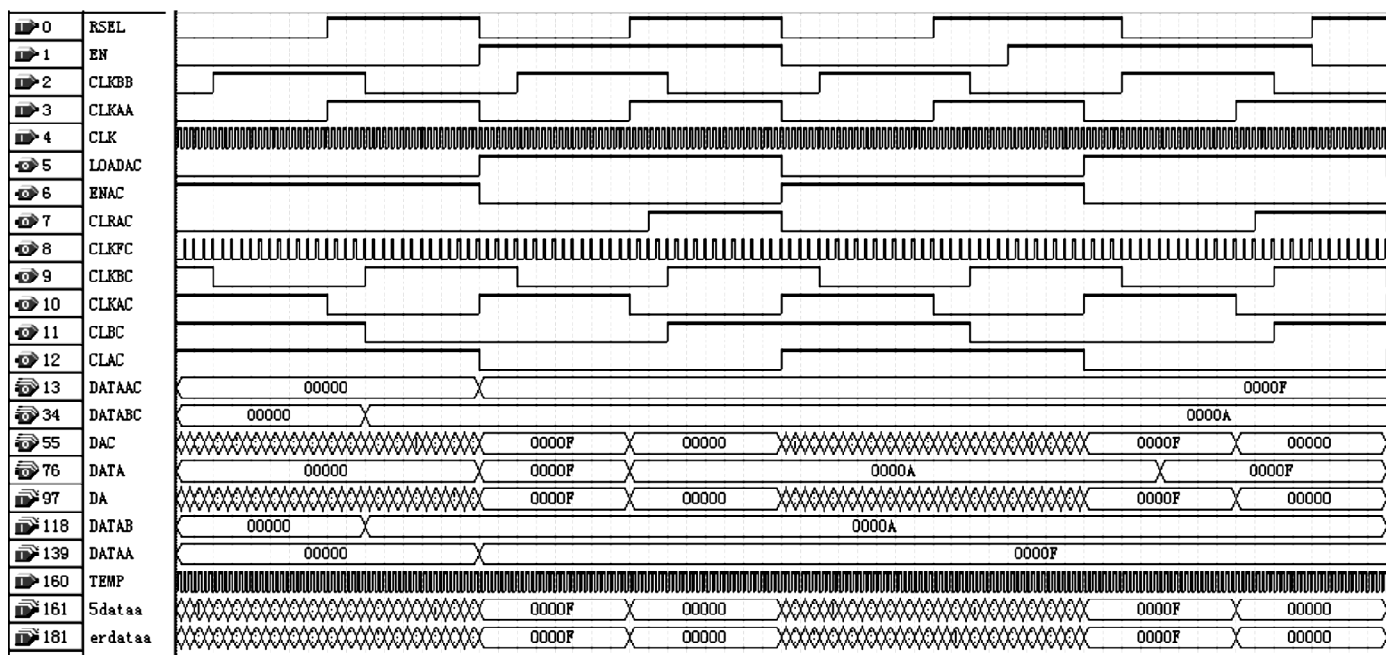


图2 FPGA数据采集电路仿真图

本次设计主要研究20Hz~20kHz频率范围内的信号的频率和相位差显示,相位测量绝对误差 $\leq 1^\circ$ 。

## 1、原理及总体设计

本设计采用等精度测量原理,即用异或鉴相方法在上升和下降沿分别测出时间差,继而求出其平均值。首先,将两路输入信号异或后,产生一个时间差信号,并以此作为门信号;然后,用标准脉冲信号对其进行填充,并测量宽度,与标准脉冲信号“逻辑与”之后,输出一簇标准脉冲信号;再在特定的时间内对其进行计数,平均之后则可求出两路信号的时间差。该电路异或后的门信号,还可用于同步平均时间的门控信号。同时,该电路还可以进行相位超前和滞后的判断。

根据设计要求,本系统可分为数据采集电路、数据运算控制电路和数据显示电路三大基本组成部分<sup>[2]</sup>。系统采用单片机和FPGA相结合的结构,构成整个系统的测控主体。其中,FPGA主要负责采集两个同频待测信号的频率和相位差所对应的时间差,并传送给单片机;而单片机负责读取FPGA采集到的数据,并根据这些数据计算出待测信号的频率及两路同频待测信号之间的相位差,最后在显示器上显示计算结果。由于FPGA对脉冲信号比较敏感,而被测信号是两路频率相同、相位不同的正弦波信号,因此为了准确测出两路信号的相位差和频率,必须要对输入的波形进行整形处理,使正弦波信号变成方波信号。

## 2、硬件设计与分析

### 2.1 信号整形电路的设计

由于输入信号幅值、频率都是变化的,所以必须对信号进行整形处理。最简单的信号整形电路就是一个单门限电压比较器。当输入为正弦波时,信号每过一次零,比较器的输出端会产生一次电压跳变,但由于它的正负幅值均受到供电电源的限制,因此输出的电压波形是一个具有正负极性的方波,这样就完成了电压波形的整形。但该整形电路抗干扰能力比较差,会在信号过零点时发生多次触发的现象,从而影响FPGA计数,使单片机无法准确计算出数值。为避免发生干扰,本系统使用两个引入正反馈网络的施密特触发器组成的整形电路,可以有效地提高抗干扰能力。其中为保证输入电路对相位差测量结果不带来误差,这里必须保证两个施密特触发器的门限电平是相等的<sup>[3]</sup>。

### 2.2 FPGA 数据采集电路的设计

FPGA数据采集电路测量正弦波信号频率的原理是:在正弦波信号整形后得到的方波信号的一个周期内,对周期为 $T_c$ 秒的数据采样信号进行计数,将其计数结果除以 $T_c$ ,得到的就是被测正弦波信号的频率,单位为Hz。测量正弦波信号周期的原理是:同样在整形得到的方波信号的一个周期内,对周期为 $T_c$ 秒的数据采样信号进行计数,其计数结果乘以 $T_c$ ,就是被测正弦波信号的周期,单位为秒。FPGA数据采集电路的功能是实现将待测同频正弦波信号的周期、相位差转变为19位的数字量。测量两个同频正弦波信号的相位差,关键是要测出两个同频信号起点之间的时间差 $\Delta t$ ,则根据 $\Delta \phi = \Delta t \times 360^\circ / T_c$ 即可求出相位差 $\Delta \phi$ ,因此测量正弦波信号相位差原理与测量周期的原理相似。

根据以上设计思想,FPGA数据采集电路可设计成时钟信号分频模块FPQ,测量控制信号发生模块KZXH,被测信号有关时间检测模块SJJC,数据锁存模块SJSC和输出选择模块SCXZ五个模块,

.....上接第104页

取相应的数据,最后再将模板文件转换为html网页文件呈现给用户,供浏览器端查阅。

## 4、实现功能

定制报表提供了能源成本管理、能源平衡管理、能源台账管理、能源介质结算管理、能源介质综合管理等方面的管理、呈现和分析,提供了对各个工序、厂区在每天、每月、每年产品和副产品产出、原料消耗、能源生产与消耗的成本情况和能源折标情况;对能源管理过程中的重要能源介质进行深入的分析和管理的;提供了公司各个主要能源介质在结算时的采购情况和外售情况并对公司内的各系统

整个系统组成框图如图1所示。

### 2.3 单片机数据运算电路的设计

单片机数据运算控制电路的硬件可由单片机、晶振电路、按键及显示接口电路等组成。该电路的工作原理及整体设计思路是:FPGA收到数据传送指令,将采集到的数据按要求发送给单片机;单片机连续读取收到信号的周期和同频两个信号a、b的相位差所对应的时间差,并将读取的数据进行相关计算;最后通过单片机串口,将数据信息传送到数据显示电路,实现相位差和频率的显示。单片机在获取FPGA的数据时,开始的是一般的读取指令MOV指令,分别从单片机的P0口、P2口、P1口的低3位读入数据,组合为一个19位的二进制数据,通过控制口线P1.3、P1.5控制FPGA释放数据。经过多次测试,采用这种方法可获得比较好的效果。单片机从FPGA读取信息后,对信息进行计算,算出信号a的频率。由于a、b信号是两路频率相同、相位不同的正弦波信号,因此经过整形电路后形成频率相同,时间上不重合的两路信号,这样,FPGA可以计数出两路信号的时间差从而计算出a、b信号的相位差。最后单片机需要将信号送到输出端显示出来,即单片机通过显示子程序将信息送到显示电路显示出来。

### 2.4 数据显示电路的设计

本系统数据显示电路的设计采用静态显示的方式。这种显示方式不仅可以得到较为简单的硬件电路,而且还有稳定的数据输出。对单片机而言,这种显示连接的方式不仅占用端口少,而且充分利用了单片机资源,简化软件编程,操作时也体现出较高的可靠性。

## 3、系统仿真

本系统比较复杂,因此采用自底向上,模块化设计方法,图2是FPGA数据采集电路VHDL程序设计仿真图<sup>[4]</sup>。

## 4、设计分析

(1)中、低频段的测量会有一定误差,并且频率越低,误差越大。为实现中低频测量精度的要求,本系统采用10MHz数据采集信号对两个待测信号的周期和相位差所对应的时间差值进行循环计数测量。

(2)本系统中数据显示电路是由8个共阳极七段数码管和1个74LS164芯片组成,通过这种显示方式能得到较为简单的硬件电路,同时获得稳定的输出数据,具有很强的实用性和较高的可靠性。

(3)通过扩展计数器位数和提高时钟频率的方法能够进一步提高低频信号的测量精度和扩大频率测量的范围。

## 参考文献

- [1] 孟庆海,张洲.VHDL基础及经典实例开发[M].西安:西安交通大学出版社,2008:399-400.
- [2] 周润景,图雅,张丽敏.基于Quartus II的FPGA/CPLD数字系统设计实例[M].北京:电子工业出版社,2007:1-12.
- [3] 辛春艳.VHDL硬件描述语言[M].北京:国防工业出版社,2002:1-8.
- [4] 夏晔.基于CPLD的低频数字相位测量仪[J].测控技术,2006,32(10):P17-18.

在公司各个主体工序、重要耗能设备的消耗量、单耗情况进行了统一综合的统计和分析。

## 5、结语

唐钢EMS定制报表管理是对能源管理系统中能源数据的统计和分析,是唐钢能源管理到工序、能源管理到班组、能源管理到成本等管理思想的具体实现。对结果的统计和呈现和分析,便于用户站在公司、系统的高度来认识各种介质系统的能流情况,便于其指引生产或者作出相应的决策,从而实现节能增效的目的。