

doi:10.3969/j.issn.1563-4795.2011.02.001

# 高性能DDS芯片AD9954及其应用

许 朋, 乔龙飞, 何 明

(武汉大学电子信息学院, 湖北 武汉 430079)

**摘 要:** 文中首先介绍了AD9954的主要特点和各个引脚的功能, 分析了其内部框架结构和芯片工作原理。接着叙述了芯片串行通信的原理与芯片内部产生各种信号的控制方式。最后给出了用AD9954产生各种常用的调制信号的具体实现方案。

**关键字:** DDS; FM; 串行通信; 键控调制

## 0 引言

直接数字频率合成技术 (DDS) 是在20世纪70年代提出的, 它是利用数字可控振荡器技术, 直接以数字信号控制来产生高精度频率信号, 其频率分辨率可达 $1 \times 10^{-10}$  Hz, 与传统的直接频率合成 (Ds)、锁相环间接频率合成 (PLL) 相比, 它具有频率切换时间极短、频率分辨率高、相位连续, 相噪低, 结构简单、体积小、成本低等优势, 因此在生产实践中, DDS技术应用十分广泛。但是, 随着技术发展的日新月异, 技术指标的不断精确, 旧有的DDS芯片难以满足现代生产研发需求。因此, 对新型高速的DDS芯片的使用需求便迫在眉睫, 各半导体公司也相应推出了自己的DDS芯片产品。

本文便介绍了ADI公司生产的高速DDS芯片AD9954。该芯片虽然不是现在最新最高端的产品, 但其优越的性能可以满足大多数教学和科研的要求。

## 1 AD9954介绍

### 1.1 主要参数及特点

AD9954内部结构如图1所示。其内置高速、高性能的400MSPS、14位D/A转换器及超高速比较器 (可达200MHz); 窄带SFDR大于80 dB, 相位噪声优于-120 dBc/Hz; DDS核心具有32位频率控制字, 14位相位控制字, 14位幅度控制字; 内

置1024×32bit RAM, 可实现不同的调制模式; 内置锁相环, 4~20倍频可编程调节; 通用I/O串行通信, 支持大多数5V数字电平; 该芯片可作为数字编程控制的频率合成器, 最高能产生180MHz的正弦波。

### 1.2 主要引脚说明

AD9954采用48脚TQFP/EP封装, 其引脚排列如图2所示, 各引脚定义如下:

#### 1) 控制引脚

**I/O UPDATE:** 在该引脚的上升沿可把内部缓冲存储器中的内容送到I/O寄存器中。引脚电平的建立和保持与SYNC-CLK的输出信号有关。

**IOSYNC:** 同步串行通信复位脚; 为高电平时, 当前I/O操作立即停止; 为低电平时开始新的I/O操作; 不用时, 引脚必须接地。

**SCLK:** 串行同步I/O通信时钟输入端。

**SDIO:** 三线模式时, 用作串行数据输入。二线模式时, 用作串行数据输入和输出。

**SDO:** 三线模式时, 用作串行数据输出。二线模式时, 不用, 可悬空。

**CS:** 片选端, 低电平有效, 允许多个片芯片共用I/O总线。

**SYNC\_CLK:** 同步时钟输出脚, 频率为内部主时钟的1/4, 用于外围硬件的同步, 可编程关闭。

**SYNC\_IN:** 同步多片AD9954芯片的输入信号时钟, 使用时与主AD9954的SYNC\_CLK相连。

**OSK:** 在编程操作时可用该脚来控制幅

收稿日期: 2010-12-15

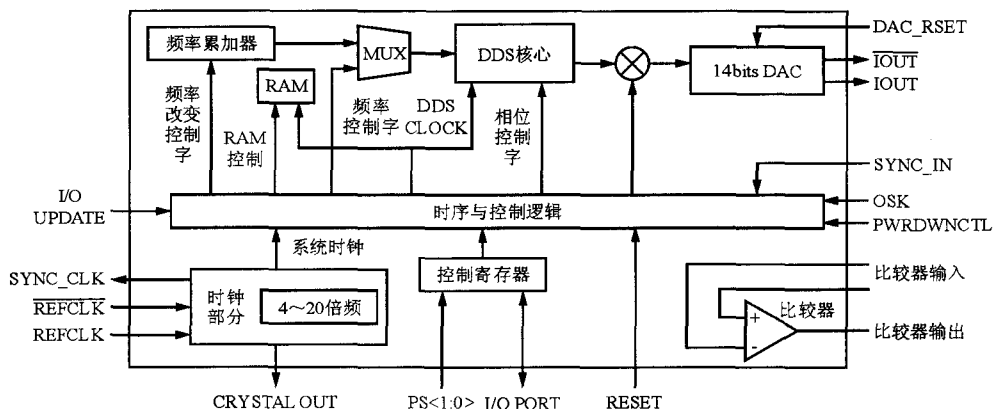


图1 AD9954的内部结构图

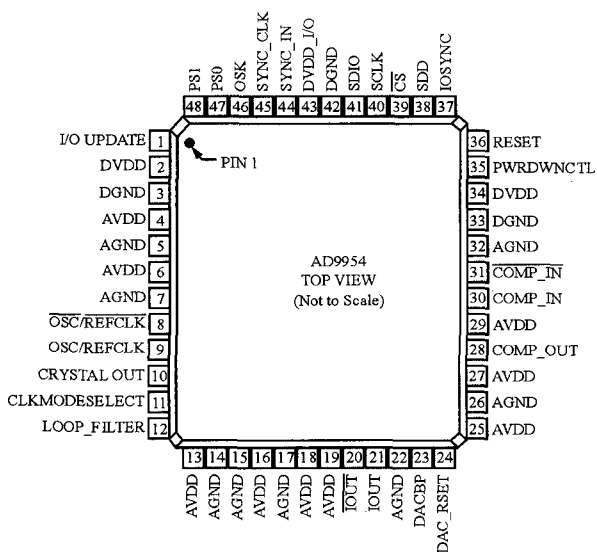


图2 AD9954的外形封装图

度——时间斜率，与SYNC\_CLK同步；当OSK不需要编程时，此脚接DGND；

PS0和PS1：用来选择4个RAM段控制字中的一个。

RESET：复位引脚，高电平时复位AD9954，使其处于初始状态，此时I/O通信模块停止工作。

PWRDWNCTL：电源控制引脚，引脚接地时，为软件控制模式；引脚接高时，为硬件控制模式。

CLKMODESELECT：振荡器控制脚；引脚接高（1.8V）时，使能内部振荡模块。

## 2) 功能引脚

OSC/REFCLK和OSC/REFCLK：参考时钟或振荡器输入端，可根据需求使用不同接法选择无源晶振、有源晶振或其他时钟信号。

CRYSTAL OUT：系统内部主时钟输出，用于同步多片AD9954系统主时钟。

IOUT和IOUT：内部DAC电流输出端，可接电流型运放。

DACBP：内部DAC去耦引脚，一般接0.1μF电容到模拟地。

DAC\_RSET：内部DAC输出电流大小控制脚，有关系式 $R_{SET} = (39.19/I_{OUT}) \Omega$ ，输出电流要小于15mA，推荐值为10mA。

COMP\_OUT：比较器输出端。

COMP\_IN和COMP\_IN：比较器输入端。

LOOP\_FILTER：内部PLL环路滤波输出，根据系统工作频率的需要选择合适的电阻电容串联到AVDD。

## 1.3 AD9954串行通信说明

在AD9954的串行操作中，指令字节用来指定读/写操作和寄存器地址。在串行操作通信阶段，一般先传送的指令字节，对应于SCLK的前8个上升沿，其对应的8比特信息见表1。

表1 指令字节信息

MSB	D6	D5	D4	D3	D2	D1	LSB
R/ $\bar{W}$	X	X	A4	A3	A2	A1	A0

其中R/ $\bar{w}$ 位用于决定指令字后的操作是读还是写，高电平为读出，低电平为写入；6、5位的电平高低与操作无关；4~0位则对应于A4—A0，表示操作串行寄存器地址。通过该地址信息查阅指令向量表，可获得接下来传送的控制字的控制信息与控制字字节数。

当前通信周期完成后, AD9954的串口控制器即认为接下来的8个SCLK的上升沿对应的是下一个通信周期的指令字。另外, IOSYNC引脚为高时将立即终止当前的通信周期, 而当IOSYNC引脚状态回到低电平时, AD9954串口控制器即认为接下来的8个系统时钟的上升沿对应的是下一个通信周期的指令字, 从而保持通信的同步, 具体如图3、4、5所示。

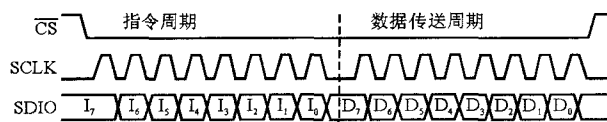


图3 双线串行通信模式1时序图

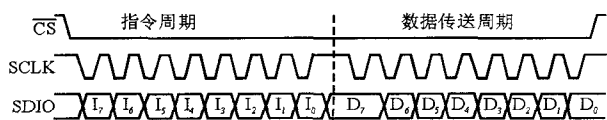


图4 双线串行通信模式2时序图

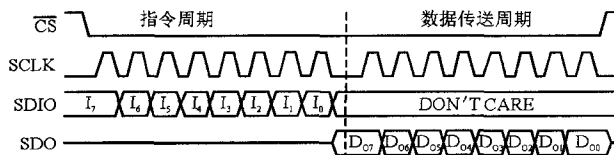


图5 三线串行通信模式时序图

通信完成后, 需对I/O UPDATE引脚加一个正脉冲, 利用脉冲的上升沿将传送的控制数据从I/O串口控制器中送入对应的各个寄存器, 从而启动设定的功能。

AD9954的串行通信又可编程设定为高位数据先发送与低位字节先发送、三线串行通信与两线串行通信方式, 总共有四种不同的组合, 因此, 设计者可以根据具体应用情况灵活的选择不同串行通信方式, 这给应用带来了极大的方便。

#### 1.4 AD9954的工作模式

AD9954可以工作在不同的模式, 满足不同场合的应用需求。AD9954共有3种工作模式, 分别为单一频率模式、RAM控制模式和线性扫频模式。下面进行具体介绍。

##### (1) 单一频率模式

单一频率模式是AD9954最基本的工作模式。用户只需要将频率控制字送入对应的FTW0寄存器, 将相位控制字送入对应的POW0寄存器 (默认值为0) 中, 便可实现单一的频率确定、相位

可调的正弦波输出。当系统主时钟工作在400MHz时, AD9954可输出高达180MHz的正弦波。

频率控制字的计算公式如下:  $FTW = (f_{out}/f_{sys}) \times 2^{32}$

相位控制字的计算公式如下:  $\varphi = (\frac{POW}{2^{14}}) \times 360^\circ$

##### (2) RAM控制模式

AD9954共有1024\*32bit的RAM空间, 可存储1024个频率控制字或相位控制字。需要注意的是, 相位控制字应存储在32bit中的<17:0>位中, 其他位不用。目的控制字的选择由寄存器CFR1<30>决定。

AD9954的RAM可根据4个RAM控制字RSCW0, RSCW1, RSCW2, RSCW3值划分成4块地址可重复, 大小自由的空间。编程设置时, 只需要在每一个RSCW控制字的对应位上写入各自的开始地址与结束地址即可。

RAM空间确定后, 可根据具体应用要求, 在5种不同的传送方式中选择一种, 并可以一定的速率传送到预先设定的目的寄存器中。该传送速率可编程设置。在控制字RSCW中, 有一个16位的传送速率控制字RSARR, 实际传送速率  $F = \frac{f_{sys\_clk}}{RSARR}$  的值。

所以, 在RAM控制模式下, 可以根据不同的需求, 预先存入需要的波表, 即可输出各种复杂正弦波相关的波形, 例如, FM波, 2PSK波, 2ASK波, 2FSK波等等。

##### (3) 线性扫频模式

除RAM控制模式外, AD9954还有一种高级的工作模式——线性扫频模式。线性扫频模式极为简便的实现了单、双向扫频。

具体设置时, 需将起始频率控制字存入FTW0中, 终止扫描频率控制字存入FTW1中。要求终止频率控制字大于起始频率控制字。线性扫频时, AD9954的增步进频率和减步进频率可分别设置, 只需将增步进频率控制字存入PLSCW中, 减步进频率控制字存入NLSCW中。两个步进频率控制字都是32位, 可实现大小不同的步进。扫频模式下, AD9954的扫频方向由外部管脚PS0

的值和CFR1<2> (No-Dwell) 的值共同决定, 具体如图6、7所示。注意: 在线性扫频模式下, 应将PS1引脚的值置为0。

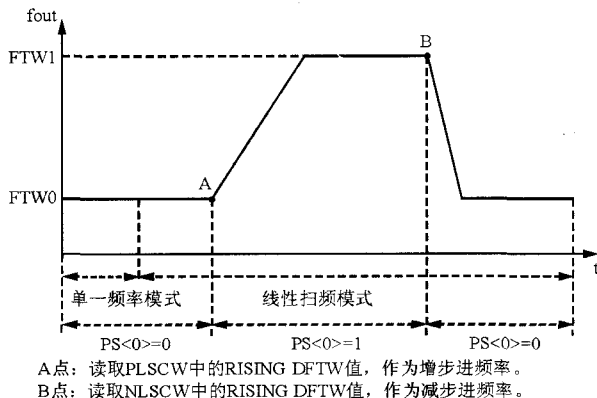


图6 单频率模式步进图

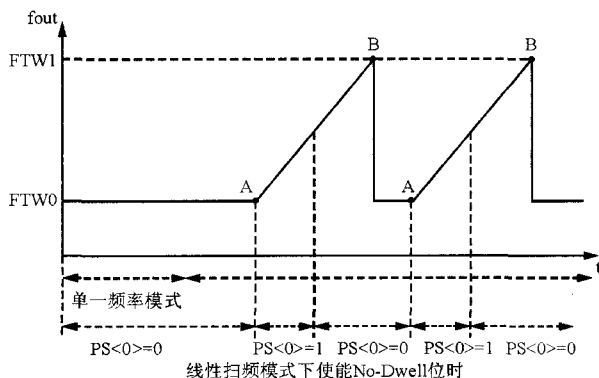


图7 线性扫频模式下步进图

### 1.5 AD9954电路设计

系统时钟频率的稳定度与时钟上升下降沿的陡峭程度有关, 它直接决定了DDS芯片输出信号的频率精确度和稳定度。因此, 本系统中采用了工作频率为20MHz的有源晶振作为AD9954的时钟输入, 并在AD9954内部20倍倍频至400MHz, 以同时确保系统的工作速度与信号的稳定度。由于20MHz有源晶振会在电源带入约为300mV的噪声, 若处理不当则会耦合进AD9954的输出信号, 降低系统信噪比。因此, 在PCB布局时, 要重点注意晶振电源线、地线与AD9954电源线、地线间的布局, 尽量采用平行布线, 并在AD9954的各个供电引脚与地间加上耦合电容。AD9954的内部DAC为电流型输出, 因此应采用电流型运放(如TI的THS4011)接一射随电路进行输出。此时输出的信号中有一幅度为1.8V的直流分量, 可在运放输出端接一隔直电容除去。具体设计原理如

图8所示。

## 2 典型信号的产生

对于DDS芯片而言, 系统工作主时钟频率越高, 则输出信号每周期的点数就越多, 波形就越精确, 这样才具有较高的信噪比。因此, 需直接将AD9954的系统主时钟设置为400MHz。

### 2.1 标准正弦信号的产生

正弦函数的形式为 $f(t) = \sin(2\pi f_0 t + \theta)$ , AD9954支持对 $f_0$ 和 $\theta$ 的设置。其中由控制字FTW0设置频率 $f_0$ , 由控制字POW0设置相角 $\theta$ 。若要产生一频率为60MHz, 相角为50°的正弦波, 可按照以下步骤操作:

1) 初始化系统, 需要禁用RAM模式、线性扫频模式, 选择正弦输出, 采用内部20倍倍频, 则将0x00001000写入控制字CFR1, 将0x0000A4写入CFR2。

2) 由公式 $FTW = (f_{out}/f_{sys}) \times 2^{32}$ , 计算得到频率控制字为0x26666666, 写入控制字FTW0。

3) 由公式 $\varphi = (\frac{POW}{2^{14}}) \times 360^\circ$ , 计算得到相位控制字为0x08E3, 写入控制字POW0。

4) 对I/O UPDATE引脚发送一个正脉冲, 启动AD9954。

### 2.2 2FSK频移键控信号的产生

所谓FSK就是用数字信号去调制载波频率。此方式实现起来比较容易, 抗噪声和抗衰减性能好, 稳定可靠, 是中低速数据传输最佳选择。频移就是把振幅、相位作为常量, 而把频率作为变量, 通过频率的变化来实现信号的识别。在2FSK中传送的信号只有0和1两式中, 波形如图9所示。

用AD9954进行实现时, 可以使用RAM控制模式, 将其目的地址设置为频率控制字FTW。然后从4块RAM空间中任选两块, 给他们分配大小为1个32bit, 分别存入0和1所对应的频率控制字。发送信号时, 通过改变PS0, PS1的值来实现。具体如下:

1) 初始化系统, 启动控制RAM模式, 目的地址为频率控制字FTW, 禁用线性扫频模式, 选择正弦输出, 采用内部20倍倍频, 则将

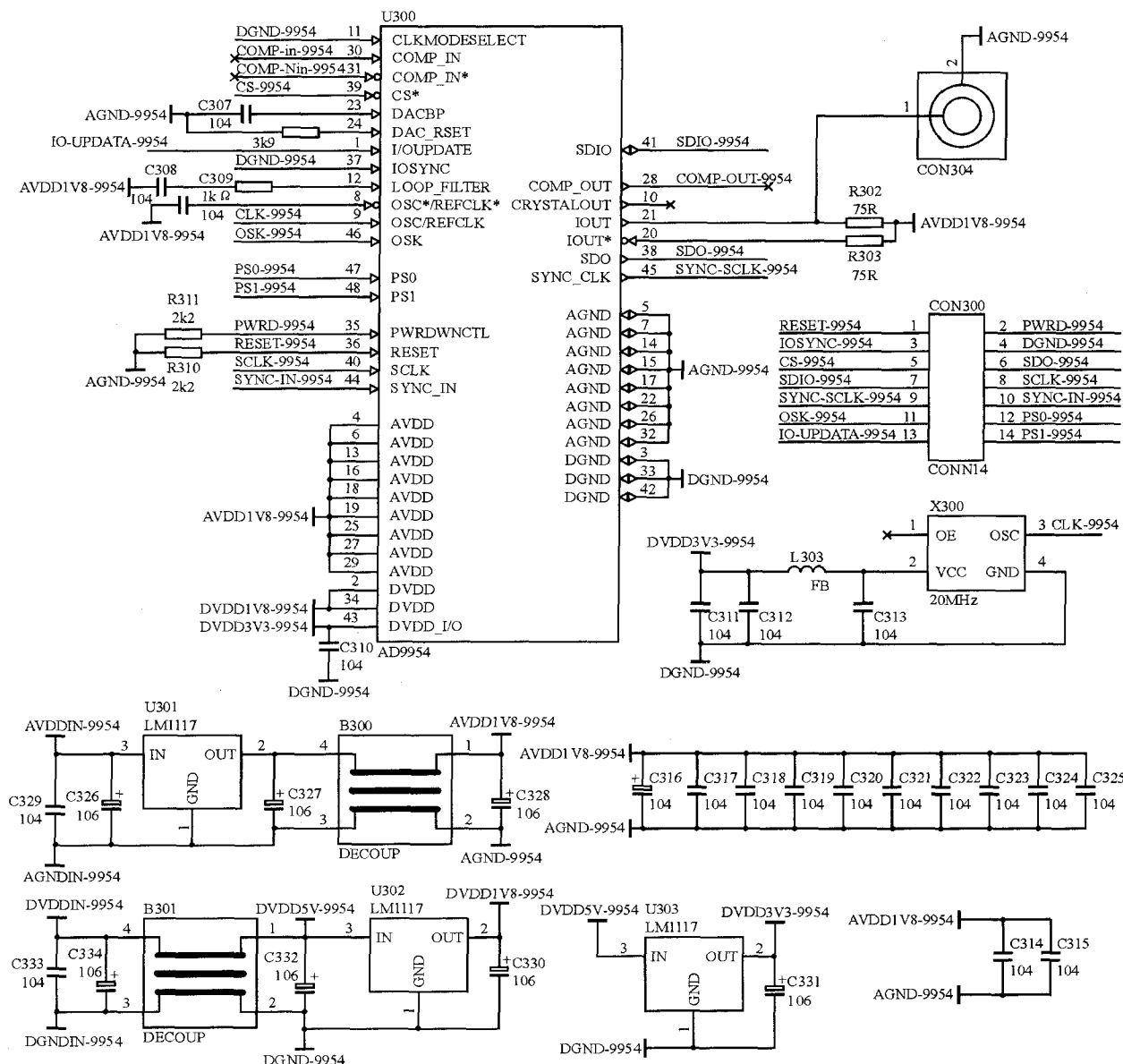


图8 AD9954的应用电路图

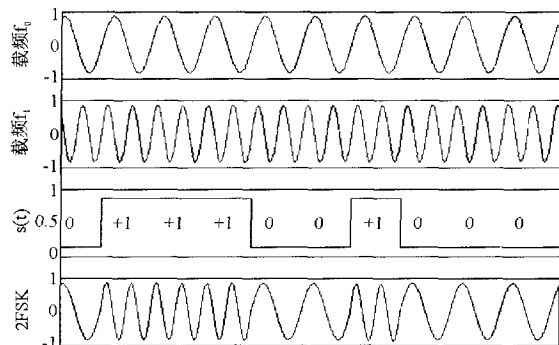


图9 2FSK中的信号时序图

0x80007000写入控制字CFR1, 将0x0000A4写入CFR2。

2) 选取信号1对应频率20MHz, 其频率控制

字为0x0CCCCCCC; 信号0对应频率10MHz, 其频率控制字为0x06666666。

3) 设置控制字RSCW0对应的RAM空间起始地址为0x80, 终止地址为0x80, 既将0x0000800002写入RSCW0中。AD9954要求对RAM的设置与对RAM读写操作必须连续进行, 所以应立即执行写RAM命令, 将0x06666666写入RAM。于是信号0的频率控制字便被写入0x80中, 由RSCW0控制。

4) 同第3) 步类似, 设置RSCW1的起始终止地址均为0x10, 既将0x0000104000写入RSCW1中, 将0x0CCCCCCC写入其对应的RAM空间。

5) 将AD9954的PS1脚拉为0, 将PS0与输入的数字信号相连。输入信号为0时,  $\langle \text{PS0:PS1} \rangle < 0:0 \rangle$ , 则RAM由RSCW0控制, 其对应存储的频率控制字0x06666666被自动写入FTW0, AD9954此时输出频率为10MHz的正弦波; 输入信号为1时,  $\langle \text{PS0:PS1} \rangle < 1:0 \rangle$ , 则RAM由RSCW1控制, 其对应存储的频率控制字0x0CCCCCCC被自动写入FTW0, AD9954此时输出频率为20MHz的正弦波。由此便实现了2FSK信号的产生。

若要产生类似的调制信号2PSK, 2ASK, 大体设置相同。不同的是: 对于2PSK, RAM的地址应设为相位控制字POW0, 且两个相位控制字对应的相角应正好相差180°; 对于2ASK, 则只需将其中信号0对应的频率控制字设为0x00000000即可。

### 2.3 FM调频信号的产生

单音调制的调频波的瞬时角频率可表示为:  $\omega_f(t) = \omega_c + k_f V_{\Omega} \cos \Omega t$ , 其中  $k_f V_{\Omega}$  记为  $\Delta \omega_m$ , 称为最大频偏或简称频偏;  $\omega_c$  为调制前载波的角频率, 为一定值;  $\Omega$  为调制信号的角频率, 同样为一定值。

AD9954可以实现最大频偏, 载波角频率, 调制波角频率均可任意设置的FM波, 在实际应用时具有很大的灵活性。具体实例如下:

1) 产生500点, 位宽为32bit的正弦波表, 用于后续生成FM波波表, 存储在外部RAM或控制AD9954的单片机内部RAM中。

2) 初始化系统, 启动控制RAM模式, 目的地址为频率控制字FTW, 禁用线性扫频模式, 选择正弦输出, 采用内部20倍倍频, 则将0x80007000写入控制字CFR1, 将0x0000A4写入CFR2。

3) 根据要产生的FM波的要求, 计算各个参数。设FM波的载波频率为10MHz, 对应的频率控制字为0x06666666; 记为F0。设最大频偏为10KHz, 对应频率控制字0x0001A36E, 记为 $\Delta F$ ; 记之前生成的波表中的数据为  $f[i]$ 。对波表的数据进行第一步处理:  $f[i] = f[i] * \Delta F / 0xFFFFFFFF$ , 生成新波表该波表对应着最大值为10KHz的频偏; 再对新波表进行第二步处理:  $f$

$[i] = f[i] + F0 - \Delta F$ , 生成最终的最大频偏为10KHz, 载波频率为10MHz的FM波波表。

4) 设置RAM。产生FM波时, 需要将波表的频率控制字连续不断送入FTW0中, 应选择连续循环模式 (Continuous Recirculation Mode)。不需要改变波表, 所以只需要用一个RAM控制字RSCW0控制即可。置PS0, PS1引脚为0, 选中RSCW0。令起始地址为0x000, 终止地址为0x1F3, 划分了500个32bit用于存储波表。设FM波中调制波频率为1KHz, 则波表的数据应以500KHz的频率不断进入FTW0, 而因为数字RAM模块工作频率为系统主时钟的4分频即100MHz, 对于RAM控制模块, 应每200个CLK后从RAM中读取新值送入FTW0中。综上, 应对RSCW0写入控制字值0xC8F30108, 并立即写入整个FM波波表即500个32bit数据。

### 3 结束语

采用先进技术的DDS芯片AD9954, 具有芯片工作速度快、内置大容量RAM、信号信噪比高、频率和相位分辨率高等优点, 且可以采用多种组合控制模式, 产生各种特殊的正弦信号。另外, 该芯片外围硬件电路简单, 对控制芯片没有特殊要求, 如需成本, 可采用51单片机, 需低功耗时可采用MSP430系列。因此AD9954具有较为广泛的应用前景, 可用于测试与测量设备的信号输出源, 雷达与扫描系统的FM线性调频源, 可编程时钟发生器等方面。

#### 参考文献

- [1] 董尚斌, 代永红, 金伟正, 等. 电子线路(II)[M]. 清华大学出版社, 2008; 272-82
- [2] 樊昌信. 通信原理(第5版)[M]. 北京: 国防工业出版社, 2004; 23-46
- [3] 白居易. 直接数字频率合成[M]. 西安: 西安交通大学出版社, 2007
- [4] 400 MSPS 14-Bit DAC, 1.8 V CMOS Direct Digital Synthesizer AD9954, Analog Devices inc, 2003.
- [5] (美) Vadim Manassewitsch, 著. 频率合成原理与设计[M]. 何松柏, 宋亚梅, 鲍景富, 等, 译. 北京: 电子工业出版社, 2008