

简易数字信号传输性能分析仪实现

赵林军

(陕西理工学院 电信工程系, 陕西 汉中 723003)

摘要:论述了采用EP3C55F484C8N完成简易数字信号传输性能分析仪的方法。该仪器所使用的信源由周期为255的m序列及其曼彻斯特编码提供,经NE5532实现的截至频率可选的低通滤波器滤波与AD811实现放大后提供信道传输信号,由一个周期为4027的m序列模拟信道的加性噪声。低通滤波器的截至频率在100KHz、200KHz、500KHz内可选,放大器的增益在0.2~4内连续可调,噪声幅度在100mV~TTL电平内连续可调。接收端采用了CD4046数字锁相环完成位同步的提取,并输出含噪信号与位同步信号,用之在示波器上实现传输信号的眼图显示与参数测量。

关键词:FPGA;位同步;全数字锁相环

中图分类号:TN391 **文献标识码:**A **文章编号:**1009-3044(2011)31-7747-02

Implement of Simple Signal Transmission Performance Analyzer

ZHAO Lin-jun

(Department of E.I., Shaanxi University of Technology, Hanzhong 723003, China)

Abstract: The implement of a simple digital signal transmission performance analyzer with EP3C55F484C8N is discussed. An m sequence and their Manchester code are used as the testing signal, and the use of NE5532 and AD811 to achieve three low-pass filters which cutoff frequencies of 100KHz, 200KHz and 500KHz and gain in 0.2~4 range adjustable. An analog channel additive noise produced by a cycle of 4027 m sequence, that its amplitude is adjustable continuously in 100mV-TTL level. At the same time, the receiver used CD4046 digital phase locked loop done bit synchronization extraction. The signal with noise and the bit synchronous signal are output to oscilloscope to display eye pattern.

Key words: FPGA; bit synchronization; eye pattern

随着数字传输技术的广泛应用,需要更多的各种各样的通信测试仪器完成系统参数的参与与调试。数字传输性能分析仪作为一种数字通信系统设计与检测的设备在数字传输系统的工程施工与日常维护中发挥着重要的作用。文中论述的是采用Altera cyclone III EP3C55F484C8N实现简易数字信号传输性能分析仪的实现,其传输数据速率为10~100Kbp范围内以10Kbps步进可调,并设计的截至频率为100kHz、200kHz与500kHz三个可选低通滤波器,其带外衰减大于40dB/十倍频程,通带增益在0.2~4.0范围内可调;设计一个数据率为10Mbps的m序列作为信道的加性噪声,其输出峰峰值为100mV~TTL电平可调。

1 实现方案

文中拟采用的系统整体实现方案如图1所示。以FPGA为核心实现系统设计。采用FPGA实现m序列与曼彻斯特编码简单,且码速率在一定范围内连续可调,精度较高。设计中可采用SOPC实现一个32bit的内核,其工作频率高、系统稳定,由其实现对码速率预设与显示,可极大缩减系统整体硬件电路的设计与调试时间。

2 硬件实现

2.1 信源电路

文中设计的系统所使用的信源为m序列与曼彻斯特码两种,其中m序列 V_i 的生成多项式为 $f_i(x)=1+x^2+x^3+x^4+x^8$,将其输出与时钟相异或可得曼彻斯特码输出。为了可控输出信号的码型,如图2所示的双输入端异或门的输入 clk (clk 为m序列发生器的时钟)端添加了一个双输入的与门,当 $CNT=1$ 时,控制异或门输出m序列的曼彻斯特码;当 $CNT=0$ 时,控制异或门输出系统所需的m序列^[1]。系统测试信道传输特性时所需的信号由它们提供。

2.3 滤波器电路

文中三个截至频率分别为100KHz、200KHz、500KHz的低通滤波器均采用了NE5532实

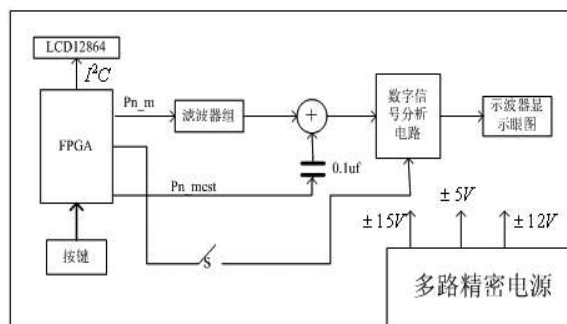


图1 系统整体实现方案

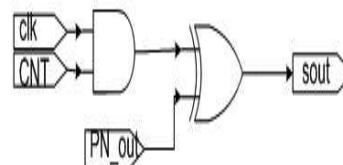


图2 信号输出电路

收稿日期:2011-08-15

作者简介:赵林军(1973-),男,陕西临潼人,副教授,硕士,研究方向为DSP与FPGA应用系统设计。

本栏目责任编辑:唐一东

人工智能及识别技术 7747

现,其衰减斜率大于45dB/十倍频程。首先在multisim11.0环境下,构建了如图3所示的双电源供电方式二阶有源低通滤波器,设计截至频率分别为100KHz、200KHz、500KHz时衰减1dB,在它们的各自的十倍频程频率点衰减15dB以上,这样将三个如此的低通滤波器级联即可实现系统的设计要求。文中设计VCC=+15V、VEE=-15V。

- ① $f_c=100\text{KHz}$ 时, $R_1=R_2=0.68\text{K}$, $C_1=C_2=470\text{pf}$;
- ② $f_c=200\text{KHz}$ 时, $R_1=R_2=1.5\text{K}$, $C_1=C_2=200\text{pf}$;
- ③ $f_c=500\text{KHz}$ 时, $R_1=R_2=0.61\text{K}$, $C_1=C_2=100\text{pf}$ 。

为实现通带增益在0.2~4.0范围内连续可调,将图3的输出给图4所示的增益调节电路,该增益可调电路是由AD811集成运放实现的。其增益带宽积达140MHz,通过调节R3可以实现滤波器的通带增益 A_v 在0.2~4.0的范围内可调,U1、U2均为反向比例运算电路,U2的增益为1,这样可以保证传输信号不反相。

2.4 控制电路单元

文中系统设计采用了Altera公司的SOPC Builder^[25]在Cyclone III的EP3C55F484C8N中构建一个软核,并用之控制码元速率设置与人机对话。系统的控制流程如图5所示。系统设计中数据速率的步进量与步退量均默认10Kbps。

3 眼图测试

系统中位同步电路有CD4046数字锁相环实现^[3-4],为实现位时钟的同步,CD4046的VCO使用了电位器改变本振的预置。系统的测试使用RIGOL DS5062M示波器,其中经滤波器输出的有噪信号接示波器的X1通道,同时该信号送CD4046数字锁相环完成位时钟信号的提取,并输出该位同步时钟信号到示波器的外触发输入端,从而实现眼图的显示。图6所示为我们实际测试眼图效果。

5 结论

系统可实现数据率为10~100kbps,通过按键可以实现10kbps的数据率调节,数据率的误差不大于1%;滤波器截止频率误差绝对值不大于10%,带外衰减不少于40dB且通带增益 A_v 在0.2~4.0的范围内可调的要求。并在示波器的协助下可完成信号经信道传输后眼图的测试。

参考文献:

- [1] 曹志刚,钱亚生.现代通信原理[M].北京:清华大学出版社,1992.
- [2] 王建校,危建国. SOPC设计基础与实践[M].西安:西安电子科技大学出版社,2004.
- [3] CD4046BH Datasheet.[EB/OL]<http://pdf.icminer.com/download/download/CD4046BH.pdf>.
- [4] 张厥盛,郑继禹,万心平.锁相技术[M].西安:电子科技大学出版社,2000.
- [5] Stanley A White. Application of Distributed Arithmetic to Digital Signal Processing: A Tutorial Review[J]. IEEE ASSP MAGAZINE, 1989, 7.

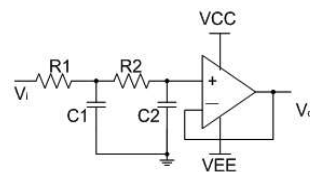


图3 低通滤波器

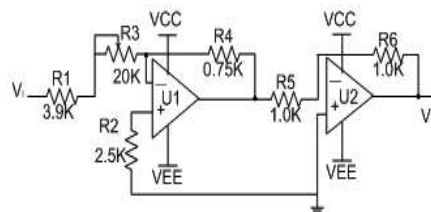


图4 通带增益调节电路

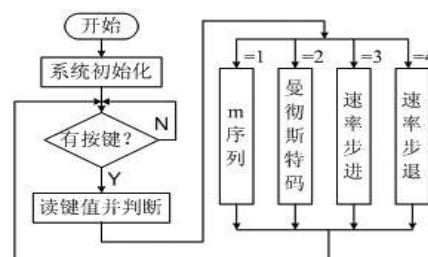


图5 控制流程流程

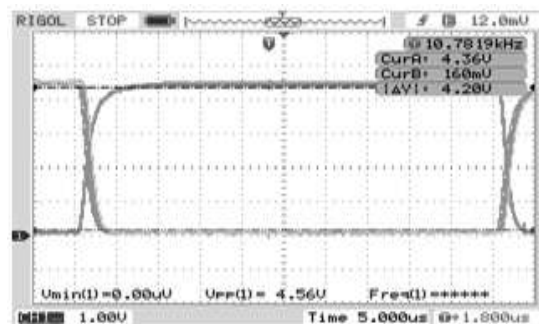


图6 10kbps m序列, 200KHz滤波器, 噪声电平100mv

(上接第7738页)

该系统的优点: 1) 处理的对象明确, 处理时间短; 2) 利用几何关系去除误匹配点后的得到的匹配点对正确率较高。3) 重构的效率较高。

参考文献:

- [1] 赵万金, 龚声蓉, 刘纯平, 等. 一种自适应的Harris角点检测算法[J]. 计算机工程, 2008(10).
- [2] C. Harris, M. Stephens. A combined corner and edge detector[C]. The 4th Vision Conference, 1988: 147-151.
- [3] 姜大志. 计算机视觉三维重构的研究与应用[D]. 南京: 南京航空航天大学, 2004.
- [4] 刘巽亮. 光学视觉传感[M]. 北京: 中国科学技术出版社, 1998: 10-15.
- [5] Ding Qiulln, Aries B J. Surface engineering geometry for computer-aided design and manufacture[M]. Publishers Chichester, 1987: 49-68.
- [6] Abdel-Aziz Y I, Karara H M. Direct linear transformation from comparator coordinates into object space coordinates[C]. ASP Symposium on Close-Range photogrammetry, 1971, 1: 1-18.