

数字示波器

摘要：本系统基于数字存储示波器的基本原理，以单片机和 FPGA 组成的最小系统为控制核心，具有实时采样方式和等效采样方式，其实时采样速率 1MSa/s，并采用顺序等效采样的方式使等效采样速率达到 200MSa/s。系统输入频率范围为 10Hz ~ 10MHz，输入幅值范围为 4mVpp ~ 8Vpp，周期测量精度优于 0.1%，幅值测量误差小于 5%。系统具有三档垂直灵敏度和七档水平灵敏度，采用内触发方式，触发电平可通过外部旋钮进行调节，同时也具有单次触发功能。能够对波形进行存储，并且能在需要时调出存储波形进行回放。系统在模拟示波器上显示波形和刻度，并且借助于 128*64 点阵液晶显示示波器参数及波形信息，功能稳定，波形清晰，人机界面友好。

关键词：数字存储示波器，实时采样，等效采样，取样保持

一、方案论证与选择

系统要求制作一台实时采样方式和等效采样方式的数字示波器，要求测量周期信号的频率范围为 10Hz ~ 10MHz，实时采样速率 1MSa/s，等效采样速率 200MSa/s，要求包含三档水平扫描速率和三档垂直灵敏度，采用内触发方式，触发电平可调，可扩展存储和单次触发的功能，并能对信号进行幅值和频率的实时测量。

1. 采样方式选择

一般示波器有两种采样方式，实时采样和等效时间采样。

方案一：实时采样。实时采样是在信号存在周期对其采样，故都是在信号经历的实际时间内显示信号波形。根据采样定理，采样速率必须高于信号最高频率分量的 2 倍。对于周期的正弦信号，一个周期内至少应该有 2 个采样点。为了不失真的恢复原被测信号，通常一个周期内就需要采样 8 个点以上。其优点是采样时间较短，缺点是对 A/D 转换其的速度和精度要求很高。

方案二：等效时间采样。使用等效采样法的前提是被测信号是周期出现的，因此，为了重建原信号，可以每一个周期内等效地等间隔地抽取少量的样本，最后将多个周期抽取的样本集合到同一个周期内，这样就可以等效成在一个被测信号周期内采样效果。该方案的优点是采样频率不需要太高，与被采样信号频率相当即可，缺点是要求被测信号是周期的，而且采样过程较慢，比较耗时。

根据题目要求我们选择实时采样和等效采样相结合的方式，实时采样速率 1MSa/s，即限制了 A/D 转换器的速率为 1MSa/s，题目要求水平分辨率至少为 20 点/div，故我们 50KHz 以下采用实时采样方式，50KHz ~ 10MHz 采用等效时间采样方式，最高等效采样速率可达到 200MSa/s。

2. 触发方案选择

为了在示波器上显示稳定的波形，必须利用触发使扫描信号与被观测信号保持同步关系，即当满足触发条件时才启动一次扫描。我们采用内触发方式，即以输入的被测信号作为触发源，且采用上升沿触发。

方案一：采用比较器实现，当信号大于所设比较触发电平时，即产生一次触发。但是被测信号为 $10\text{Hz} \sim 10\text{MHz}$ ，对比较器的要求较高，而且比较器的边沿容易产生抖动，导致触发不稳。

方案二：通过数字电路实现。在 FPGA 中可通过软件将触发电平写入一个寄存器中，通过 A/D 对信号进行实时采样，并与该寄存器的值进行比较当大于改值时即产生一个触发脉冲。

由于方案二可排除硬件毛刺产生的干扰，触发和波形较稳定，且易实现触发电压的调整，故采用方案二。

3. 频率测量

方案一：测周法，即以待测信号为门限，用计数器记录在此门限内的高频标准时钟脉冲数，从而确定待测信号的频率。当选定高频时钟脉冲而被测信号频率较低时可以获得很高的精度，而被测信号频率过高时由于测量时间不够会有精度不够的问题，适用于低频信号的测量。

方案二：相关计数测频法（等精度测频法）。这种方法和测周法很相似，不同的是测周法测量时间为被测信号的一个周期，不是固定值，测较高频率时测量时间过短，造成精度不够；而等精度测量法的测量时间并不是被测信号的一个周期，而是人为设定的一段时间。闸门的开启和闭合由被测信号的上升沿来控制，测量精度与被测信号频率无关，因而可以保证在整个测量频段内的测量精度保持不变。我们采用方案二，可使在 $10\text{Hz} \sim 10\text{MHz}$ 输入信号范围测频精度相等。

4. 幅值测量

方案一：峰值检波法。通过峰值检波器将输入信号的峰值转换为直流信号输出，然后通过 AD 采样测其幅值。但是峰值检波器在低频段的精度较低。

方案二：数字方法，通过 A/D 转换器对其采样，然后对采样数据进行处理得到信号的幅值。该方案受 A/D 转换器的速率的限制，当信号频率升高时，其精度会由于采样点数减少而降低。

我们决定采用两种方案相结合的方法对信号的峰值进行测量，以提高幅值测量的在整个频段范围内的精度，使电压测量误差小于 5%。

二、系统总体设计方案及实现方框图；

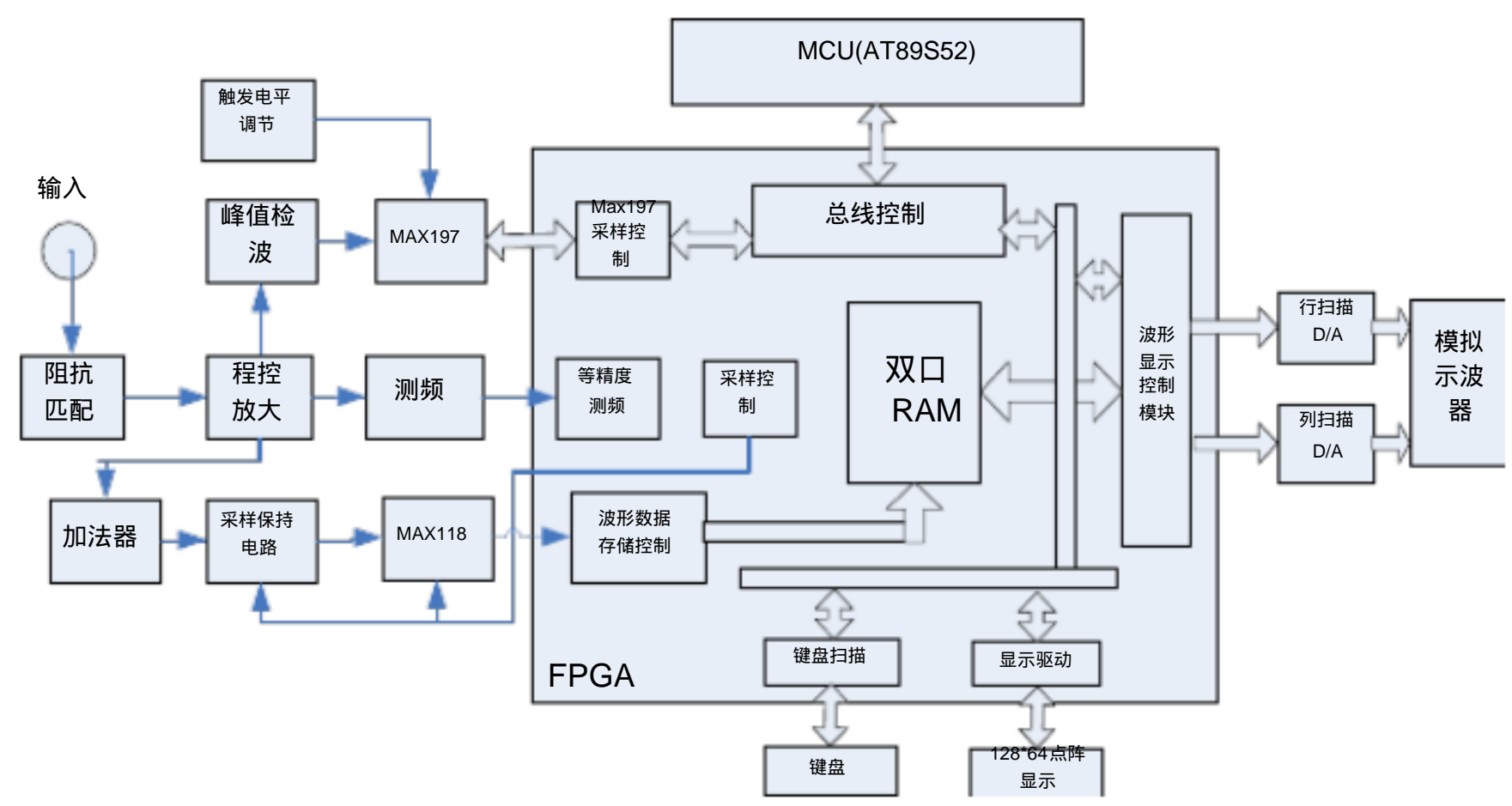


图 1 系统总体框图

系统框图如图 1 所示，系统以单片机 AT89S52和 FPGA为控制核心。被测 10Hz~ 10MHz信号经由射极跟随器构成的阻抗匹配电路输入系统，为实现三档垂直灵敏度，共设置三级程控放大电路，然后信号经加法器变为单极性信号，经设计的采样保持电路送入 A/D 转换器进行采样。A/D 转换器采用 1Msps采样速率 8 位的 MAX118 同时程控放大后的信号经测频整形电路送入 FPGA进行测频，并经峰值检波电路由 12 位 A/D MAX19采样，进行幅值测量。同时 MAX19采样触发电平调节电位器电压，实现触发电平的调节。FPGA内部实现等精度测频，当所测频率小于 50KHz时即采用实时采样，当所测频率大于 50KHz时，采用等效时间采样。采样所得数据由波形数据存储控制模块写入 FPGA内部，同时由波形显示控制模块将数据读出，送入列扫描电路，行扫描电路产生扫描电压，在模拟示波器上显示出信号波形。可以实现连续触发显示和单次触发显示，并能实现波形的存储与回放。

三、理论分析与计算

1. 等效采样分析

等效时间采样是一种用低频信号采样高频信号的一种方法，即对每个周期仅采样一个点，经过若干个周期后就可对信号各个部分采样一遍，而这些点可以借助步进延迟方法均匀地分布于信号波形的不同位置。设输入信号 $f(t)$ 的周期为 T (频率为 f)，若将 $f(t)$ 的一个周期 T 以 t 等分，则在采样时钟周期为 T_c ，且 $T_c = m \times T + t$ (m 为正整数) 时，在经过 k 个时钟周期后，

且 $k = T/t$ ，

$$f(kT_c) = f(k(m \times T + t)) = f(T/t (m \times T + t)) = f((mk + 1)T)$$

即实现了对信号 $f(t)$ 一个周期 k 个点的等效采样，等效采样频率为 $k \times f$ ，实时

采样时钟为 $1/T_c = m \times T + T/(k)$ ，调整 m 的值可使采样时钟频率 $< 1\text{MHz}$ 同时，由于最高输入频率为 10MHz ，假设我们对 10MHz 信号一个周期采样 20 个点，就可实现题目要求的 200MSa/s 的等效采样率，分析可得 $t \leq 5\text{ns}$ 。

我们在实现等效采样时采用顺序等效采样，用具有时序的宽度极窄的采样脉冲在被测信号各周期不同相位逐次进行采样，采样脉冲相对信号起点来讲依次延时 $0、t、2t、3t \sim nt$ 时间，如果原信号周期为 T ，步进延迟时间为 t ，把被测高频周期信号变为相似的低频信号重现。以被测信号被整形后的脉冲信号作为触发事件，每到来一个新的触发事件就采集一个采样点。波形记录中有多少个存储位置就需要多少个触发事件。

2. 垂直灵敏度

题目要求垂直分辨率为 8bits，数字示波器的垂直分辨率是以 A/D 转换器的比特数来确定的，我们采用的是 MAXIM 公司生产的 8 位 1Msps 采样速率 MAX118 满足题目的要求。题目要求垂直灵敏度要求含 1V/div 、 0.1V/div 两档，并增加 2mV/div 档。显示屏的刻度为 $8\text{div} \times 10\text{div}$ 。在 1V/div 档下，输入信号 V_{pp} 最大为 8V ，A/D 转换器输入信号范围为 V_{pp} 值 5V ，故该通道放大倍数为 $5/8=0.625$ 倍，其他档位同理。三档垂直灵敏度所对应的三个通道放大倍数如下表所示

表 1 各通道放大倍数

垂直灵敏度 (mv/div)	2	100	1000
放大倍数	312.5	6.25	0.625

3. 扫描速度

扫描速度表征示波器能够展宽被测信号波形的能力。扫描速度定义为：单位实际内光点在屏幕水平方向移动的距离。扫描速度与该通道采样速率由如（1）式关系，取样率越高，这说明其捕捉信号的能力越强。公式如下：

$$f = \text{每格的取样数 (N) / 扫描速度 (t/div)} \tag{1}$$

本设计中设定扫描速度从 100ns 到 100ms ，共有七个挡，覆盖了题目的 3 个挡的要求，根据上面公式，可以计算出对应的采样率如下表 2 所示：

表 2 各水平扫描速度档对应的采样率

扫描速度 S	100ns	400ns	2 μ s	40 μ s	400 μ s	20ms	100ms
采样率 fs	200MHz	50MHz	10M Hz	500KHz	50KHz	1000Hz	200Hz

四、主要功能电路的设计

1. 输入阻抗匹配及程控放大电路

题目要求仪器输入阻抗为 1M ，输入信号频率范围为 $10\text{Hz} \sim 10\text{MHz}$ ，输入信号幅值范围为 $16\text{mv} \sim 8\text{V}$ ，故采用宽带高摆率电流反馈型运放 AD811，电路接成射随的形式， -3db 带宽为 140MHz ，AD811 同相输入端输入阻抗为 $1.5\text{M}\Omega$ ，故在其同相端对地并上一个 $3\text{M}\Omega$ 电阻，则 $R_{in} = 3//1.5\text{M}\Omega = 1\text{M}\Omega$ ，满足题目要求。

后级程控放大器采用继电器选择 3 个不同的通道，从而实现三档不同的垂直分辨率。各通道放大器均选用宽带高速运放，放大倍数见表 1。第三通道用于放大 16mv 小信号，放大倍数为 320 倍，故前级采用宽带高共模抑制比的运放 OPA637，以

提高信号信噪比。具体电路如图 2 所示。

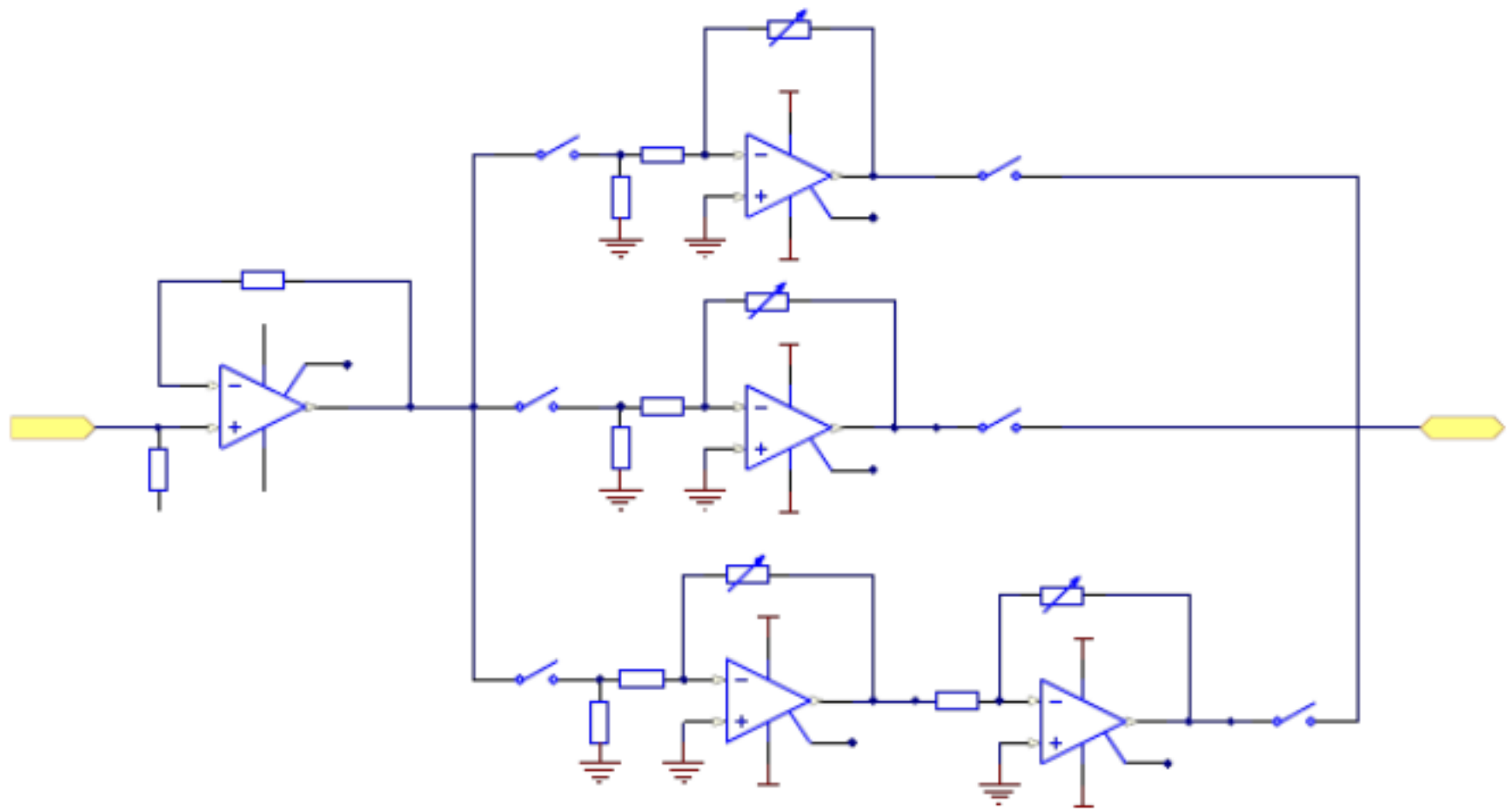


图 2 阻抗匹配及程控放大电路

2. 测频整形电路

如图 3 为测频前级信号处理电路， 由于受到比较器的性能限制， 我们高频段 500KHz 以上采用高速比较器 MAX913 进行整形， 低频段 500KHz 以下采用低速比较器 LM311 进行整形。为提高输入 MAX913 信号的信噪比， 在其前级加一级无限增益放大， 采用高摆率运算放大器 LM7171, 放大倍数为 50 倍 , 这样可减小 MAX913 输出脉冲边沿的抖动。比较器输出均经过施密特触发器整形后送入 FPGA 进行等精度测频， 这样可使脉冲边沿更加陡峭。

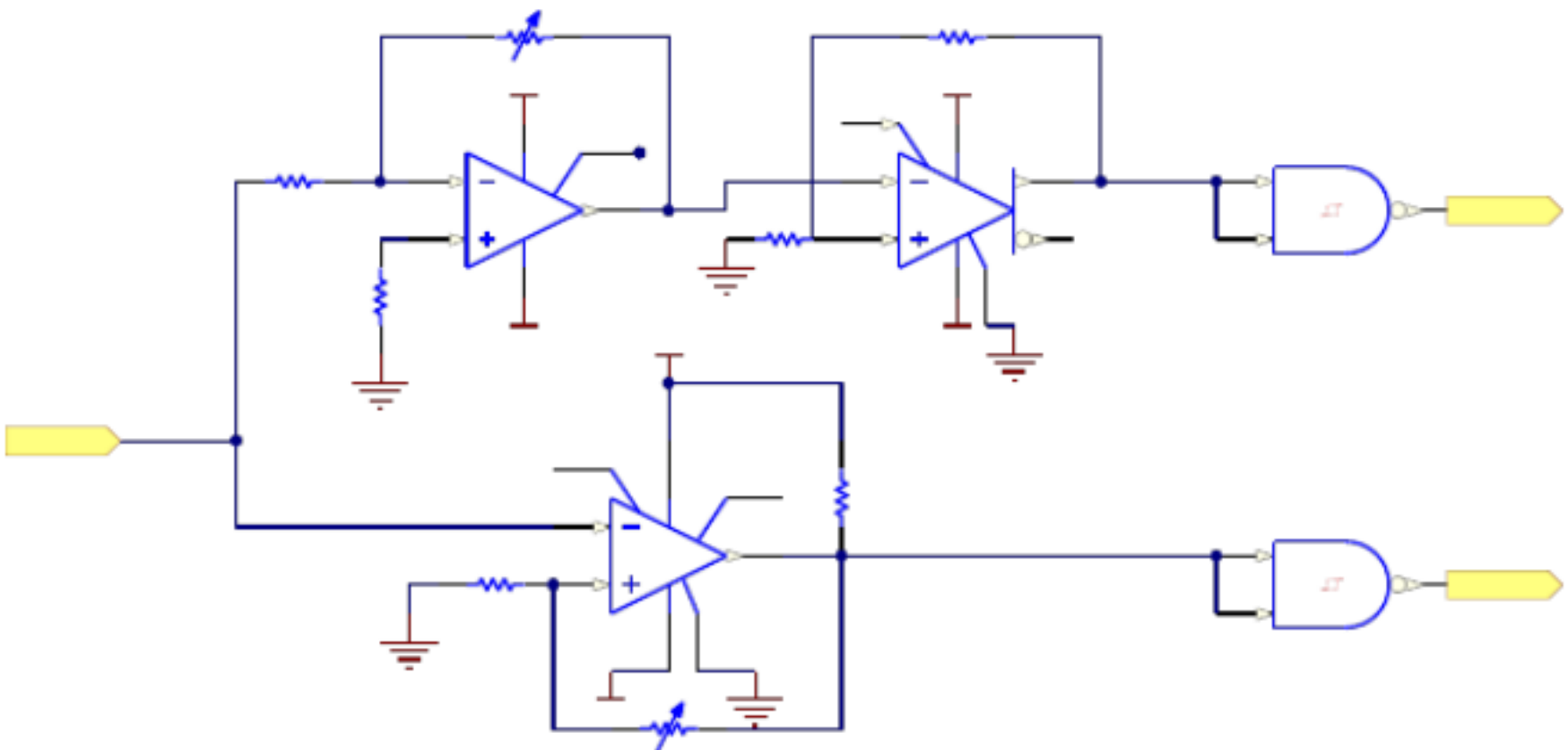


图 3 测频整形电路

3. 采样保持电路

采样保持电路如图 4 所示 , 前级和后级 MAX47 均构成电压跟随器， TS12A4515

为单通道模拟开关，采样时， $\text{logic}=0$ ，模拟开关闭合，故 $V_1=V_2=V_3$ ，同时 V_2 很快对 C_1 充电，因运放输出阻抗很小，故充电很快完成。采样结束时 $\text{logic}=1$ ，模拟开关断开，由于 V_2 无放电回路，其上电压值基本不变，故使 V_3 值得以保存，即将采样所得结果保持下来。

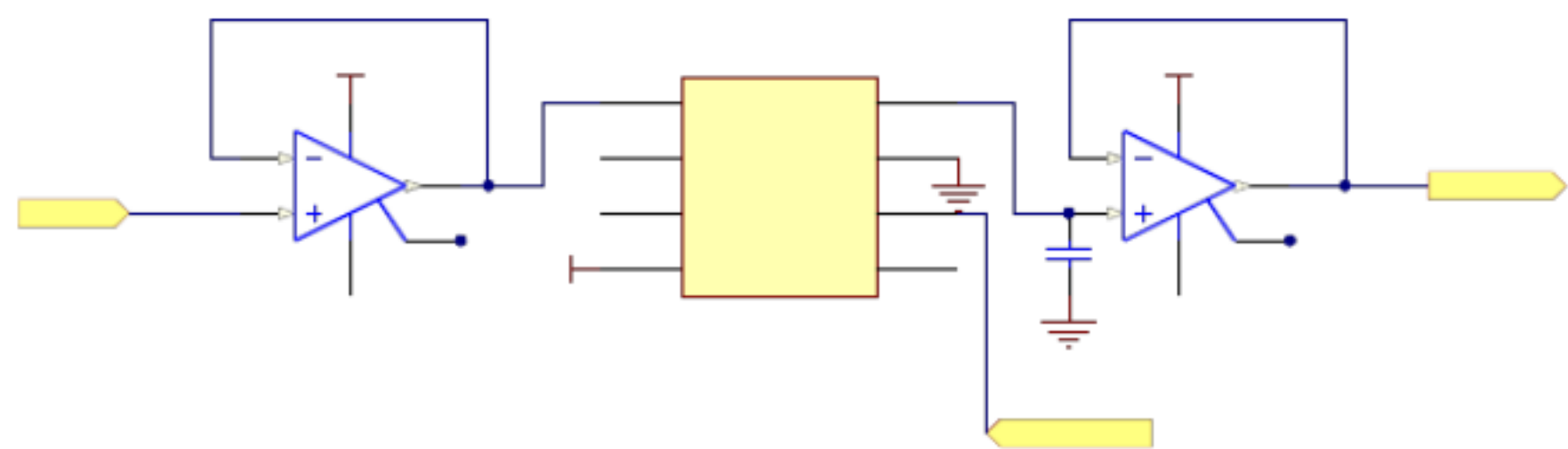


图 4 采样保持电路

五、系统软件的设计

1．系统软件流程图

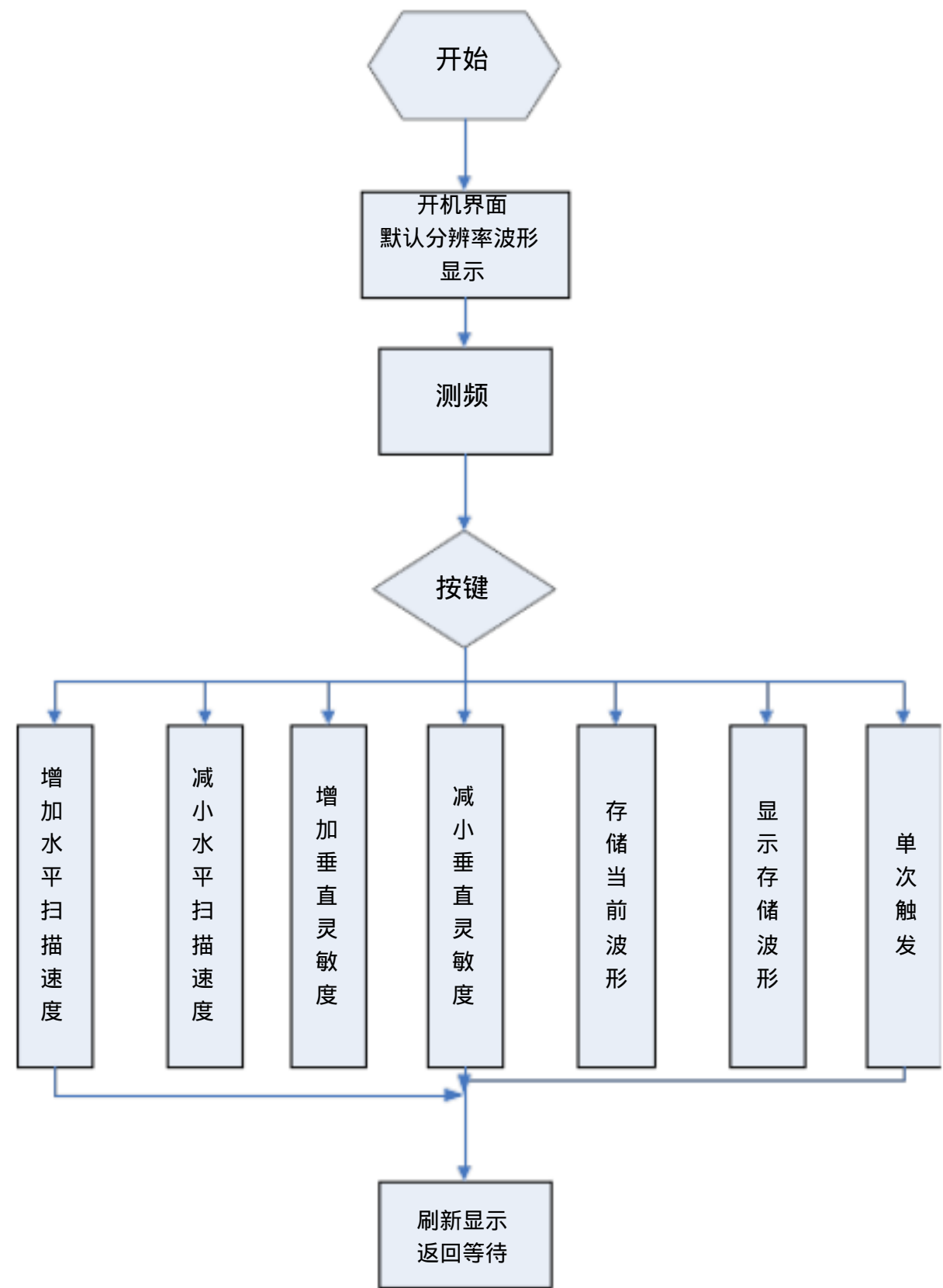


图 5 系统软件流程图

2．波形存储与调出

当按下存储键时，在 FPGA 中将当前波形显示 RAM 中的波形数据转存入另外一个波形存储 RAM，当需要回放时，将该波形数据读出送至列扫描电路电路即可。

3．单次触发

当按下单次触发键时，即搜寻是否满足触发条件，当触发条件满足时，采样数据写入双口 RAM 一次，并一直将该 RAM 中数据读出送至列扫描电路进行显示，这样得到稳定的单次触发的波形。

六、测试数据与分析

1．使用仪器及型号

PC机：清华同方 P1.7G,512M SG1733SB 直流稳压电源
泰克 TDS1002双踪示波器 E51/S 伟福仿真机
20M模拟示波器 Agilent 33120A 信号源
SP1461数字合成高频信号发生器

2．测试方案

将系统行列扫描输出端分别与模拟示波器 X轴与 Y轴输入端相连，将被测信号连接到系统输入端，将电源与系统相连，打开电源，预热系统两分钟，开始测试系统。测试主要包括：垂直灵敏度和水平扫描速度测试，信号幅值和周期测试。

3．数据结果记录

1. 垂直灵敏度测试

表 3 - 1 1V/div 档垂直灵敏度

Fin(Vpp=4V)	V 实测	误差
10Hz	3.988	0.3%
1KHz	3.985	0.32%
100KHz	3.880	0.34%
1MHz	3.810	0.40%
10MHz	3.725	0.5%

表 3 - 2 0.1V/div 档垂直灵敏度

Fin(Vpp=0.4V)	V 实测	误差
10Hz	0.399	0.02
1KHz	0.386	0.32
100KHz	0.386	0.32
1MHz	0.380	0.4
10MHz	0.370	0.75

表 3 - 3 20mV/div 档垂直灵敏度

Fin(Vpp=8mV)	V 实测
10Hz	7.865
1KHz	7.845
100KHz	7.654
1MHz	6.802
10MHz	6.513

2. 水平扫描速度测试

表 4 - 1 20ms/div

Fin (HZ)	T 实测
50	19.996ms
100	9.995
200	5.001

表 4 - 2 2 μs /div

Fin	T 实测
50KHz	20.001 μs
100KHz	10.001 μs
200KHz	5.001 μs

表 4 - 3 100ns/div

Fin	T 实测
1MHz	1 μs
5MHz	200ns
10MHz	100ns

3 . 波形失真程度记录

<div>垂 直</div> <div>水 平</div>	20ms/div	2 μs /div	100ns/div
2mv/div	无失真	无失真	失真
0.1v/div	无失真	无失真	无失真
1v/div	无失真	无失真	无失真

4 . 在 2mv/div 档输入短路时系统输出噪声测量
小于 2mv, 符合题目要求。

4 . 测试结果分析

系统电压测量误差主要来源于前级信号调理电路，被测信号是宽带宽，高动态范围的信号，对前级放大器要求很高，主要是由于运放在通带内幅频特性不平坦，以及运放级间耦合匹配以及串扰。系统频率测量的误差来源于等精度测频中对频标计数的 ± 1 误差，另外在对高频小信号进行放大整形时由于其信噪比很低，引起比较器边沿抖动及工作不稳定，从而导致在 2mv/div 档时测频精度有所下降。

本系统具有三档垂直灵敏度，电压测量误差小于 5%，具有七档水平扫描速率，周期测量误差小于 0.1%。系统具有触发电平调节旋钮，旋动该旋钮可观察

到波形触发显示的起点发生改变，即实现触发电平可调，且只能是上升沿触发。系统具有存储波形并能在需要时调出的功能。系统实现了单次触发的功能，并能提供方波校准信号，

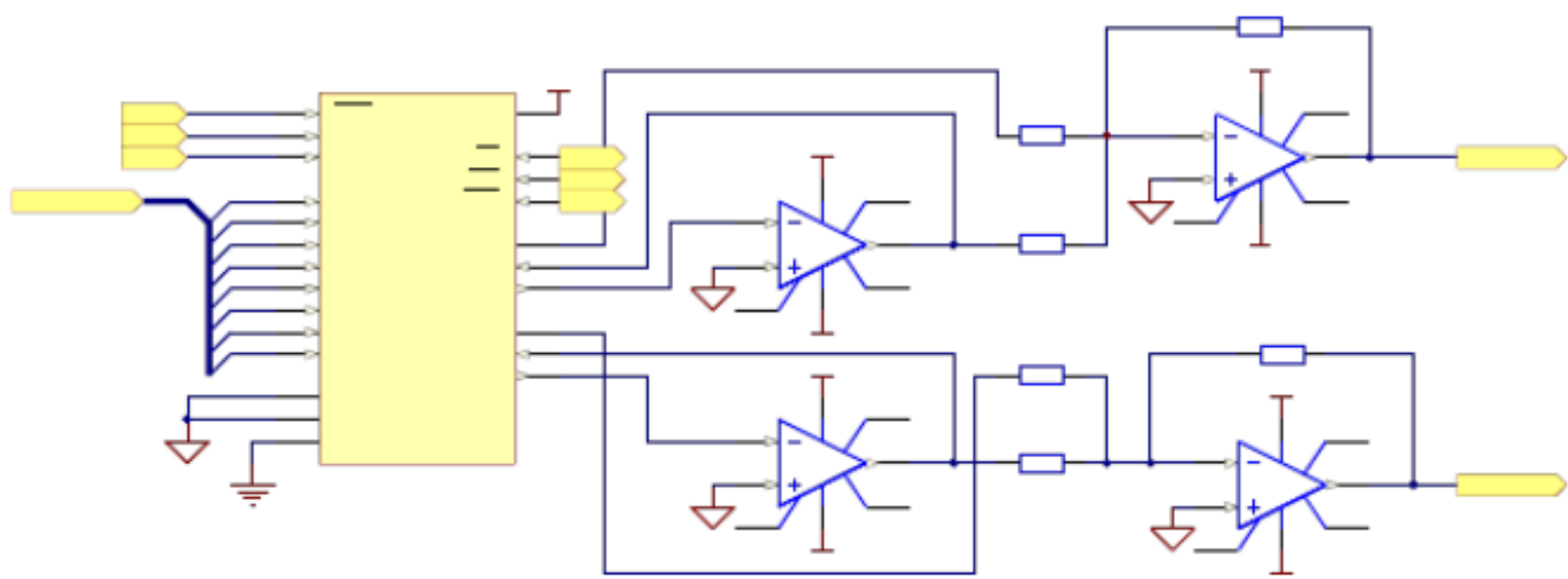
七、总结分析与结论。

系统基本完成了题目基本部分和发挥部分的各项要求，采用顺序等效采样的方式，使系统最高等效采样速率达到 200MSa/s,从而大大扩展了能被观测的周期信号的频率范围。系统输入信号为高频大动态范围的信号，故我们特别注意了系统板的抗干扰措施，信号线均走屏蔽线，每个IC芯片电源脚均接电源滤波。同时我们还扩展了在示波器上显示频标，界面友好。

八、附录

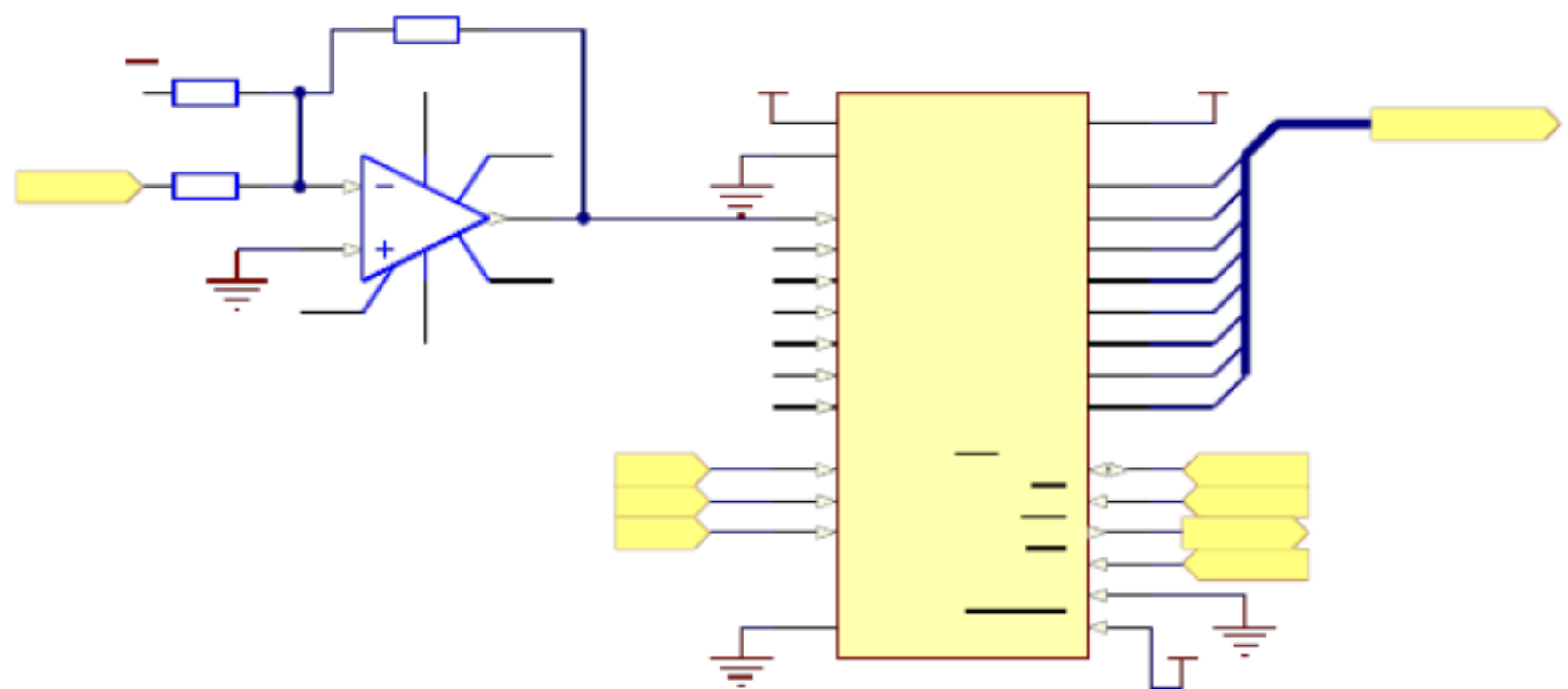
1. 行列扫描电路

行列扫描电路我们采用 TI 公司生产的 12 位电流输出型双路 D/A 转换器 DAC7801, 其内部数据采用两级缓存结构, 两 D/A 数据可进行同步更新, 适合于做行列扫描电路。一路 D/A 用于 X 轴锯齿波扫描电路, 另一路 D/A 用于 Y 轴波形数据的输出。两输出分别接至模拟示波器的 X 轴和 Y 轴输入, 即可显示波形。电路图见附录中图 1



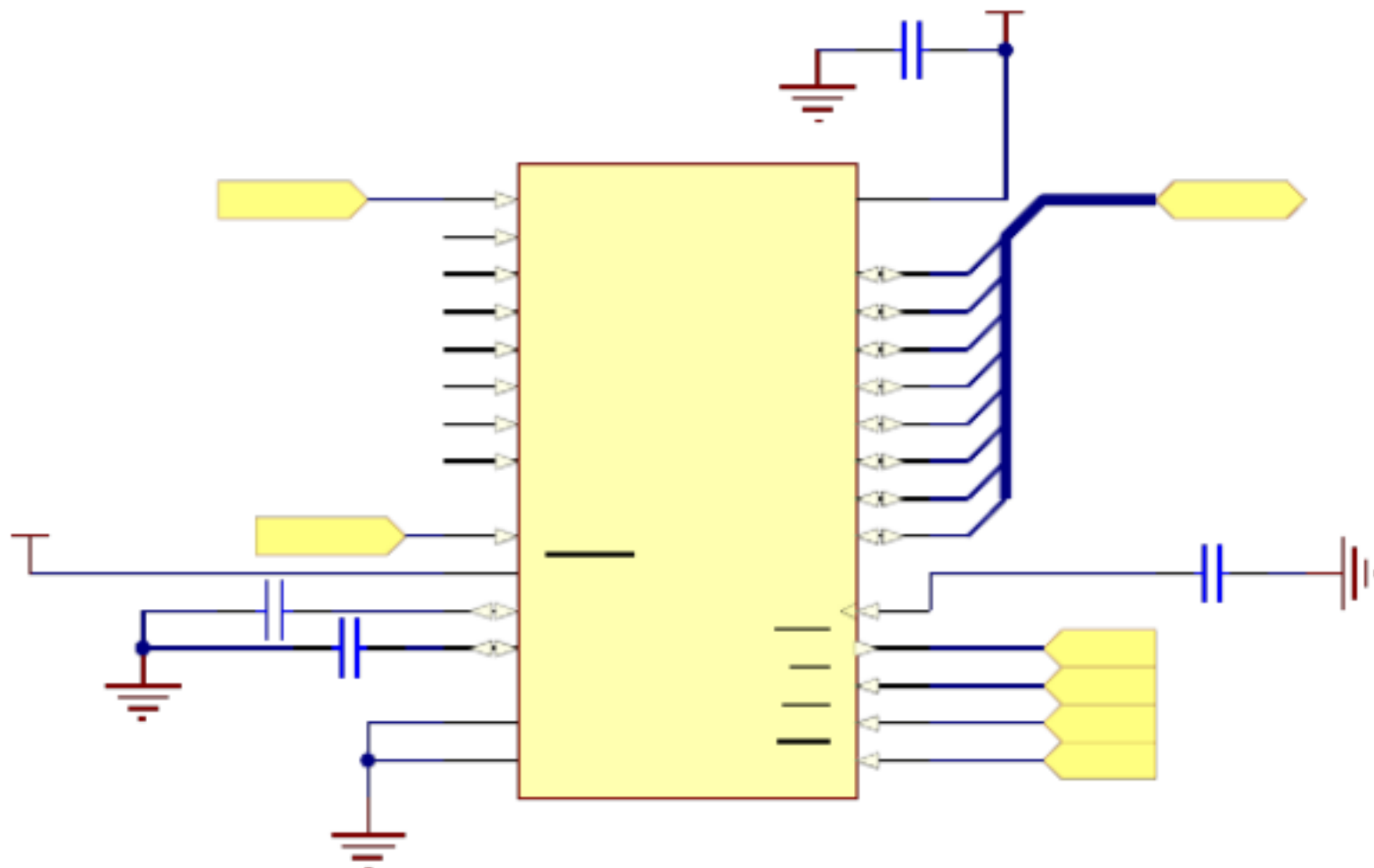
2. MAX118 采样电路

MAX118为 8 位 1Msps采样速率 A/D 转换器, Mode脚接地采用写模式。其信号输入范围为 0~5V, 故用加法器将信号调理至 0~5V。电路图见附录中图 2



3. MAX197 采样电路

MAX197为 12 位并行 A/D 转换器，通过其采样—电位器上的压降作为触发电平 触 发 波 形 显 示 ， 从 而 实 现 触 发 电 平 可 调 。



4. 参考文献

- 【1】全国大学生电子设计竞赛组委会 （编）.全国大学生电子设计竞赛获奖作品精选 （2003）.北京：北京理工大学出版社， 2005
- 【2】李朝青．单片机原理及接口技术．北京：北京航空航天大学出版社， 2004
- 【3】 谢自美编， <<电子线路设计·实验·测试 >>，武汉：华中理工大学出版社， 2000 年 7 月第 2 版．
- 【4】夏宇闻．Verilog 数字系统设计教程．北京：北京航空航天大学出版社
- 【5】陈尚松等．电子测量与仪器．北京：电子工业出版社，2005.1
- 【6】蒋焕文，孙续．电子测量．北京：计量出版社， 1983
- 【7】黄 健，张蕴玉，胡修林．一种高速顺序采样方法．2002.08. 华中科技大学学报（自然科学版） 第30卷第8期
- 【8】张国礼，孙万蓉．基于随机等效采样的高速数据采集系统的设计．2004. 现代电子技术 第24期