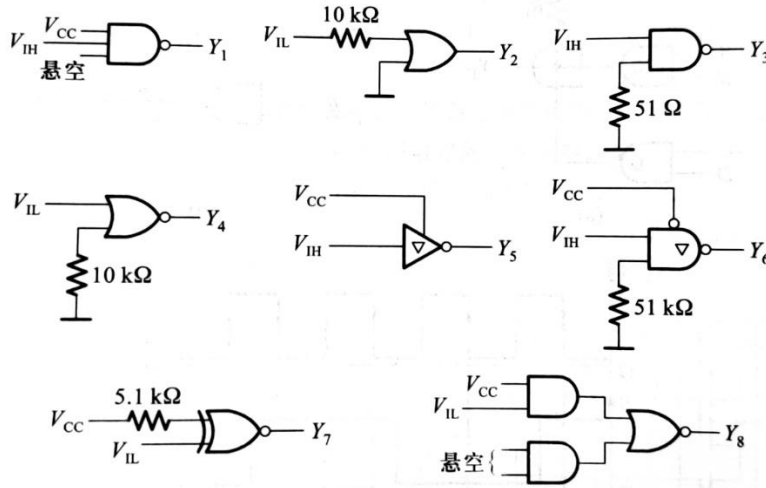


作业 2:

1. 已知以下门电路都是 74 系列 TTL 电路, 指出以下各门电路的输出是什么状态(高电平、低电平或高阻态)。

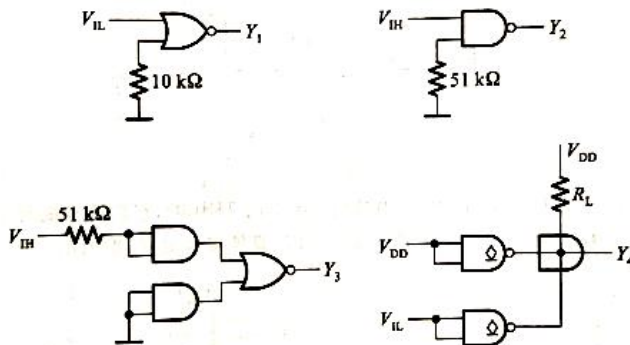


解: Y_1 为低电平; Y_2 为高电平; Y_3 为高电平; Y_4 为低电平; Y_5 为低电平; Y_6 为高阻态; Y_7 为低电平; Y_8 为低电平。

注: 对于TTL电路, 输入悬空可视为高电平。

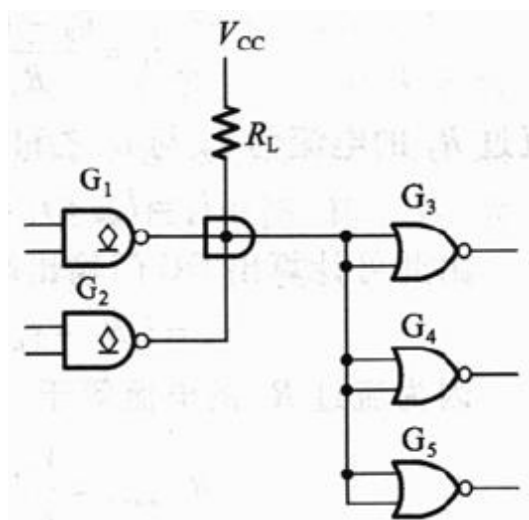
对于TTL电路, 如若外接电阻拉高, 无论电阻大小, 皆可视为高电平, 如 Y_7 的输入。

2. 已知以下门电路都是 74HC 系列的 CMOS 电路, 指出各门电路的输出是什么状态。



解: Y_1 为高电平; Y_2 为高电平; Y_3 为低电平; Y_4 为低电平。

3. 计算图中外接电阻 R_L 取值的允许范围。已知 G_1 、 G_2 为 74LS 系列 OC 结构的与非门, 输出管截止时的漏电流最大值为 $I_{OH}=100\mu A$, 低电平输出电流最大值 $I_{OLmax}=8mA$, 这时输出的低电平为 $V_{OL}=0.4V$ 。 G_3 、 G_4 、 G_5 分别为 74LS 系列的或非门, 它们的低电平输入电流最大值为 $I_{IL}=-0.4mA$, 高电平输入电流最大值为 $I_{IH}=20\mu A$ 。给定 $V_{CC}=5V$, 要求满足高电平 $V_{OH}\geq 3.4V$, 低电平 $V_{OL}\leq 0.4V$ 。



解：根据前面给出的式(3-6)得到 R_L 的最大允许值为

$$R_{L(\max)} = \frac{V_{CC} - V_{OH}}{nI_{OH} + mI_{IH}} = \frac{5 - 3.4}{0.1 \times 2 + 0.02 \times 6} \text{ k}\Omega = 5 \text{ k}\Omega$$

又根据式(3-7)得到 R_L 的最小允许值为

$$R_{L(\min)} = \frac{V_{CC} - V_{OL}}{I_{OL(\max)} - |m'I_{IL}|} = \frac{5 - 0.4}{8 - 0.4 \times 6} \text{ k}\Omega = 0.82 \text{ k}\Omega$$

故 R_L 取值的允许范围为 $0.82 \text{ k}\Omega \leq R_L \leq 5 \text{ k}\Omega$ 。