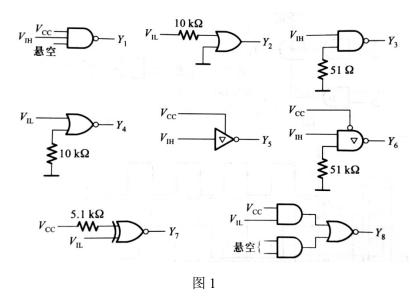
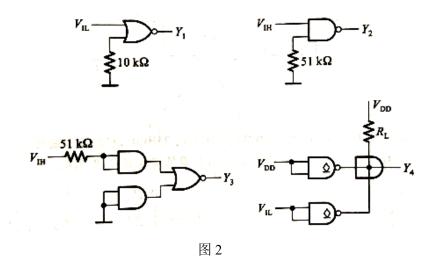
数字系统设计 2025 淅大数 2 分

作业 2: (2025.3.4 上交)

1. 已知图 1 中的门电路都是 74 系列 TTL 电路,指出以下各门电路的输出是什么状态(高电平、低电平或高阻态)。



2. 已知图 2 中的门电路都是 74HC 系列的 CMOS 电路,指出各门电路的输出是什么状态。



3. 计算图 3 中外接电阻 R_L 取值的允许范围。已知 G_1 、 G_2 为 74LS 系列 OC 结构的与非门,输出管截止时的漏电流最大值为 I_{OH} =100uA,低电平输出电流最大值 I_{OLmax} =8mA,这时输出的低电平为 V_{OL} =0.4V。 G_3 、 G_4 、 G_5 分别为 74LS 系列的或非门,它们的低电平输入电流最大值为 I_{IL} =-0.4mA,高电平输入电流最大值为 I_{IH} =20uA。给定 V_{CC} =5V,要求满足高电平 V_{OH} \geqslant 3.4V,低电平 V_{OL} \leqslant 0.4V。

注: "OC 门"与"74LS"系列在课本 3.4.5 节有描述

数字系统设计 2025 浙大数 2 ⑤

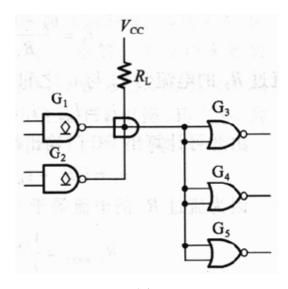


图3