



Transistori

▼ Creatore originale: @Stefano Alverino

NMOS

[Fase di accumulo](#)

[Fase di svuotamento](#)

[Fase di inversione](#)

[Commento sul funzionamento](#)

PMOS

[Commento sul funzionamento](#)

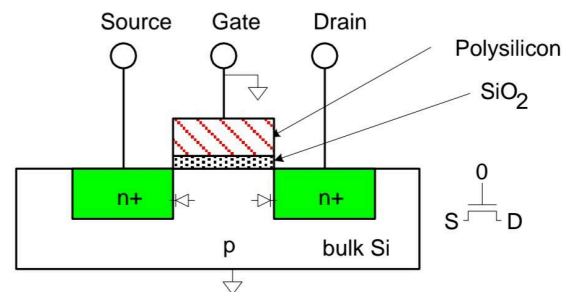
NMOS

Il transistor MOS a canale n (**NMOS**) presenta quattro terminali: **Gate**, **Source**, **Drain** e **Body** (quest'ultimo è a potenziale fisso, **tipicamente a ground**).

Gate e Body sono due conduttori separati da un isolante, e questa disposizione permette la creazione di un condensatore MOS (**metallo-ossido-semiconduttore**).

Il transistor presenterà, quindi, diversi modi di funzionamento, a seconda della tensione V_g tra gate e body:

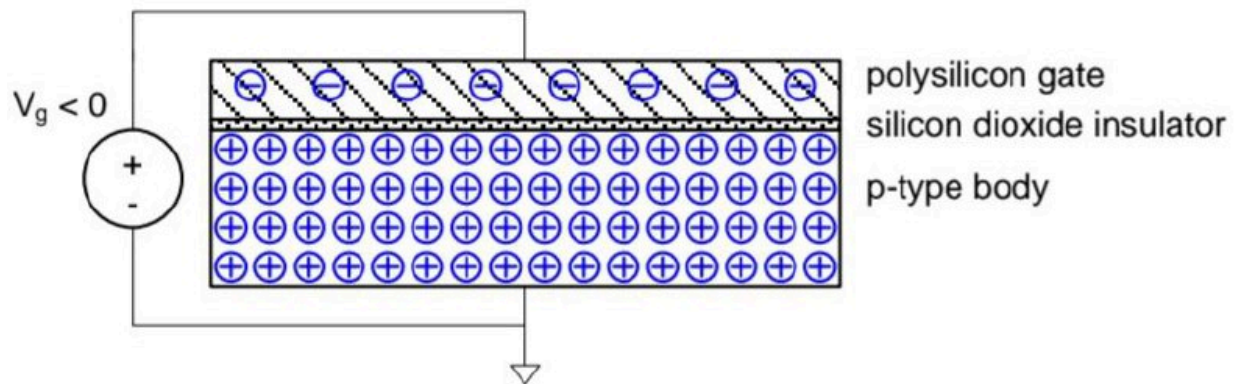
- accumulo: $V_g < 0$;
- svuotamento: $0 < V_g < V_t$;
- inversione: $V_g > V_t$.



Visualizzazione di un transistor NMOS

Fase di accumulo

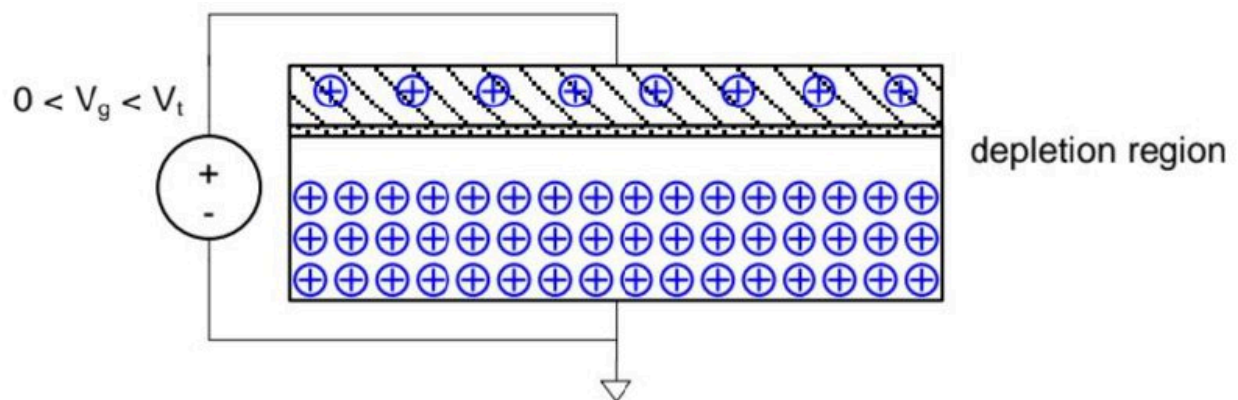
Nella fase di **accumulo**, le cariche positive presenti nel Body vengono attratte dalle negative poste sul gate, creando così un "muro" che blocca il passaggio di corrente.



Visualizzazione della fase di accumulo

Fase di svuotamento

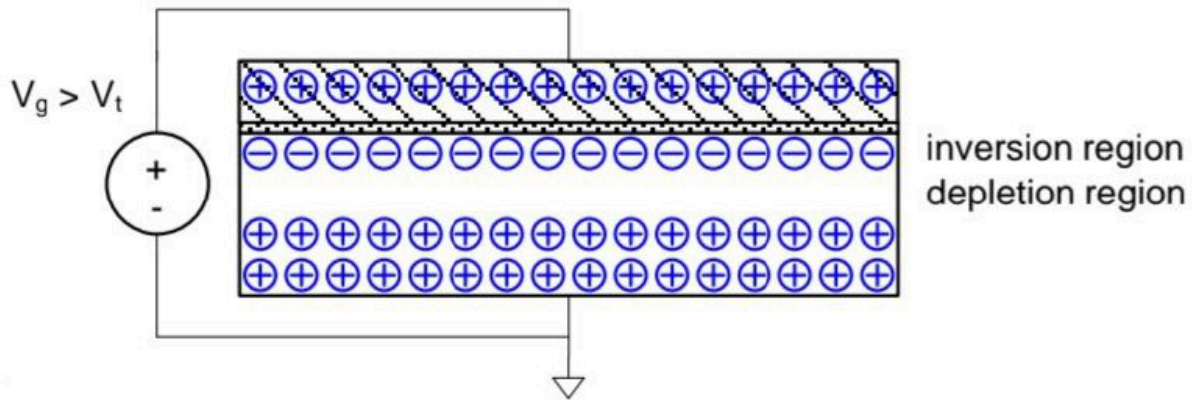
Quando V_g supera lo 0, si passa alla fase di **svuotamento**, in cui il potenziale positivo tende a portare cariche negative dal body al gate, ma dove la tensione non è abbastanza elevata.



Visualizzazione della fase di svuotamento

Fase di inversione

Quando V_g supera V_t (**tensione di soglia o threshold**), si passa alla fase di **inversione**, dove le cariche negative del body vengono effettivamente portate al gate, producendo un "canale" di passaggio per la corrente tra il terminale di drain e il terminale di source.



Visualizzazione della fase di inversione

Commento sul funzionamento

In un transistor NMOS, quando la tensione del gate è inferiore alla tensione di soglia, il passaggio di corrente tra source e drain è bloccato, producendo così un **valore logico 0 (OFF)**.

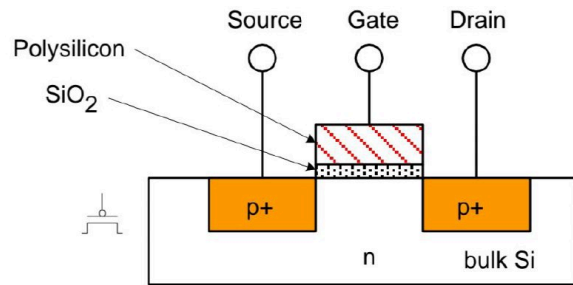
Al contrario, quando la tensione del gate supera la tensione di soglia, il passaggio di corrente è abilitato, generando un **valore logico 1 (ON)**.

$$\begin{cases} \text{OFF} & \text{se } V_g < V_t \\ \text{ON} & \text{se } V_g > V_t \end{cases}$$

PMOS

Il transistore MOS a canale p (PMOS) presenta quattro terminali: **Gate**, **Source**, **Drain** e **Body** (quest'ultimo è a potenziale fisso, tipicamente a tensione alta V_{DD}).

Gate e Body sono due conduttori separati da un isolante, questa disposizione permette la creazione di un condensatore MOS (metallo-ossido-semiconduttore).



Visualizzazione di un transistore PMOS

Commento sul funzionamento

Il **comportamento** è esattamente **inverso all'NMOS**.

Per una tensione di gate V_g inferiore alla tensione di soglia V_t avverrà un passaggio di corrente tra drain e source, producendo il **valore logico 1 (ON)**.

Per una tensione di gate superiore alla tensione di soglia non verrà consentito il passaggio di corrente, producendo un **valore logico 0 (OFF)**.

$$\begin{cases} \text{ON} & \text{se } V_g < V_t \\ \text{OFF} & \text{se } V_g > V_t \end{cases}$$