



Registri

▼ Creatore originale: @LucaCaffa

Segnali Seriali

I segnali seriali utilizzano un solo canale per trasferire un valore di più bit, presentando un bit per volta in uscita. Il trasferimento dei bit viene temporizzato dal clock, quindi per trasferire N bit è necessario far passare N cicli di clock.

Il tempo totale per vedere il valore intero sarà quindi $N \cdot T_{ck}$, dove T_{ck} è un periodo di clock.

Vantaggi e svantaggi

I vantaggi sono il basso costo e il minor consumo, ma lo svantaggio è quello di avere una bassa velocità. Vengono spesso utilizzati sulle lunghe distanze.

Segnali Paralleli

I segnali paralleli utilizzano N canali per trasferire un valore di N bit. Il trasferimento avviene in un solo periodo di clock, poiché i bit sono presenti contemporaneamente su più canali.

Il tempo totale per vedere il valore intero sarà quindi T_{ck} , dove T_{ck} è un periodo di clock.

Vantaggi e svantaggi

Il vantaggio è la velocità, ma lo svantaggio è quello di avere un costo elevato e un consumo elevato. Vengono spesso utilizzati sulle brevi distanze.

Registri

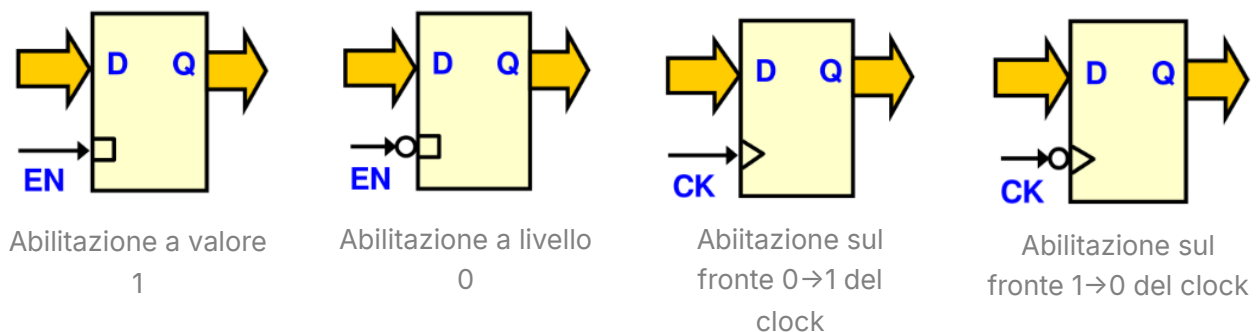
Un registro è un componente formato da N Flip-Flop o Latch. Esattamente come per i FF, i registri possono essere edge-triggered se attivi sul fronte del clock, oppure Latch quando l'abilitazione è attiva.

Possono presentare comandi comuni, come Reset e Clear.

Registro parallelo (PIPO)

I registri **PIPO** sono definiti come registri con **Parallel Input** e **Parallel Output**.

Si distinguono in base al tipo di segnale di comando esattamente come i FF:



Shift-register (registro a scalamiento/scorrimento)

SISO

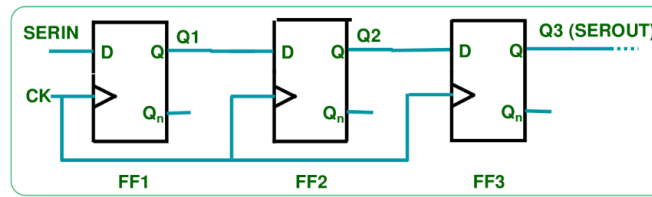
Lo shift-register **SISO** è formato da una cascata di FF-D, e sono definiti come registri con **Serial Input** e **Serial Output**.

Dal nome si intuisce il funzionamento, infatti il valore viene memorizzato uno per volta nei FF-D e, mentre si memorizzano i bit, quelli già memorizzati si spostano di FF, e quindi 'scalano'.

Ipotizziamo di voler memorizzare un valore su 3 bit (ad esempio **100**):

1. trasferiamo il bit più a sinistra (**1**), che viene posto sul primo FF;
2. dopo il successivo ciclo di clock trasferiamo **0** sul primo FF e **1** scala al secondo FF;

3. dopo il successivo ciclo di clock trasferiamo 0 sul primo FF, 0 scala sul secondo FF e 1 scala sul terzo FF.

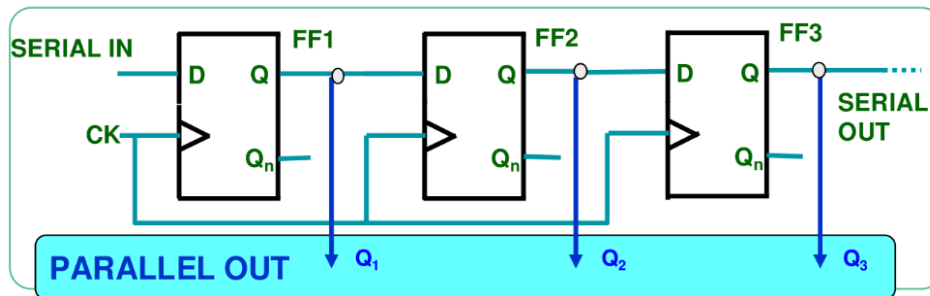


Shift-Register SISO formato da 3 FF-D

SIPO

Lo shift-register **SIPO** è formato da una cascata di FF-D, e sono definiti come registri con **S**erial **I**ntput e **P**arallel **O**utput. Viene chiamato SIPO perché può convertire un dato seriale in un dato parallelo.

L'ingresso è seriale, quindi l'informazione sarà totalmente dentro i FF-D solo dopo N periodi di clock. La differenza con lo shift-register SISO è che qui il dato è disponibile in forma parallela.

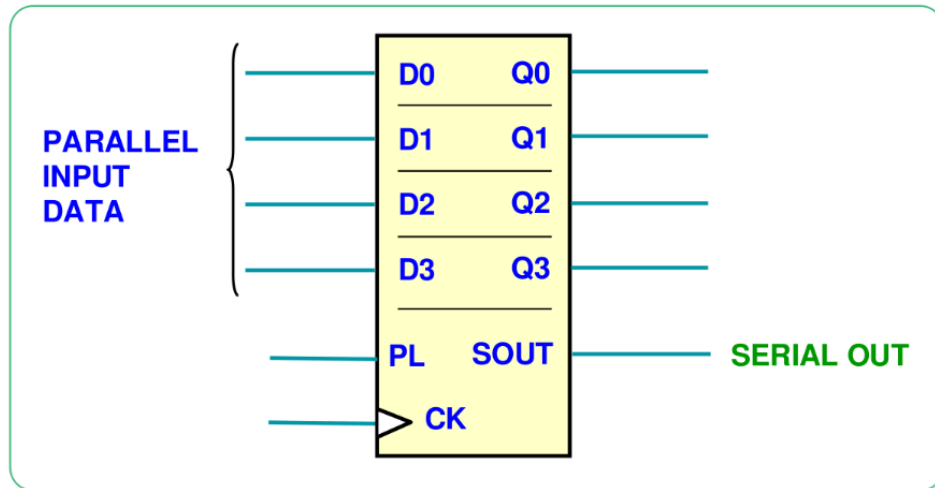


Shift-Register SIPO formato da 3 FF-D

PISO

Lo shift-register **PISO** è formato da FF-D in parallelo, e sono definiti come registri con **P**arallel **I**ntput e **S**erial **O**utput. Viene chiamato PISO perché può convertire un dato parallelo in un dato seriale.

La caratteristica di questo registro è la presenza di un segnale di comando chiamato **Parallel Load (PL)**. Quando PL è attivo, si memorizza il valore di ingresso su tutti i FF-D in contemporanea, ma l'uscita sarà disponibile in maniera seriale, un bit per volta.

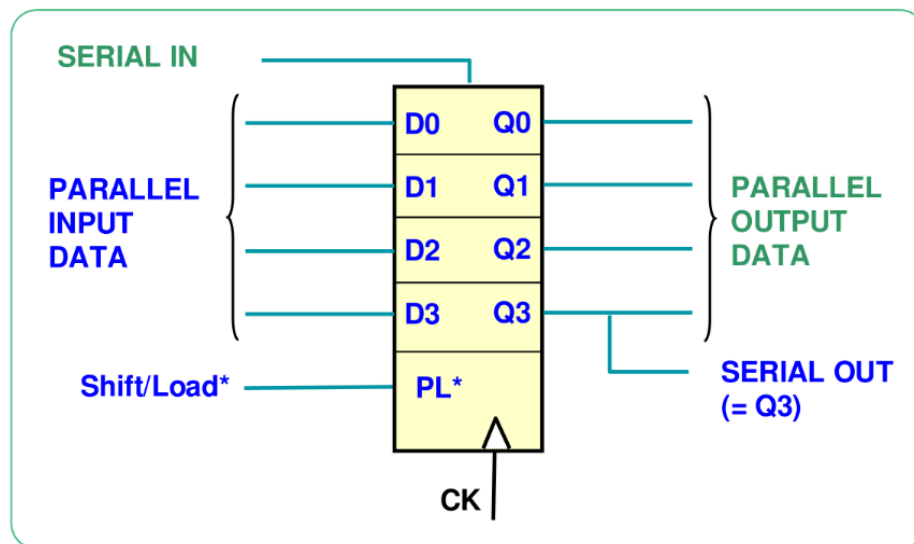


Shift-Register PISO

Shift-register completo

Lo shift-register completo è un registro formato da un insieme di FF-D, ognuno dei quali ha in ingresso un multiplexer che seleziona uno tra due dati in ingresso: parallelo o seriale.

Questa selezione avviene tramite un segnale di comando chiamato Shift/Load*. Si chiama registro completo, perché da solo può essere utilizzato come registro PIPO, SISO, PISO o SIPO.



Shift-Register completo