



UNIVERSIDAD SIMÓN BOLÍVAR

Sartenejas

**Laboratorio de
CIRCUITOS DIGITALES
EC-2072**

Profesor Mauricio Pérez.



Materia: Laboratorio de Circuitos Digitales.

Profesor: Mauricio A. Pérez P.

Objetivos a alcanzar en la materia:

Al finalizar esta materia, los estudiantes adquirirán habilidades el Diseño Electrónico de Circuitos Digitales con Lógica Combinatoria y Secuencial, técnicas de visualización de datos, registros de corrimientos, reemplazo de lógicas combinatorias con Memorias EPROM y la conversión ADC y DAC entre otros.

Metodología de trabajo:

En el transcurso del trimestre se asignarán una serie de prácticas, en las cuales se tratarán todos los objetivos antes expuestos. El plazo para la realización de cada práctica será de dos semanas (Excepto las dos primeras que serán de una semana cada una) Una semana después de finalizada una práctica, cada estudiante deberá entregar un pequeño informe con el proceso del diseño; y un marco teórico de las técnicas y teorías involucradas en el desarrollo de cada montaje. Como la materia será dictada completamente a distancia, las prácticas deben ser simuladas en el programa de simulación PROTEUS.

Metodología de Evaluación:

Cada práctica será evaluada en base a 5 pts y su informe correspondiente en 1 pto. Posteriormente serán promediadas todas las notas de las prácticas para determinar el puntaje total de la materia.

Nota: Tanto las prácticas como los informes, se le restará 25% de su valor asignado por cada semana de retraso en su entrega.

Metodología de realización de las prácticas e informes:

Cada Práctica será simulada en el programa PROTEUS.

Se debe crear una carpeta con el nombre de la práctica en donde estarán todos los archivos generados por el simulador, luego se debe comprimir la carpeta completa en un solo archivo para ser enviada por correo.

Los informes correspondientes a cada práctica, tendrán la siguiente estructura:

- Portada.
- Pequeña Introducción.
- Marco teórico.
 - Diseños del circuito.
 - Mapas de Karnaugh.
 - Formulas.
 - Esquemáticos.
 - Gráficas.
 - etc.
- Análisis de resultados.
- Anexos. (Data Sheets principal, Graficas de trabajo de los componentes, etc.)

Bibliografía:

1. CARROL, Bill; IRWIN, David; NAGLE, Troy; NELSON, Victor. "Análisis y Diseño de Circuitos Lógicos Digitales". Editorial Prentice Hall. Primera Edición. 1996.
2. GIL, Antonio; REMIRO, Fernando; CRESTA, Luís. (1997). "Electrónica Digital y Microprogramable". Editorial Prentice Hall. Primera Edición.
3. MANDADO, Enrique. "Sistemas Electrónicos Digitales". Editorial Alfa-Omega-Marcombo. Séptima Edición (1991.)
4. MORRIS, Mano. "Diseño Digital". Editorial Prentice Hall. Primera edición. . (1987).
5. TOCCI, Ronald. "Sistemas Digitales. Principios y Aplicaciones". Editorial Prentice Hall. Sexta Edición. (1998)
6. WAKERLY, John. "Diseño Digital. Principios y Prácticas". Editorial Prentice Hall. Primera Edición. (1992).



Práctica 1: Introducción a la Lógica Combinatoria.

A un conjunto de letras del Abecedario, se le han asignado individualmente un código binario de 4 bits, el cual va desde el 0h al Fh. Es decir, a cada código binario único, le corresponde una letra específica de este conjunto.

Previamente se deberá escoger uno de los apellidos de estudiante, el cual deberá tener por lo menos 6 letras y si alguna de ellas se repite, deberá ser un máximo dos veces. Se pide detectar si las letras que se seleccionen de este conjunto, pertenecen o no al apellido escogido. Para lograr esto, se debe diseñar un circuito sencillo de lógica combinatoria, que indique si la letra seleccionada pertenece o no al apellido escogido al momento de ingresar alguno de los códigos binarios de cuatro bits a través de cuatro pulsadores o swiches tipo Dipswitch.

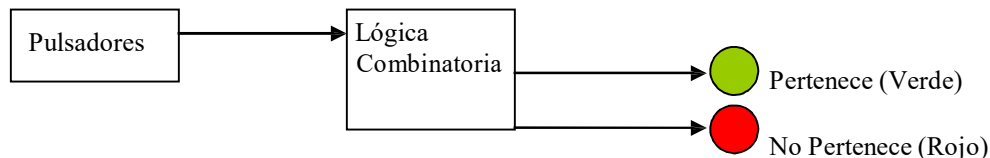
Este circuito tendrá dos Leds de visualización. Uno de color **verde** para indicar que la letra ingresada **si** pertenece al apellido, uno de color **rojo** para indicar que **no** pertenece

Se tomó el conjunto de letras más comunes para asignarle el código binario de 4 bits. Si se quisiera representar la totalidad de las letras del Abecedario, se necesitarían un bit adicional, obteniendo un total de 5 bits. Nota: Si el apellido seleccionado, contiene alguna letra que no esté presente en el conjunto establecido, el estudiante podrá tomar del conjunto una de las letras que no pertenezcan al apellido y cambiarla por la que les haga falta (Este cambio debe ser indicado en el informe).

Tabla asignada a las letras a utilizar:

Letra	Código	Letra	Código	Letra	Código	Letra	Código
A	0000	E	0100	J	1000	O	1100
B	0001	F	0101	L	1001	P	1101
C	0010	G	0110	M	1010	R	1110
D	0011	I	0111	N	1011	U	1111

Diagrama de bloques del montaje:



Marco Teórico: Investigar Algebra Booleana, Teorema de Morgan, Reducción de compuertas con estas técnicas, Mapas de Karnaugh, Procedimientos de diseño de Lógica Combinatoria y Secuencial.

Nota: La explicación completa sobre el diseño de la práctica la pueden encontrar en un video grabado por mí en la siguiente dirección:

<https://www.youtube.com/watch?v=cq5NX9cGYFY&list=PLU7yHYFIQwPQciEUwkytSy77MGqtYPAnB>