



UNIVERSIDAD SIMÓN BOLÍVAR
DEPARTAMENTO DE ELECTRÓNICA Y CIRCUITOS
LABORATORIO DE CIRCUITOS DIGITALES EC-2072

INFORME - PRÁCTICA #2
INTRODUCCIÓN A LA LÓGICA SECUENCIAL

Profesor

Mauricio Pérez

Estudiante

Giancarlo Torlone 20-10626

ÍNDICE

INTRODUCCIÓN	3
MARCO TEÓRICO	4
ANÁLISIS DE RESULTADOS	11
ANEXOS	20

INTRODUCCIÓN

La lógica secuencial es una técnica utilizada en la automatización de maquinaria, equipos y procesos, que consiste en el ordenamiento de acciones, razonamiento y expresión. A diferencia de los sistemas combinacionales, los sistemas secuenciales tienen memoria y retroalimentación. Estos sistemas permiten definir la lógica y una o más sentencias en estructura secuencial para lograr un objetivo específico. En este sentido, los circuitos secuenciales utilizan flip-flops y temporizadores para implementar la lógica y controlar la secuencia de ejecución.

En esta práctica se diseñó un circuito sencillo con lógica secuencial que muestra constantemente los últimos cuatro números del carnet del estudiante en un display de 7 segmentos, con la condición de que no pueden ser consecutivos ni repetirse. Además, se implementaron dos tipos de reloj diferentes, los cuales se podrán conmutar a través de un interruptor de dos posiciones. El primero será un oscilador astable, basado en un circuito integrado 555, con una frecuencia de 1 a 2 Hz aproximadamente. El segundo será un switch tipo (normalmente abierto), con el cual la rotación de los números del carnet se hará manualmente.

MARCO TEÓRICO

Álgebra Booleana

Es una rama de la matemática que se ocupa del estudio de las leyes y operaciones lógicas. Se basa en un conjunto de reglas matemáticas que rigen el comportamiento de las variables lógicas y operadores como AND, OR y NOT. Esta rama se basa en la teoría de conjuntos y se utiliza frecuentemente en la electrónica digital y la informática para el diseño y análisis de circuitos lógicos y para la resolución de problemas lógicos. Además, también se utiliza en la teoría de la información para la codificación y decodificación de señales digitales.

Las leyes del álgebra booleana son un conjunto de reglas matemáticas que rigen el comportamiento de las variables y operadores lógicos como AND, OR y NOT. Algunas de las leyes más importantes del álgebra booleana son:

1. Ley Conmutativa: El resultado de una operación lógica no se ve afectado por el orden en que se aplican los operandos. Es decir, $A \text{ OR } B$ es lo mismo que $B \text{ OR } A$.
2. Ley Asociativa: El resultado de una operación lógica no se ve afectado por cómo se agrupan los operandos. Es decir, $(A \text{ OR } B) \text{ OR } C$ es lo mismo que $A \text{ OR } (B \text{ OR } C)$.
3. Ley Distributiva: El resultado de una operación lógica se distribuye sobre otra operación. Es decir, $A \text{ AND } (B \text{ OR } C)$ es lo mismo que $(A \text{ AND } B) \text{ OR } (A \text{ AND } C)$.

Estas leyes y otras más se utilizan frecuentemente en la electrónica digital y la informática para el diseño y análisis de circuitos lógicos, y para la resolución de problemas lógicos en general. Se muestra a continuación una tabla con las fórmulas del álgebra booleana:

1) $x \cdot 0 = 0$	Ley Conmutativa 10) $x + y = y + x$ 11) $xy = yx$
2) $x \cdot 1 = x$	
3) $x \cdot x = x$	Ley Asociativa 12) $x + (y + z) = (x + y) + z = x + y + z$
4) $x \cdot \bar{x} = 0$	
5) $x + 0 = x$	Ley Distributiva 13) $x(yz) = (xy)z = xyz$ 14) $x(y + z) = xy + xz$
6) $x + 1 = 1$	
7) $x + x = x$	Factor Común 15) $(w + x)(y + z) = wy + wz + xy + xz$ 16) $xw + xy = x(w + y)$
8) $x + \bar{x} = 1$	
9) $\bar{\bar{x}} = x$	Ley Aseritiva 17) $x + \bar{x} \cdot y = x + y$

Figura 1. Tabla con fórmulas del álgebra booleana

Ley de De Morgan

Son dos reglas fundamentales en álgebra booleana que expresan la negación de una conjunción o disyunción como una disyunción o conjunción de negaciones. Estas leyes son:

1. Ley de Morgan para la negación de una conjunción: La negación de una conjunción entre dos o más variables es equivalente a la disyunción de las negaciones de esas variables. Es decir, $\neg(A \wedge B) \Leftrightarrow \neg A \vee \neg B$.
2. Ley de Morgan para la negación de una disyunción: La negación de una disyunción entre dos o más variables es equivalente a la conjunción de las negaciones de esas variables. Es decir, $\neg(A \vee B) \Leftrightarrow \neg A \wedge \neg B$.

Estas leyes permiten simplificar expresiones booleanas y transformar compuertas lógicas entre sí mediante la negación.

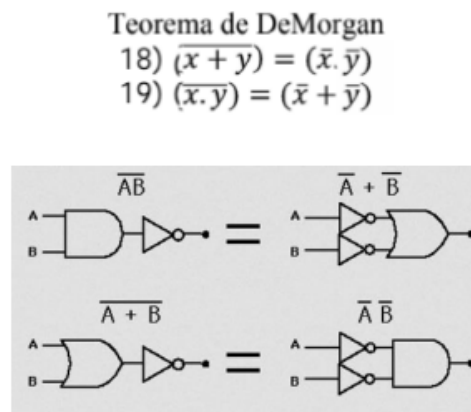


Figura 2. Leyes de De Morgan

Mapa de Karnaugh

Es una herramienta utilizada en el diseño y simplificación de circuitos lógicos. Consiste en un diagrama de dos dimensiones que se utiliza para visualizar las relaciones entre los valores de entrada y salida de una función booleana. Los valores de entrada se representan por las coordenadas del mapa, mientras que los valores de salida se representan en las celdas del mapa. El mapa de Karnaugh se utiliza para simplificar funciones booleanas complejas mediante el agrupamiento de términos lógicos que tienen propiedades comunes. Esto permite reducir el número de compuertas lógicas necesarias para implementar la función booleana, lo que puede simplificar el diseño del circuito y reducir el costo de producción.

En el caso de un mapa de Karnaugh de dos variables, el diagrama tiene una matriz de 2x2 con los valores binarios 0 y 1 en cada celda. En el caso de un mapa de Karnaugh de tres variables, el diagrama tiene una matriz de 2x4 con los valores binarios 0 y 1 en cada celda. En el caso de un mapa de Karnaugh de cuatro variables, el diagrama tiene una matriz de 4x4 con los valores binarios 0 y 1 en cada celda.



Figura 3. Mapas de Karnaugh

Procedimientos de diseño lógica combinatoria y secuencial

Los procedimientos de diseño para la lógica combinatoria y secuencial pueden variar dependiendo de las herramientas y metodologías que se utilicen, pero aquí hay algunos pasos generales que se pueden seguir:

Para el diseño de lógica combinatoria:

1. Identificar el problema o requerimiento a solucionar.
2. Definir las entradas y salidas del circuito y su comportamiento lógico.
3. Diseñar un diagrama de bloques que muestre la estructura general del circuito.
4. Realizar un mapa de Karnaugh para simplificar las funciones lógicas de cada bloque individual.
5. Implementar el circuito combinacional usando las puertas lógicas y/o bloques lógicos.
6. Realizar pruebas para verificar el correcto funcionamiento del circuito.

Para el diseño de lógica secuencial:

1. Identificar el problema o requerimiento a solucionar
2. Definir las entradas y salidas del circuito y su comportamiento lógico, considerando los estados posibles
3. Diseñar un diagrama de estados y tabla de transición que muestre la estructura general del circuito.
4. Realizar un mapa de Karnaugh para simplificar las funciones lógicas de cada bloque individual.
5. Implementar el circuito secuencial utilizando un flip-flop y/o bloques lógicos
6. Realizar pruebas para verificar el funcionamiento correcto del circuito en cada estado posible.

Estos son solo pasos generales, dependiendo del diseño y su complejidad se pueden utilizar otras metodologías y técnicas más avanzadas para la implementación del circuito.

Oscilador astable

Es un circuito multivibrador que no tiene ningún estado estable, lo que significa que posee dos estados inestables entre los que oscila constantemente. Este tipo de circuitos son ampliamente utilizados en electrónica, y son especialmente útiles en la generación de señales de onda cuadrada, como las utilizadas en algunos tipos de relojes y cronómetros, por ejemplo. El concepto de oscilador astable es especialmente importante en la práctica que se mencionó anteriormente, en la que se diseñará un circuito con dos tipos de reloj, uno de ellos basado en un oscilador astable con un circuito integrado 555.

Circuito integrado 555

Es un dispositivo electrónico que funciona como un temporizador, generador de pulsos y oscilador. Es producido por diferentes fabricantes y tiene un diseño básico que consiste en un conjunto de componentes activos y pasivos integrados en un solo chip. Es un componente muy popular y versátil utilizado en una amplia gama de aplicaciones, como la generación de señales de onda cuadrada, modulación de ancho de pulso, circuitos de retardo, entre otros. También es muy usado en la práctica mencionada anteriormente, donde se utilizará como base para un oscilador astable con una frecuencia de 1 a 2 Hz aproximadamente.

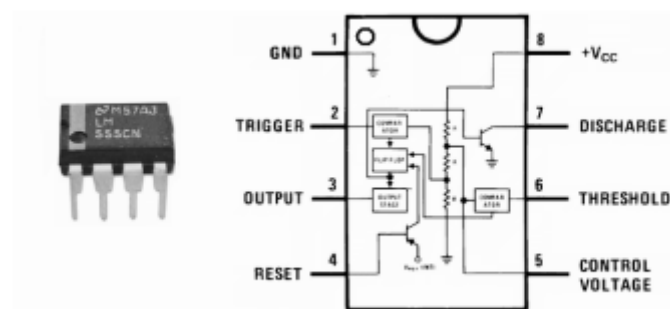


Figura 4. IC 555

Los pines del circuito integrado 555 se pueden identificar de la siguiente manera:

1. Pin de voltaje de conexión a tierra (GND)
2. Pin de disparo (TRIG)
3. Pin de salida (OUT)
4. Pin de control de reset (RST)

5. Pin de control de voltaje (CTRL)
6. Pin de control de umbral (THRES)
7. Pin de control de descarga (DISCH)
8. Pin de voltaje de referencia (VCC)

Montaje del circuito integrado 555 como astable:

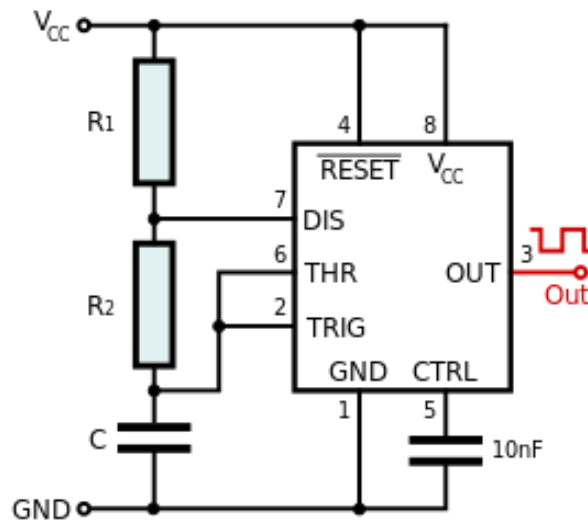


Figura 5. IC 555 como astable

Switch antirebote

Es un mecanismo utilizado para reducir o eliminar los problemas causados por los rebotes mecánicos de los interruptores eléctricos, lo cual es muy común en la mayoría de los pulsadores y teclas. Estos rebotes pueden causar problemas en los circuitos electrónicos, como la activación errática o la repetición involuntaria de la acción del interruptor. El switch antirrebote utiliza técnicas como la temporización o la detección de la cantidad de rebotes, para asegurar que el circuito solo detecte una sola pulsación válida y no sea afectado por los rebotes físicos. En electrónica, se puede utilizar software o hardware dedicado para implementar técnicas de antirebote.

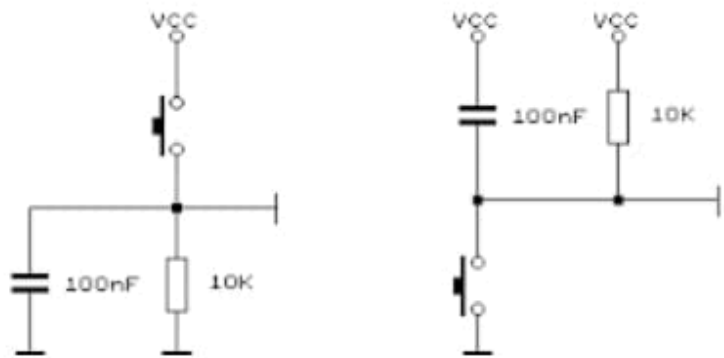


Figura 6. Switch antirebote

ANÁLISIS DE RESULTADOS

Debido a que el carnet 20-10626 no cumple con las condiciones, se procede a elegir cuatro números aleatorios: **0815**

La salida del circuito será en código BCD, por lo que serán de 4 bits.

Se utilizarán Flip Flops tipo D, cuya tabla de excitación es la siguiente:

Q Output		Input
$Q_{(n)}$	$Q_{(n+1)}$	D_n
0	0	0
0	1	1
1	0	0
1	1	1

Figura 7. Tabla de excitación flip flop tipo D

Tabla de la Verdad para 0815

Edo. Presente		Edo. Futuro		Transición		Salidas				Decimal
Q1	Q0	Q1	Q0	D1	D0	Y3	Y2	Y1	Y0	
0	0	0	1	0	1	0	0	0	0	0
0	1	1	0	1	0	1	0	0	0	8
1	0	1	1	1	1	0	0	0	1	1
1	1	0	0	0	0	0	1	0	1	5

Mapas de Karnaugh para D1/D0

- D1

Q1 \ Q0	0	1
0	0	1
1	1	0

Figura 8. Mapa de Karnaugh para D1

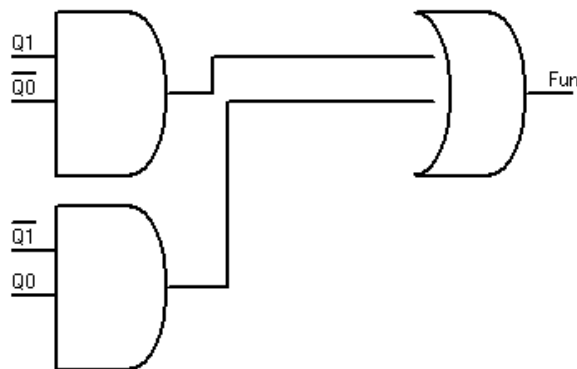


Figura 9. Circuito lógico para D1

$$F = \overline{Q1} \cdot Q0 + Q1 \cdot \overline{Q0}$$

- D0

Q1 \ Q0	0	1
0	1	0
1	1	0

Figura 10. Mapa de Karnaugh para D0

$$F = \overline{Q0}$$

Flip Flop tipo D escogido: 7474

Montaje Flip Flops tipo D

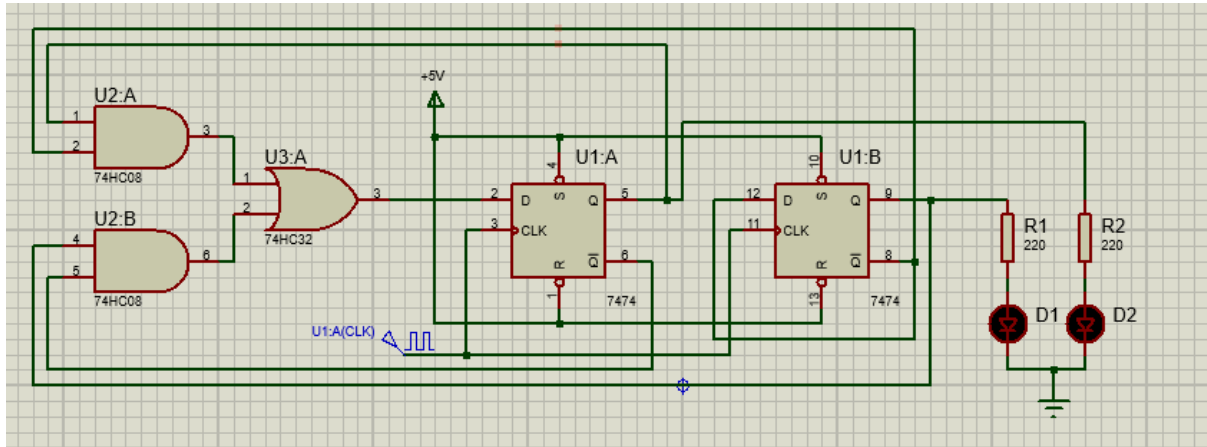


Figura 11. Montaje de los Flip Flops tipo D

Nota: Se usan LEDs para comprobar el buen funcionamiento del circuito.

Mostrar los números en el display de 7 segmentos

Mapas de Karnaugh para las salidas

- Y3

Q1 \ Q0	0	1
0	0	1
1	0	0

Figura 12. Mapa de Karnaugh para Y3

$$F = \neg Q1 \cdot Q0$$

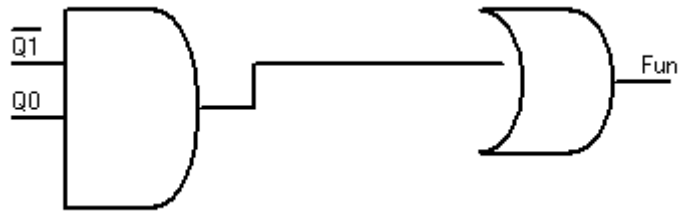


Figura 13. Circuito lógico para Y3

- **Y2**

Q1 \ Q0	0	1
0	0	0
1	0	1

Figura 14. Mapa de Karnaugh para Y2

$$F = Q1 \cdot Q0$$

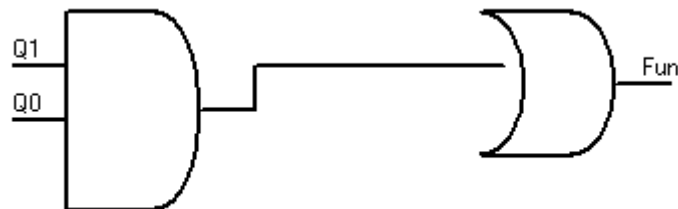


Figura 15. Circuito lógico para Y2

- **Y1**

Q1 \ Q0	0	1
0	0	0
1	0	0

Figura 16. Mapa de Karnaugh para Y1

- Y0

Q1 \ Q0	0	1
0	0	0
1	1	1

Figura 17. Mapa de Karnaugh para Y0

$$F = Q1$$

Montaje con las salidas

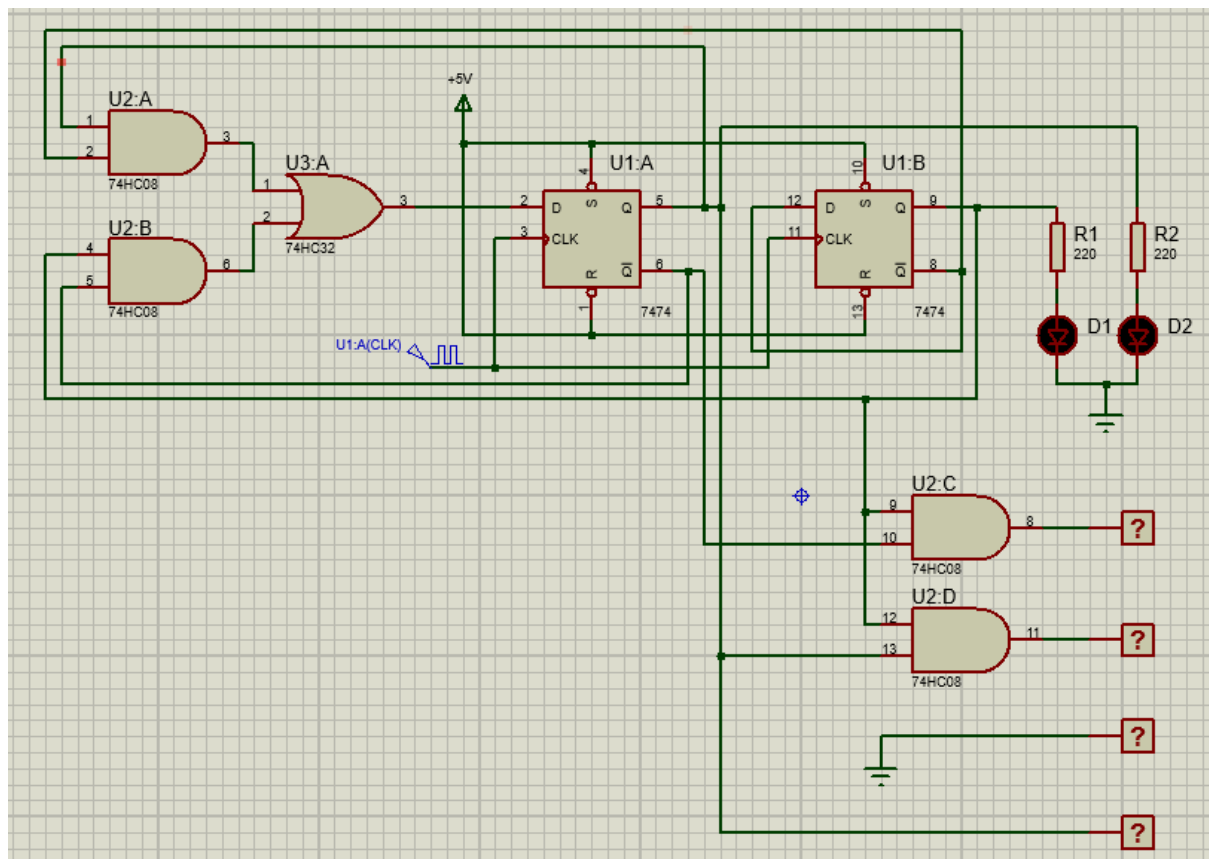


Figura 18. Montaje con las salidas

Luego necesitamos un convertidor BCD/7seg para mostrar los números en el display.

Se utilizará el decodificador 74HC4511.

El display de 7 segmentos será de cátodo común.

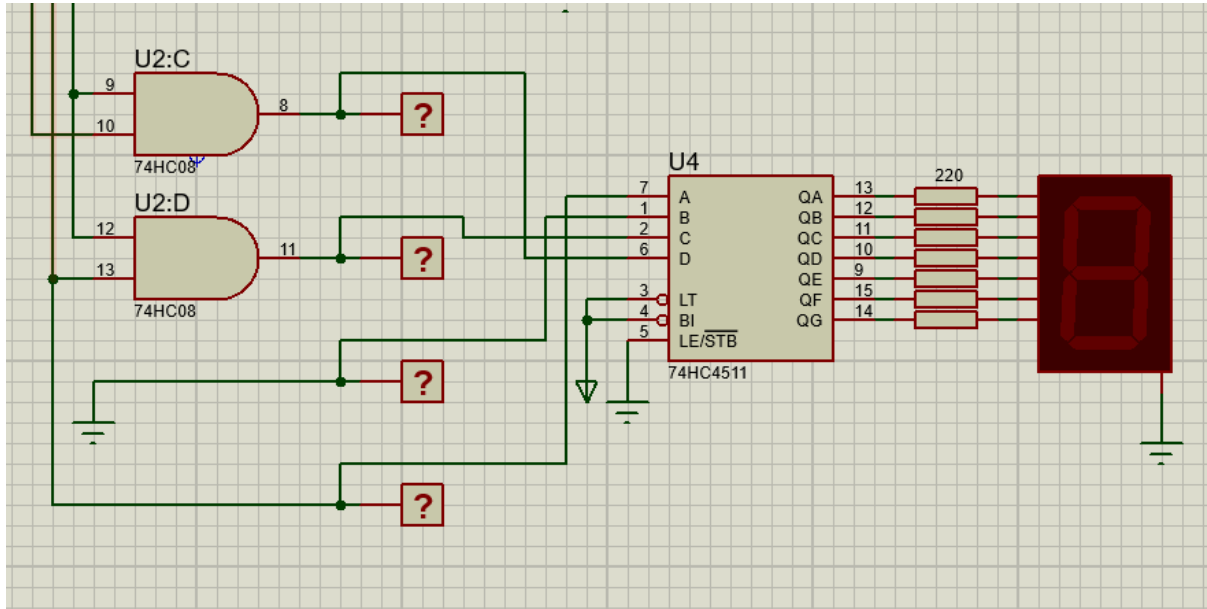


Figura 19. Conexión del decodificador y el display a las salidas

Montaje del oscilador astable con el integrado 555

Se usa el siguiente diagrama como referencia:

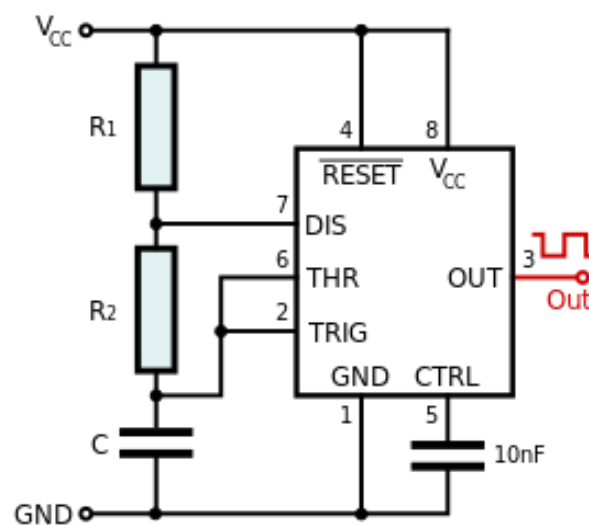


Figura 20. Diagrama para el oscilador astable

Para obtener la frecuencia establecida para la práctica de 1 a 2 Hz aproximadamente, se usó la aplicación “Timer 555 Calculator” para Android.

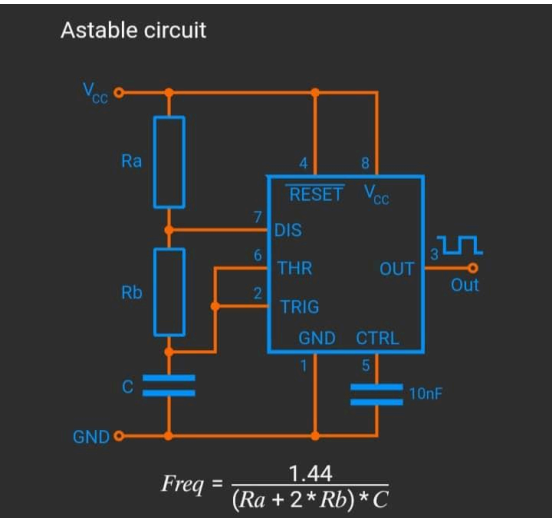


Figura 21. App para calcular los valores de los componentes

Para una frecuencia de 1 Hz (1s) se obtienen los siguientes posibles valores:

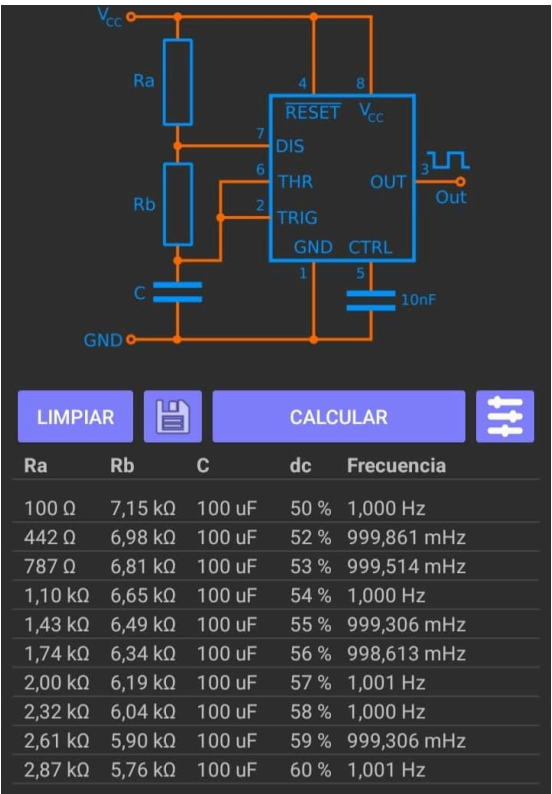


Figura 22. Posibles valores para los componentes

En este caso tomaremos el último resultado:

$$R_a = 2,87 \text{ K}\Omega$$

$$R_b = 5,76 \text{ K}\Omega$$

$$C = 100 \text{ uF}$$

$$dc = 60\%$$

$$f = 1,001 \text{ Hz} = 1 \text{ Hz}$$

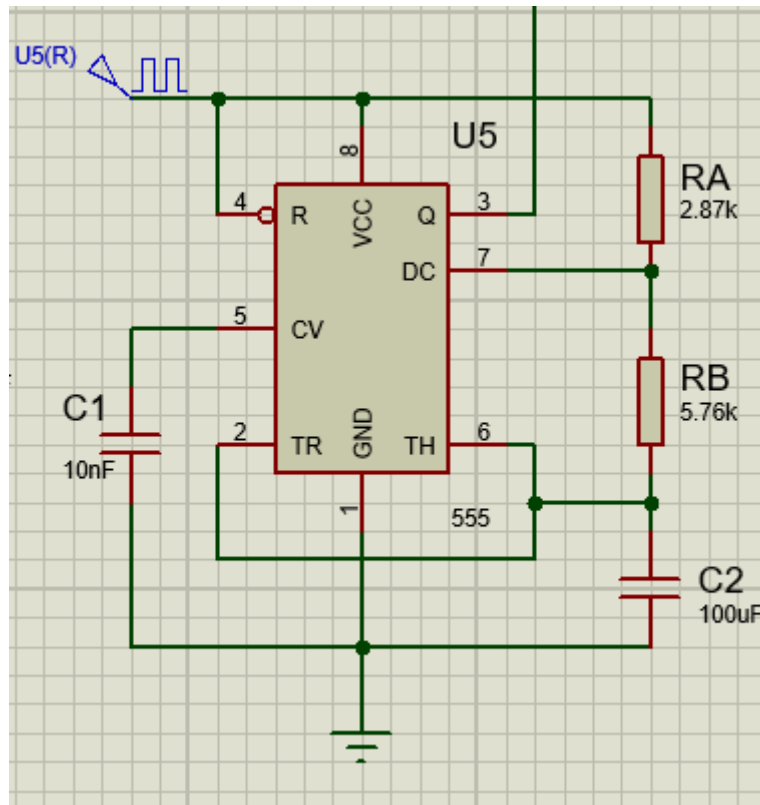


Figura 23. Montaje del 555

Montaje del switch antirebote

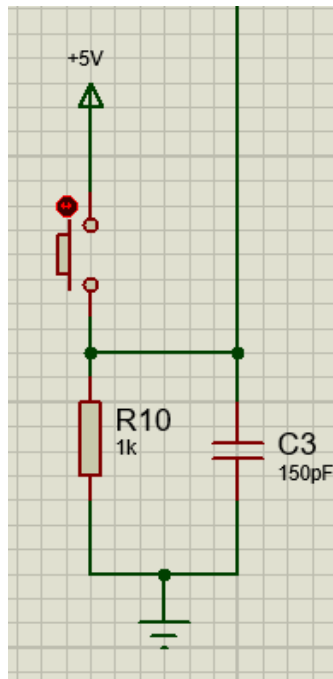


Figura 24. Montaje del switch antirebote

Circuito lógico final

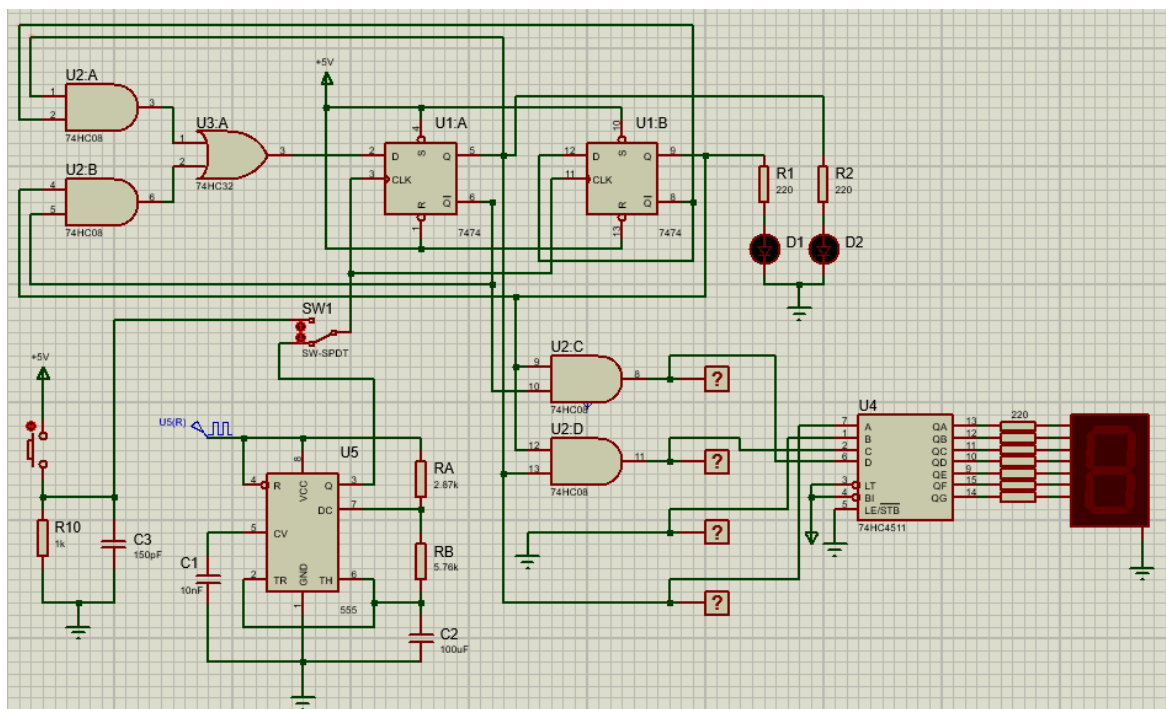
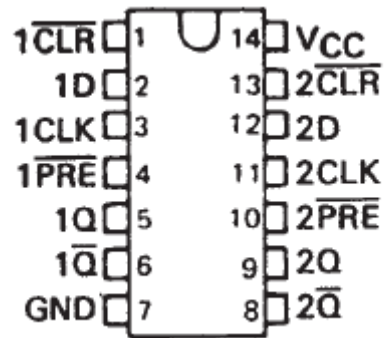


Figura 25. Montaje final del circuito

ANEXOS

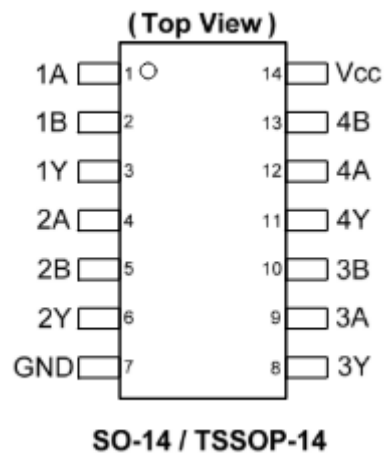
- **Anexo A**

Esquemático Flip Flop tipo D 7474



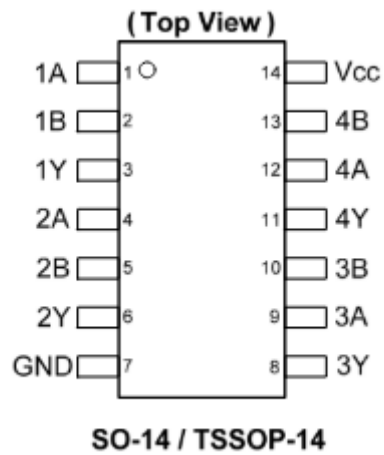
- **Anexo B**

Esquemático puerta AND 74HC08



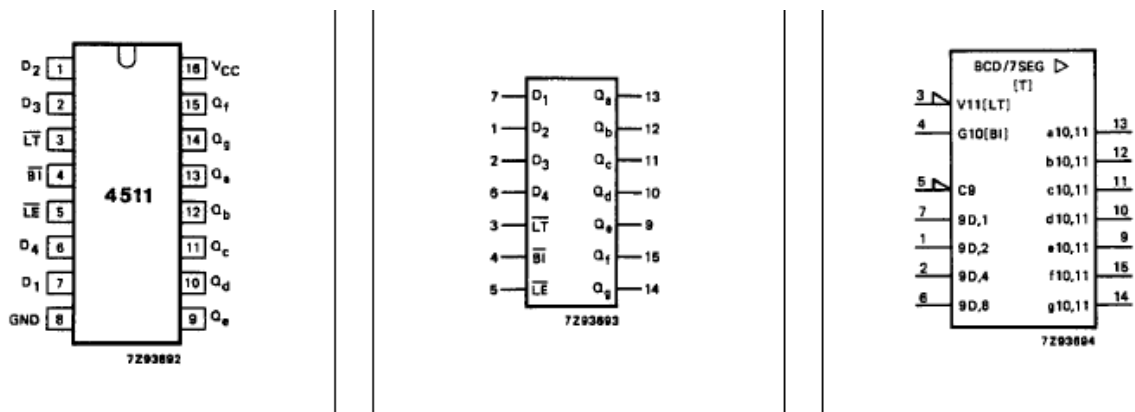
- **Anexo C**

Esquemático puerta OR 74HC32



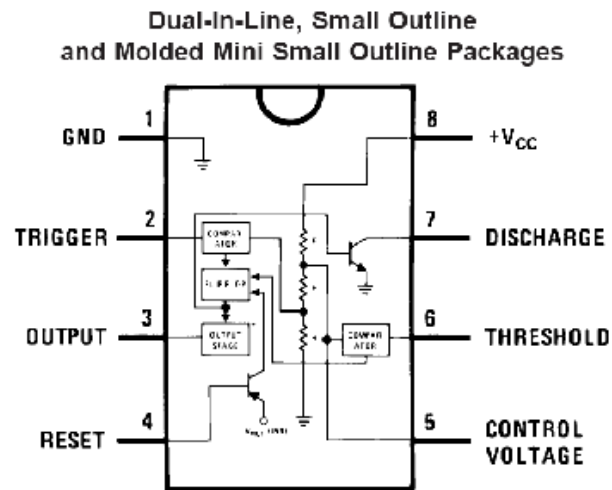
- **Anexo D**

Esquemático del decodificador BCD/7SEG 74HC4511



- **Anexo E**

Esquemático del integrado 555



- **Anexo F**

Display de 7 segmentos de cátodo común

